

Informatik Bachelor, SoSe 2025

Rechnerarchitektur 6. Übung

Aufgabe 1

Der 2004 vorgestellte Prozessor Pentium 4 Prescott hatte eine Taktfrequenz von 3,6 GHz und eine Spannung von 1,25 V. Wir nehmen an, dass er im Durchschnitt 10 W statische Leistung und 90 W dynamische Leistung aufnimmt.

Der 2012 vorgestellte Core i5 Ivy Bridge hatte eine Taktfrequenz von 3,4 GHz und eine Spannung von 0,9 V. Wir nehmen an, dass er im Durchschnitt 30 W statische Leistung und 40 W dynamische Leistung aufnimmt.

- 1. Bestimmen sie für jeden Prozessor die elektrische Kapazität.
- 2. Bestimmen Sie für jeden Prozessor die statische Leistung als Prozentsatz der gesamten Leistung.

Aufgabe 2

Wir betrachten einen Multicore-Prozessor mit den CPI-Werten 1, 12 und 5 für jeweils arithmetische Befehle, Lade- bzw. Speicherbefehle und Sprungbefehle. Der Prozessor hat eine Taktfrequenz von 2 GHz. Außerdem nehmen wir an, dass ein gegebenes sequenzielles Programm bei der Ausführung $2,56\cdot10^9$ arithmetische Befehle, $1,28\cdot10^9$ Lade-/Speicherbefehle und $256\cdot10^6$ Sprungbefehle erfordert.

Das gegebene Programm wird nun parallelisiert, so dass es auf mehreren Prozessorkernen läuft, wobei wir annehmen, dass die Anzahl der arithmetischen Befehle und der Lade- und Speicherbefehle je Prozessorkern durch $0,7 \cdot p$ geteilt wird (p ist die Anzahl der Kerne), während die Anzahl der Sprungbefehle auf jedem Kern gleich bleibt.

- 1. Bestimmen sie die Ausführungszeit (CPU Time) des sequenziellen Programms
- 2. Bestimmen sie die Ausführungszeit (CPU Time) des parallelen Programms auf 1, 2, 4 und 8 Kernen.
- 3. Berechnen sie den Speedup mit 1, 2, 4 und 8 Kernen für das parallele Programm, relativ zum ursprünglichen sequenziellen Programm.

Rechnerarchitektur 1/1