

# 光導波路を用いた全光デコーダ技術に関する研究

◎ 張睿 D1

工学院 ▶ 電気電子系 ▶ 電気電子コース ▶ 植之原研究室

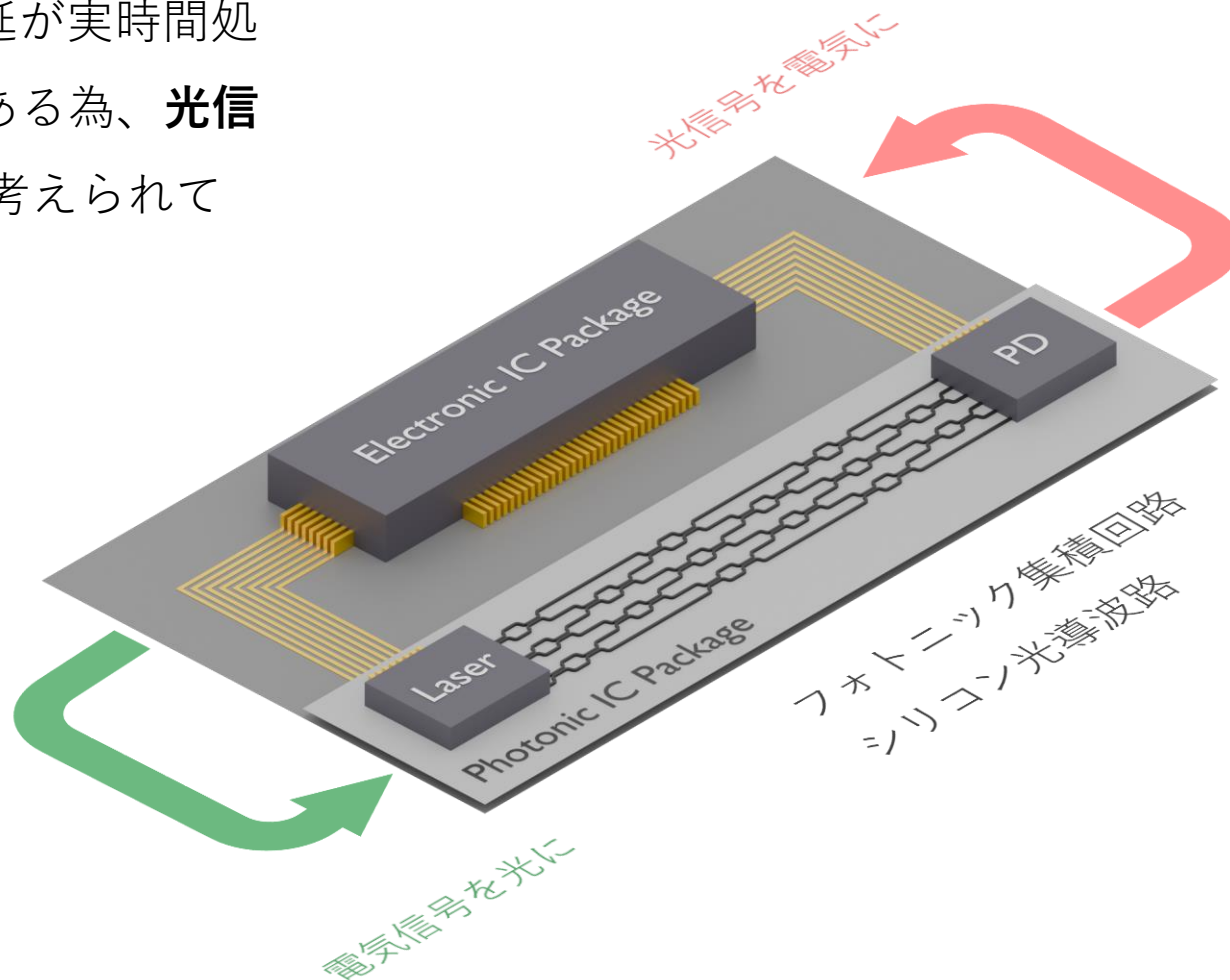
# 目次

1. 研究背景
2. 研究目的・目標
3. 研究方法
4. 準備・進捗

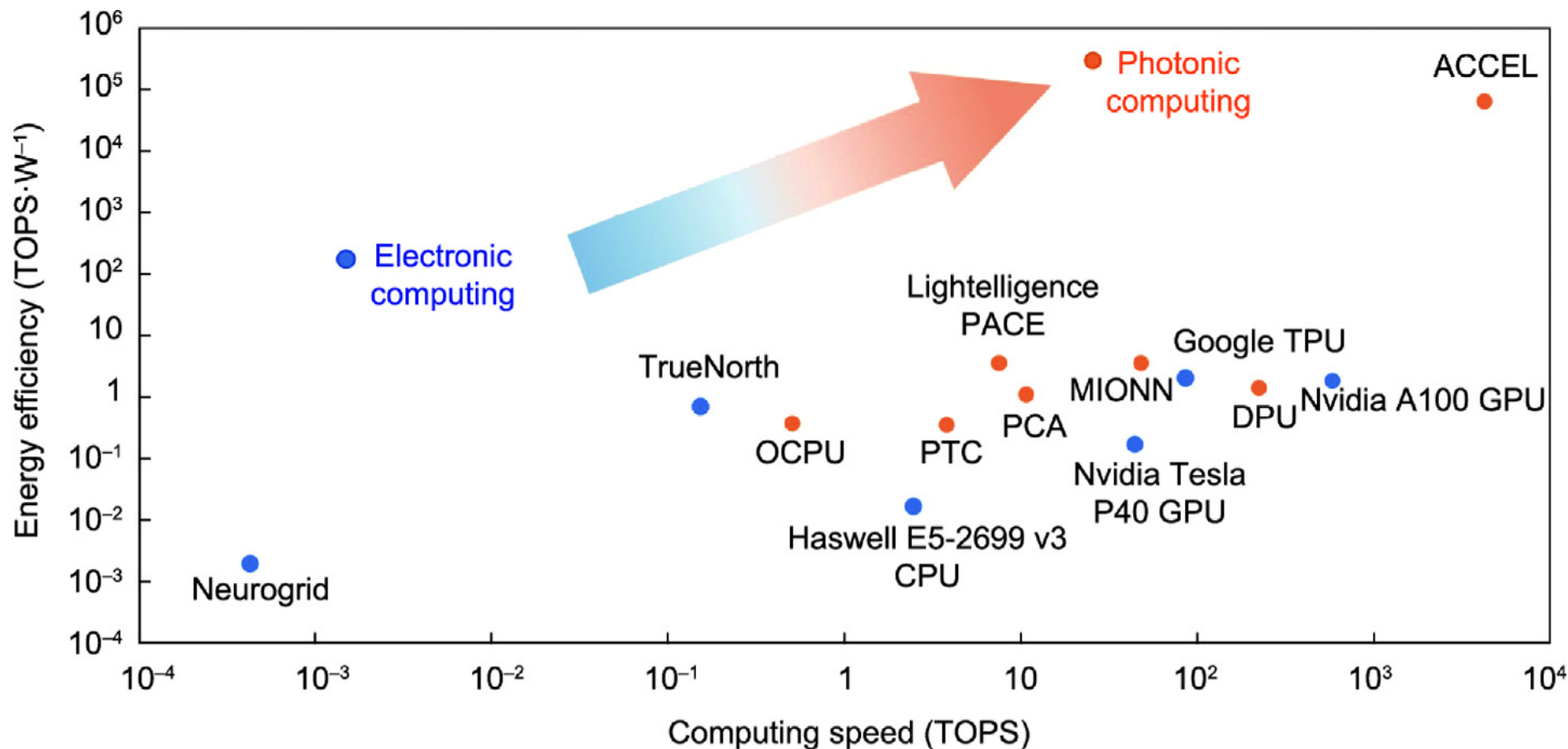
# 研究背景

# 光電融合コンピューティング

チップの CMOS の遅延が実時間処理の障害となりつつある為、**光信号処理技術** の導入が考えられている



1. 光電融合コンピューティング
2. デコーダ



1. 光電融合コンピューティング
2. デコーダ

■ 光子と電子アーキテクチャの計算速度とエネルギー効率の比較

doi: 10.1016/j.eng.2024.08.016

# 光電融合コンピューティング

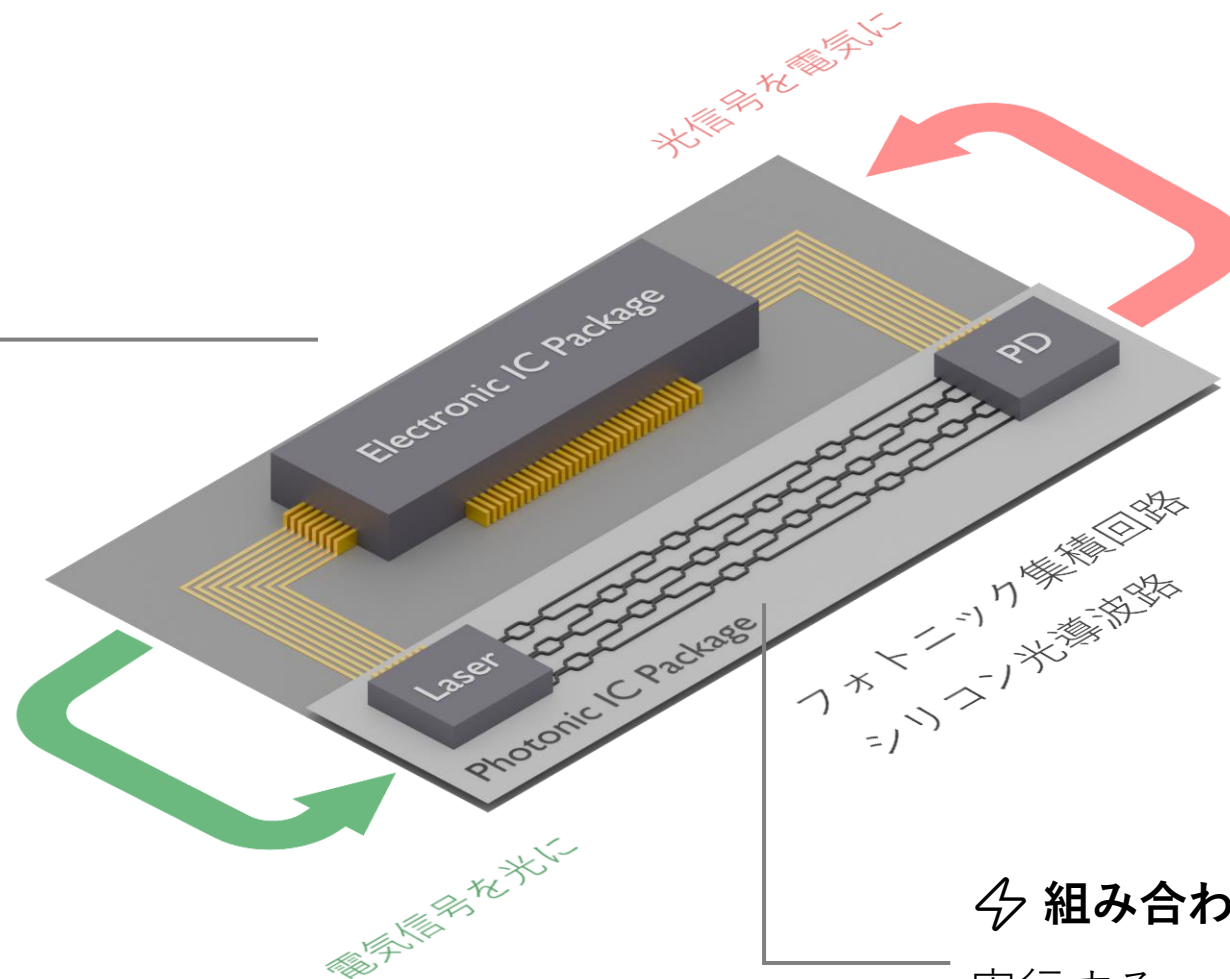
順序回路：

メモリが必要

組み合わせ回路：

単なる論理演算

⚡ 順序回路を電気で  
実行する



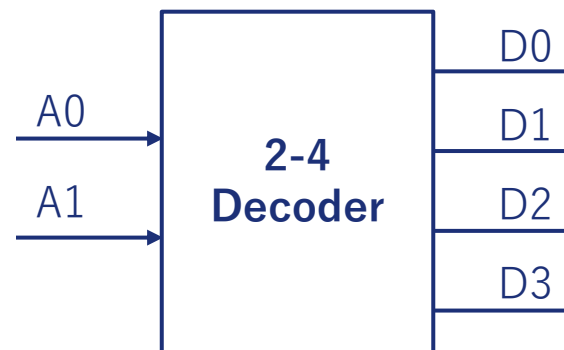
⚡ 組み合わせ回路を光で  
実行する

1. 光電融合コンピューティング
2. デコーダ

# デコーダ

n 通りの入力に対して最大  $2^n$  通りの一意な出力を生成する組合せ論理回路

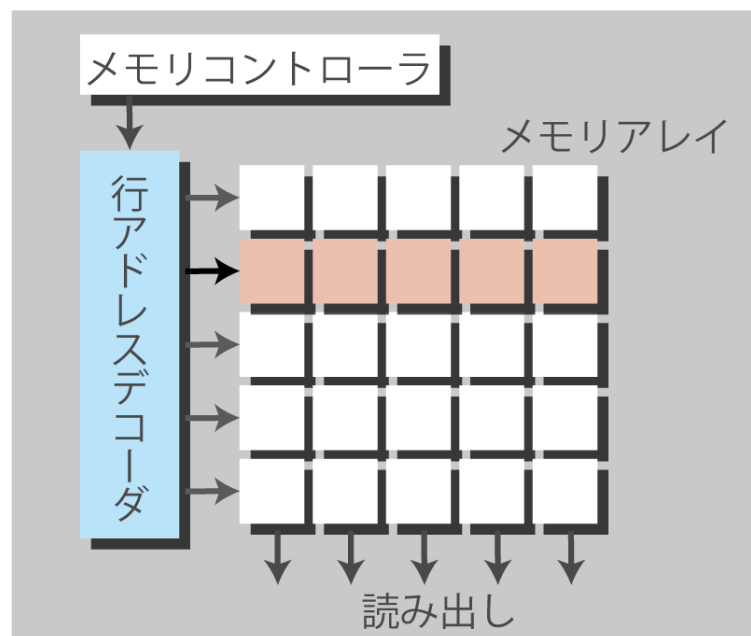
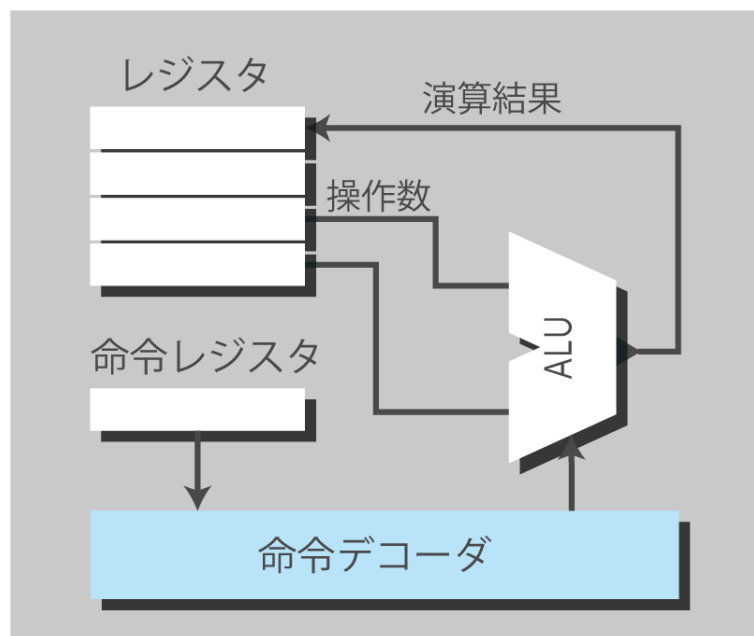
A0	A1	D0	D1	D2	D3
0	0	<u>1</u>	0	0	0
1	0	0	<u>1</u>	0	0
0	1	0	0	<u>1</u>	0
1	1	0	0	0	<u>1</u>



1. 光電融合コン  
ピューティング

2. デコーダ

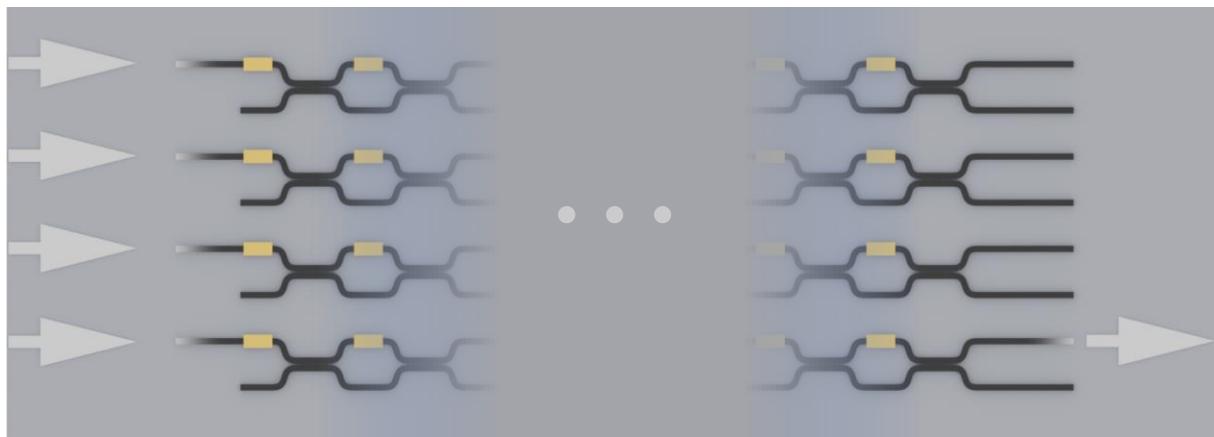
n 通りの入力に対して最大  $2^n$  通りの一意な出力を生成する組合せ論理回路



1. 光電融合コン  
ピューティング
2. デコーダ



$n$  通りの入力に対して最大  $2^n$  通りの一意な出力を生成する組合せ論理回路



1. 光電融合コン  
ピューティング

2. デコーダ

**全光デコーダ** とは光信号に対してデコーダを実現する光回路のこと

# 従来研究・イノベーション

# 既存研究との比較

非線形処理には**小型化・高速化・省エネルギー化**などの問題が課題となる。**線形処理**による実現が必要とされている。

	[1]	[2]	[3]
ビット数	3-8	3-8	3-8
デバイス	TOAD	PhC	MRR
非線形要素	SOA	Kerr	Kerr
年度	2016	2024-09	2025-06

## 既存の研究問題点：

1. 非線形処理に基いている
2. ビット数は少ないため、実用性が低い.
3. シミュレーションや数値解析。物理的実現は困難

[1] doi: 0.4236/opj.2016.67020

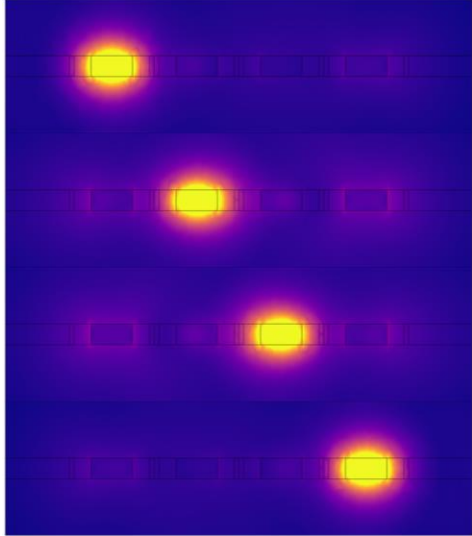
[2] doi: 10.1109/SPARC61891.2024.10828772

[3] doi: 10.4236/opj.2016.67020

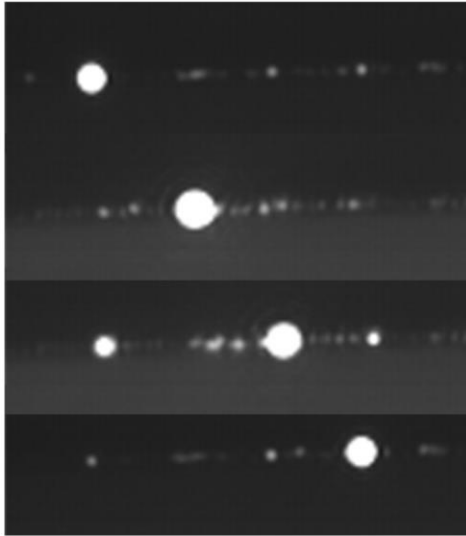
# 修士段階のまとめ

2ビット4出力線形光デコーダに対して**解析を通じて最適化した**

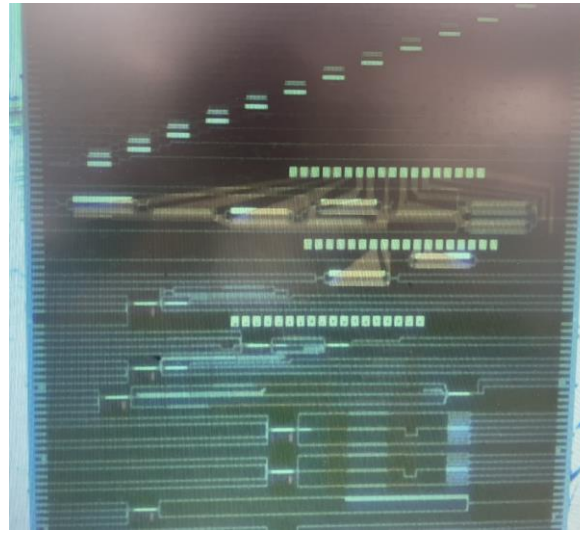
■ Simulation



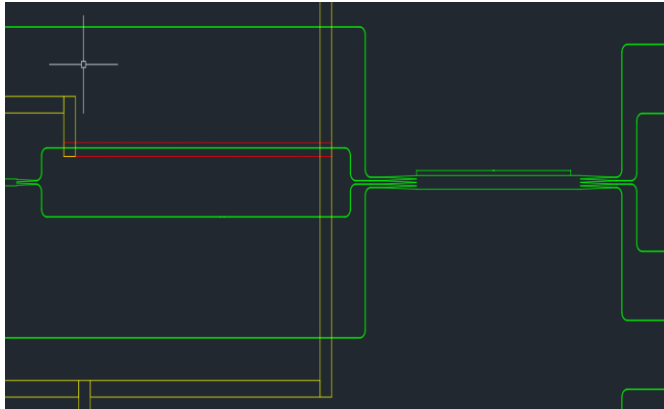
■ Experiment



■ Chip Prototype



■ CAD Layout



# 研究目的・目標

# 研究目的

- 研究目的

1. 実用的な光デコーダデバイスを開発する

- 研究目標

1. 3ビット以上の線形光デコーダを最適化、設計、測定する
2. 数理モデルで最適化した物理構成を実現
3. 提案手法でビット数の最大値を見つける

- 研究課題

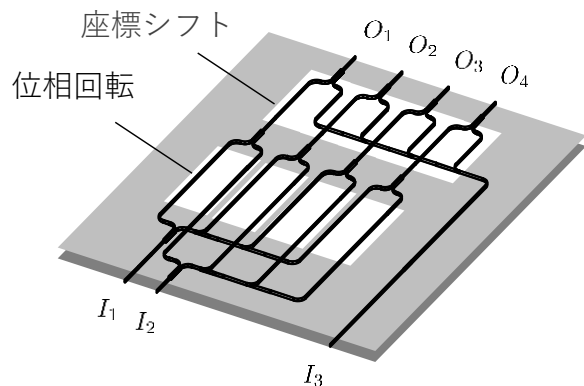
1. 効率的に設計するため、どうやって汎用的な方法確立する？

# 研究方法

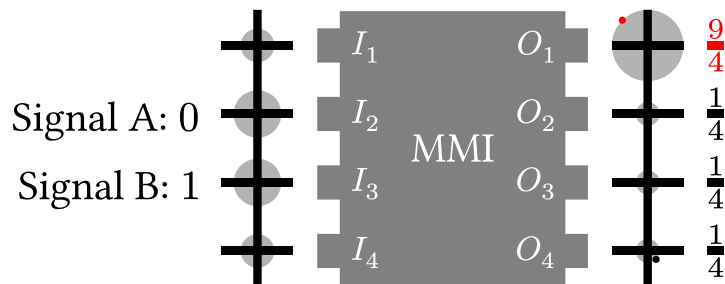
**従来のモデル** 導波路構造は 2-4デコーダを対象、入力光の位相条件を自由変数とし、消光比などを最適化した

## 物理実現の例

導波路カプラ型 ➤ Affine



多段 MMI 型 ➤ Unitary Transform



1. 数理モデルを構築する
2. 最適解の同定
3. パラメータを決める
4. 物理的実現

DOI: 10.1364/OPTCON.517282



**従来の方法：**最適問題を解析的に求める。

問題点：入力ビット数が増大すると、解析解を求めることは難しくなる。

そこで、多ビット化を目指すなら、より効率的なやり方が必要。

**提案する方法：**最適化アルゴリズムで解く。

メリット：汎用性を持つ、ビット数はいくらまで増やしても簡単に解ける

1. 数理モデルを構築する
2. 最適解の同定
3. パラメータを決める
4. 物理的実現

## 多様体 (Manifold) 上の勾配降下法で最適値を解く

### Optimized Target

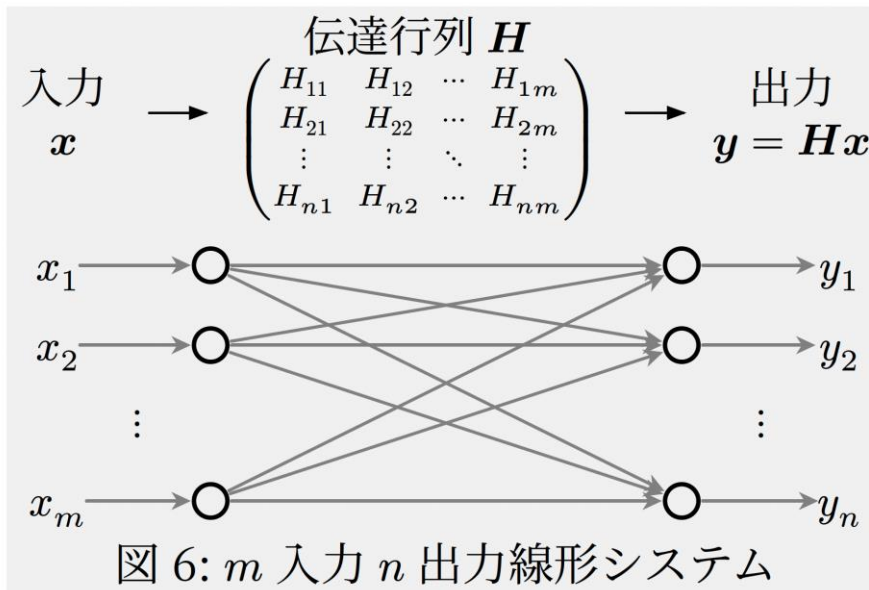
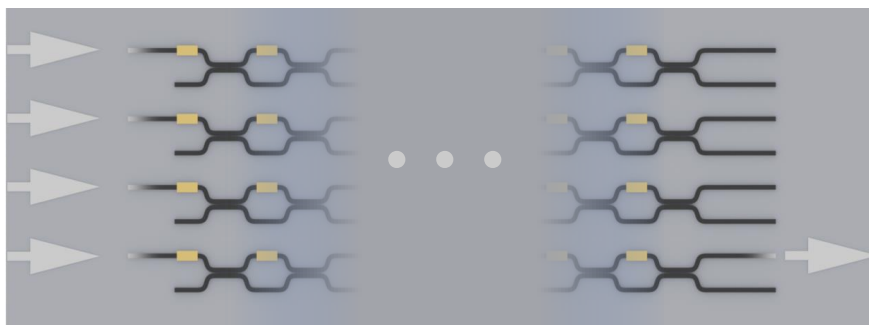
- 伝達行列 (導波路構造を表す)
- 入力行列 (参照光)

### 評価関数

- フロベニウスノルム
- 消光比

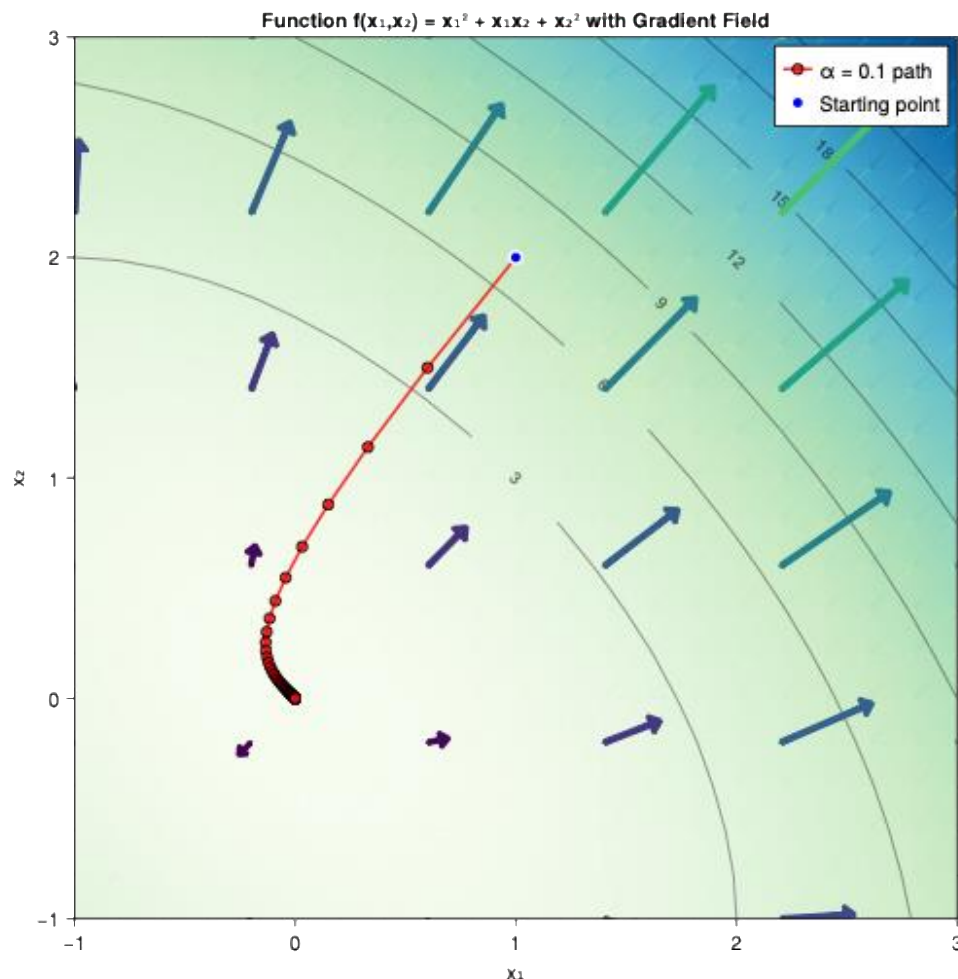
### アルゴリズム：いかに最適化する？

- 多様体上の勾配降下法



1. 数理モデルを構築する
2. 最適解の同定
3. パラメータを決める
4. 物理的実現

## 多様体 (Manifold) 上の勾配降下法で最適値を解く



### Optimized Target

- 伝達行列 (導波路構造を表す)
- 入力行列 (参考光)

### 評価関数

- Norm
- 消光比

### アルゴリズム：いかに最適化する？

- 多様体上の勾配降下法

1. 数理モデルを構築する
2. 最適解の同定
3. パラメータを決める
4. 物理的実現

数理モデル	Affine 空間		Unitary 空間
物理モデル	平面導波路カプラ	MZI Array	MMI 多段構造
パラメータ	位相回転 + 参考光	位相回転 + 参考光	組み合わせ方式 + 位相回転 + 参考光
メリット	Easy implementation	Easy implementation	Compact

1. 数理モデルを構築する
2. 最適解の同定
3. **パラメータを決める**
4. 物理的実現

## 物理的に実証の流れ

1. 数値解析上、シミュレーションする
2. 物理的に試作素子を設計・試作・測定する

1. 数理モデルを構築する
2. 最適解の同定
3. パラメータを決める
4. 物理的実現

# 準備・進捗

# 有効性の検証

2-4 デコーダに対して、修士段階で解明した解析解にうまく合っていることで、提案手法が効果的であることを示した

## Affine transform

$$\begin{pmatrix} y_1 \\ y_2 \\ y_3 \\ y_4 \end{pmatrix} = \begin{pmatrix} H_{11} & H_{12} & H_{13} \\ H_{21} & H_{22} & H_{23} \\ H_{31} & H_{32} & H_{33} \\ H_{41} & H_{42} & H_{43} \end{pmatrix} \begin{pmatrix} x_1 \\ x_2 \\ 1 \end{pmatrix}$$

入力光のphasor

## Unitary transform

出力光のphasor

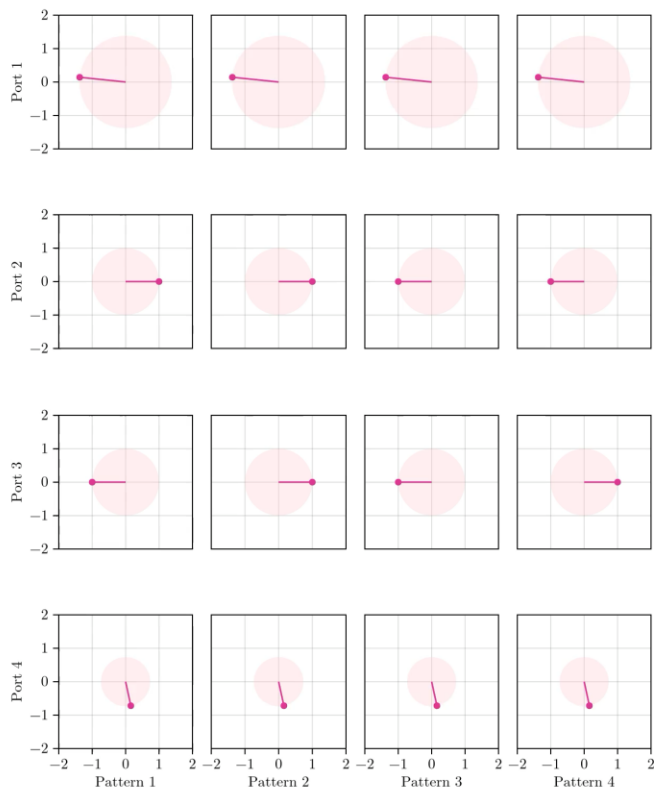
$$\begin{pmatrix} y_1 \\ y_2 \\ y_3 \\ y_4 \end{pmatrix} = \begin{pmatrix} U_{11} & U_{12} & U_{13} & U_{14} \\ U_{21} & U_{22} & U_{23} & U_{24} \\ U_{31} & U_{32} & U_{33} & U_{34} \\ U_{41} & U_{42} & U_{43} & U_{44} \end{pmatrix} \begin{pmatrix} x_1 \\ x_2 \\ v_1 \\ v_2 \end{pmatrix}$$

参照光のphasor

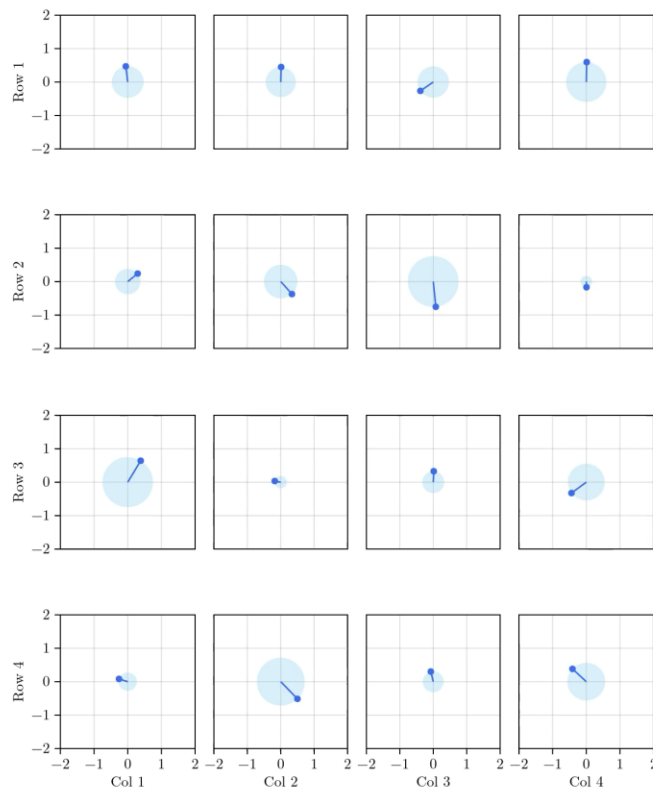
# 有効性の検証

2-4 デコーダに対して、修士段階で解明した解析解にうまく合っていることで、提案手法が効果的であることを示した

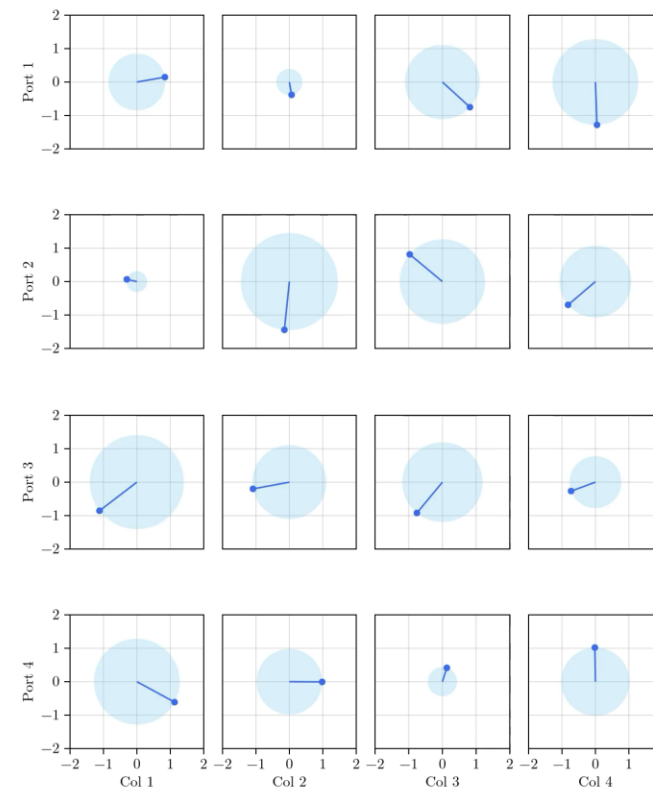
Input Matrix X



Transfer Matrix U



Output Matrix Y





# まとめ

1. 研究背景を紹介した
2. 研究目的、目標を説明した
3. 研究方法を説明した。
4. 研究方法の有効性を示した

# Future plan

2025~2028

- 3-8 最適化
- 3-8 回路設計 & Simu
- 3-8 試作 & 測定
- 4 bit 以上最適化
- 論文作成投稿

