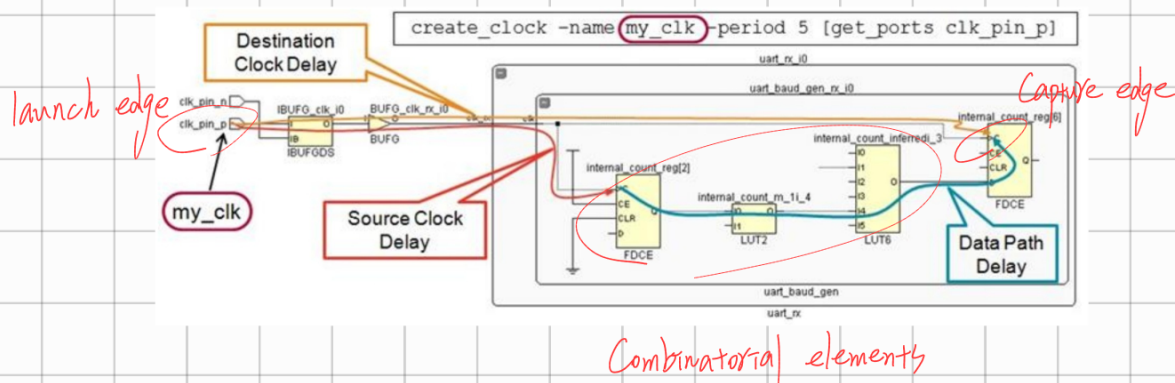


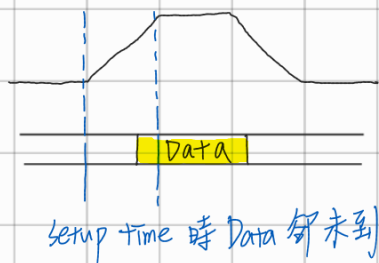
Static Timing Analysis (STA) 分析電路中時序效能, 分析電路功能



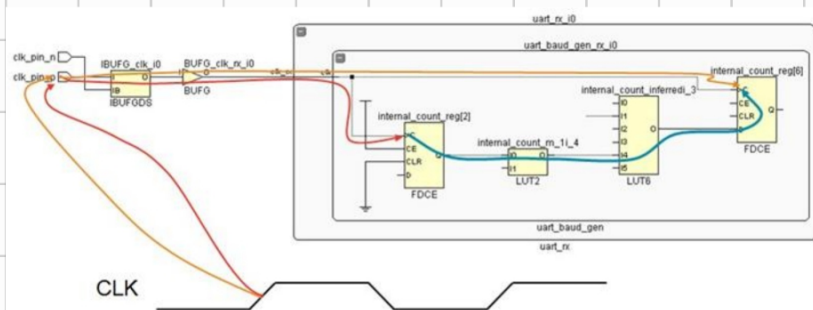
Setup & hold check

Setup check 要求數據不能傳輸太慢, 否則在 Capture 端 Setup time 時 Data 未到, 造成數據無法正確讀取

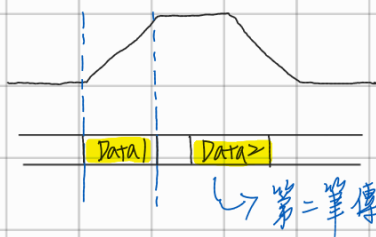
$$\text{Slack} = T + T_{\text{destination}} - T_{\text{source}} - T_{\text{Data}} - T_{\text{uncertainty}} > 0$$



Hold check 數據傳輸太快, 造成 Capture 端可能還在處理上一條數據, 第二條數據就進來



$$\text{Slack} = T_{\text{source}} + T_{\text{Data}} + T_{\text{uncertainty}} - T_{\text{destination}} > 0$$



第二筆傳輸太快, 應該要配合 Clock 的時間

