$\Pi$ ЛИС 2021

## Индикатор.

Это домашнее задание на одну неделю. Необходимо:

- 1. Скопировать себе локально проект, находящийся в папке https://github.com/viktor-prutyanov/drec-fpga-intro/tree/2021/problems/04\_7seg. Собрать его и загрузить на ПЛИС. Инструкцию по установке и настройке можно найти в документах к предыдущему занятию. Так же можно посмотреть видеозапись последней пары, чтобы понять что там происходит https://drive.google.com/file/d/1fVkzXTCeS9HRLQhQJMc32oWrF23\_tRek/view
- 2. Необходимо в файле hex2seg дописать все оставшиеся символы (6, 7, 8, 9, A, b, C, d, E, F).
- 3. Счетчик cnthex необходимо сделать двухразрядным (т.е. регистр cnt должен быть 8-и битным).
- 4. Теперь необходимо вывести значение этого счетчика на два сегмента (например на первый и второй). Для этого в модуле top необходимо добавить еще один декодер hex2seg, который на вход будет принимать четыре старшие бита сигнала hex, который выходит из cnthex. Теперь в топе должно быть два сигнала: код старшего сегмента seg\_h и код младшего сегмента seg\_l.
- 5. Для того, чтобы вывести значение этого счетчика на два семисегментных индикатора необходимо поступить следующим образом:
  - (a) Напишите еще один делитель опорной частоты, который будет делить ее на  $2^{10}$ . В топ выведите эту поделенную частоту, назовите соответствующий сигнал clkdiv10.
  - (b) Напишите модуль, на вход которого будет приходить clkdiv10, seg\_l (код сегмента младшего разряда счетчика), seg\_h (код сегмента старшего разряда); выход seg и segen. По первому фронту клока clkdiv10, сигнал seg равен seg\_l, а биты segen (это биты, значениями которых в топе нужно записать сигналы DS\_EN1, DS\_EN2, DS\_EN3, DS\_EN4) установлены так, что активен второй семисегментный индикатор. По второму фронту клока clkdiv10, сигнал seg равен seg\_h, а биты segen установлены так, что активен первый семисегментный индикатор. Далее все повторять.