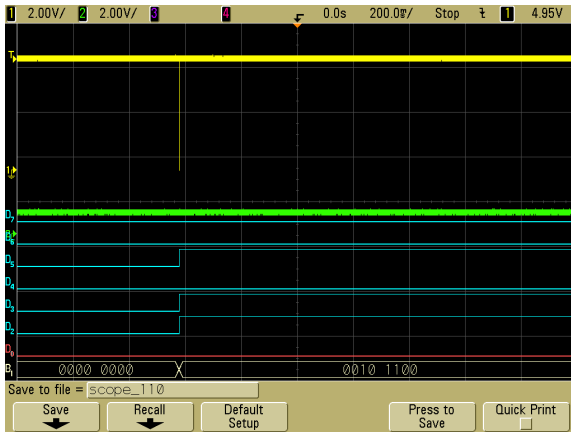


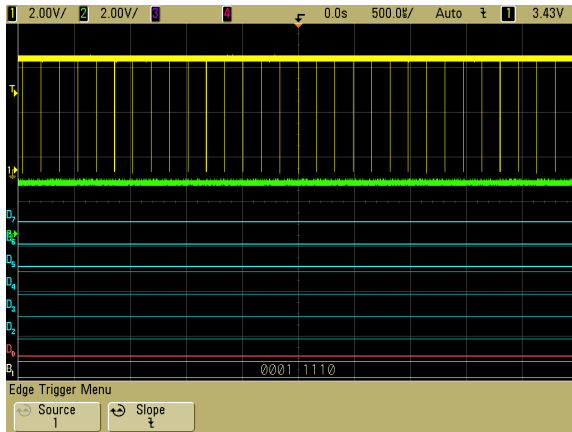
Schaltplan:

Pin-Belegung des A/D-Wandlers:

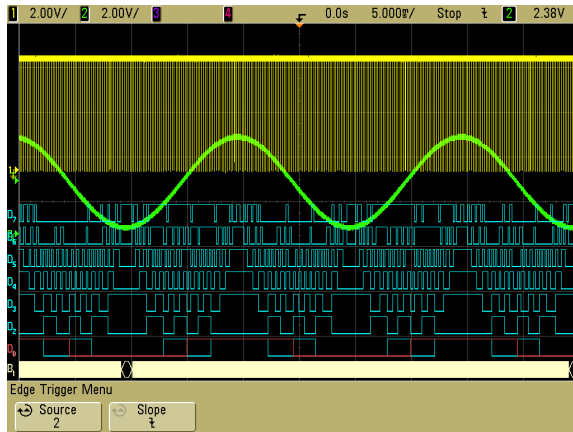
- Betätigen des Schalters gibt Signal an den Clock-Pin und startet einmalig die Übersetzung
- Über Pin 5 wird der Beginn der Übersetzung signalisiert



Beispiel: Wandlung von $U_{in} = 1V$ Gleichspannung



Durch das Umsetzen des Widerstandes von Pin 3 und Pin 20 zu Pin 3 und 5 kann eine regelmäßige Übersetzungsanweisung erzeugt werden \Rightarrow Eingangssignal wird regelmäßig neu übersetzt



Wandlung einer Sinus-Spannung

Exemplarisch gemessene Werte für die A/D-Wandlung:

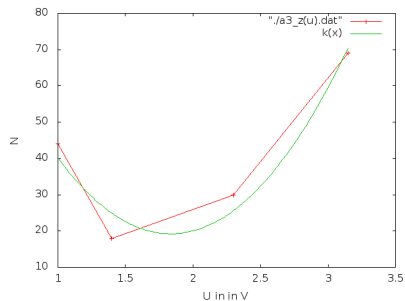
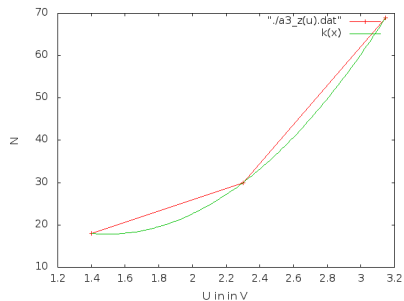
$U_{in} \text{ in } V$	N_{out}
1	44
1.4	18
2.3	30
3.147	69

Mit $N_{out} = \frac{U_{in}}{U_{LSB}}$ (Vorlesung) ergibt sich im Mittel:

$$U_{LSB} = 0.055695 V \quad (1)$$

Randbemerkung

Der erste Wert in der Tabelle ist möglicherweise fehlerhaft, die anderen drei Werte lassen fast auf einen parabelförmigen zusammenhang schließen (siehe nächste Folie)



Vergleich der gefitteten Parabeln mit und ohne den Messpunkt bei $U = 1V$

N

nach Vorlesung ergibt sich:

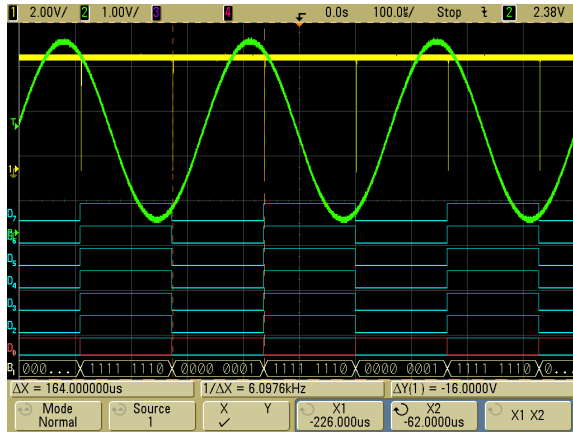
$$N_{out}(U_{in}) = (N_{max} + 1) \frac{U_{in}}{U_{ref}} \quad (2)$$

Es ergibt sich z.b. für $U_{in} = 3.1V$: $N \approx 158$, aber für $N_{max}(1V) \approx 51 \Rightarrow$ widerspricht vorheriger Annahme

Im Datenblatt ergibt sich für die Abtastrate:

$$f_{CLK} \approx \frac{1}{1.1 \cdot R \cdot C} \quad (3)$$

Tastrate kann auch experimentell bestimmt werden (Pin 5):



$$\Rightarrow f_{CLK} \approx 6\text{kHz}$$