

# Proyecto Integrador

---



Autor

Gomez, Roberto Pablo - Lovaisa Michelini Valeria

Tema

**Implementación de un sistema SoC con microprocesado  
OpenRisc con soporte Linux**

—

---

# ÍNDICE GENERAL

<b>1. INTRODUCCIÓN</b>	<b>4</b>
1.1. Descripción General . . . . .	4
1.2. Objetivos . . . . .	4
1.2.1. Objetivo General . . . . .	4
1.2.2. Objetivo Específico . . . . .	4
1.3. Motivación . . . . .	4
1.4. Metodología . . . . .	5
1.5. Importancia del Problema . . . . .	5
1.6. Alcance de Estudio . . . . .	6
1.7. Modelo de Desarrollo . . . . .	6
1.8. Metodología . . . . .	6
1.9. Organización del Proyecto Integrador . . . . .	6
<b>2. Estudio del Problema</b>	<b>7</b>
2.1. Introducción . . . . .	7
2.2. Requerimientos del Usuario . . . . .	7
2.2.1. En cuanto al Hardware . . . . .	8
2.2.2. En cuanto a las Licencias . . . . .	8
2.2.3. En cuanto a las Herramientas de Desarrollo . . . . .	9
2.2.4. En cuanto Sistema Operativo . . . . .	9
2.3. Estudio de componentes y viabilidad para el proyecto . . . . .	9
2.3.1. Objetivo . . . . .	9
2.3.2. Comparación de Microprocesadores Soft-Core . . . . .	9
2.4. Conclusiones de la elección del micro Soft-Core . . . . .	9
2.4.1. Placas de Desarrollo . . . . .	9
2.4.2. CONCLUSIONES DE LA ELECCIÓN DE LA PLACA DE DESARROLLO . . . . .	9
2.4.3. SELECCIÓN DE LAS HERRAMIENTAS DE DESARROLLO . . . . .	9

2.4.4. Elección de Sistema Operativo . . . . .	9
--	---

---

# **ÍNDICE DE FIGURAS**

---

---

# CAPÍTULO 1

---

## INTRODUCCIÓN

### 1.1. Descripción General

### 1.2. Objetivos

#### 1.2.1. Objetivo General

Implementar un system on chip OpenSource con un microprocesador embebido Soft-core que soporte un sistema operativo libre , con la finalidad de entregar un sistema integral FPGA-SoC-Sistema Operativo completamente funcional y bajo licencia GPL v2.

#### 1.2.2. Objetivo Específico

- Seleccionar, analizar y determinar un microprocesador Sof-Core.
- Establecer un system on chip Open Source donde poder implementar un Soft-Core.
- Determinar sistemas operativo con licencia GPL v2 que tengan las prestaciones funcionales adecuadas.

### 1.3. Motivación

Existe un grupo de cores Sof-Core de código abierto que no están limitados por la tecnología. Los cores destacados de microprocesadores de 32 bits, son los procesadores SPARC LEON OpenRISC 1200 , y el core de LatticeMico32. Usar cores de código abierto, va unido a una serie de conceptos como:

- Flexibilidad. Si el código fuente está disponible, los desarrolladores pueden modificar el código de acuerdo a sus necesidades. Además, se produce un flujo constante de ideas que mejora la calidad del código.
- Fiabilidad y seguridad. Con muchos programadores a la vez escrutando el mismo trabajo, los errores se detectan y corrigen antes, por lo que el producto resultante es más fiable y eficaz que el comercial.
- Rapidez de desarrollo. Las actualizaciones y ajustes se realizan a través de una comunicación constante vía Internet.
- Relación con el usuario. El programador se acerca mucho más a las necesidades reales de su cliente, y puede crear un producto específico para él

Obtener un sistema integral de código abierto en donde hay código HDL, assembler y C. Con la principal ventaja del acceso al código pudiendo personalizarlo como por ejemplo en la descripción RTL del SoC para implementar la optimización o funcionalidad deseada y la ausencia de restricciones sobre lo que se puede hacer sobre el sistema final. Además de la portabilidad con la que obtengo la capacidad de migrar de una plataforma a otra. Logrando menor dependencia entre el código fuente y la plataforma objetivo. Pudiendo ser usado sobre una ASICs (Application-specific integrated circuit) o con modificaciones menores en cualquier FPGA (Field Programmable Gate Array) de Xilinx, Altera, Lattice, etc. Estos tres de los más grandes proveedores de FPGA, Xilinx, Altera y Lattice, ofrecen sus propios micro core RISC de 32bits los dos mayores proveedores de dispositivos FPGA, Altera y Xilinx, proporcionan el micro core Nios y Microblaze, respectivamente. Son micro cores en donde el código fuente RTL no se encuentra disponible y solo pueden ser implementados en sus respectivas FPGA.

### 1.4. Metodología

### 1.5. Importancia del Problema

El softcore OpenRisc que se encuentra en el SoC OrpSoc y MinSoc se tiene que implementar en una Spartan 3A de Xilinx. Tenemos como fin montar un Linux para validar y verificar el sistema global entregando un sistema funcional bajo licencia libre. Actualmente las FPGAs nos brindan la posibilidad de implementar estos proyectos, donde el Hardware y el Software son una misma entidad. Este nuevo enfoque nos permite aprovechar la facilidad de implementar soluciones por Hardware.

## **1.6. Alcance de Estudio**

## **1.7. Modelo de Desarrollo**

## **1.8. Metodología**

## **1.9. Organización del Proyecto Integrador**

Una vez detalladas las motivaciones y expuestas las ventajas que un receptor coherente puede aportar a las comunicaciones ópticas, el presente proyecto tiene como principal objetivo el estudio, diseño y la simulación de los diferentes métodos de recuperación de portadora de un receptor digital coherente para lo cual se organiza su contenido de la siguiente manera:

---

---

## CAPÍTULO 2

---

# ESTUDIO DEL PROBLEMA

### 2.1. Introducción

Como primera acción se analizó la factibilidad de implementación de un SoC con licencia OpenSource en FPGA, razón que condujo a la investigación del tópico en búsqueda de información necesaria que determine si existe tal factibilidad. Las características relevadas durante la investigación aportaron información respecto al hardware, las herramientas de desarrollo y el sistema operativo necesario para llevar a cabo la implementación.

Se debió discernir entre las diversas alternativas de hardware que se tenían disponibles al momento del desarrollo de este trabajo. Esta situación derivó en una valoración de los diferentes entornos de desarrollo y sistemas operativos asociados que cumplan con el paradigma del software libre.

### 2.2. Requerimientos del Usuario

Se presenta en este apartado un listado de los requerimientos elecitados que tienen como objetivo comprender el dominio del problema y permiten trabajar en la realización de una solución eficiente.



**2.2.1. En cuanto al Hardware**

NºReq	Descripción	Tipo
RQX-HW 1	Se debe implementar un Microprocesador Soft-core de núcleo simple	Cantidad y tipo de núcleos.
RQX-HW 2	El SoC seleccionado debe poseer la menor cantidad de restricciones respecto de su implementación en placas de desarrollo de diversos fabricantes.	Portabilidad a nivel Hardware
RQX-HW 3	La placa de desarrollo elegida debe poseer al menos 32 MB de memoria RAM disponible que permita al ejecución del kernel de linux.	Memoria Disponible
RQX-HW 4	La placa de desarrollo elegida debe poseer al menos 8 MB de memoria flash disponible que permita guardar la configuración de la FPGA y un bootloader	Memoria Disponible

**2.2.2. En cuanto a las Licencias**

NºReq	Descripción	Tipo
RQX-LC 1	Todo el hardware implementado debe tener licencia LGPL o GPLv2 en su defecto	Licencias de hardware
RQX-LC 2	Las herramientas de desarrollo utilizadas deben poseer licencias LGPL o GPLv2 en su defecto	Licencias de Software
RQX-LC 3	El sistema operativo elegido debe poseer licencia LGPL o GPLv2	Licencias de Software

**2.2.3. En cuanto a las Herramientas de Desarrollo**

**2.2.4. En cuanto Sistema Operativo**

**2.3. Estudio de componentes y viabilidad para el proyecto**

**2.3.1. Objetivo**

**2.3.2. Comparación de Microprocesadores Soft-Core**

**2.4. Conclusiones de la elección del micro Soft-Core**

**2.4.1. Placas de Desarrollo**

Xilinx

Digilent

Altera

**2.4.2. CONCLUSIONES DE LA ELECCIÓN DE LA PLACA DE DESARROLLO**

**2.4.3. SELECCIÓN DE LAS HERRAMIENTAS DE DESARROLLO**

**2.4.4. Elección de Sistema Operativo**

---

# BIBLIOGRAFÍA

- [1] Claude Herard and Alain Lacourt, 1991. *New multiplexing technique using polarization of light.*
- [2] Wikipedia, the free encyclopedia, Free and open source software. <http://en.wikipedia.org>