



POLITECNICO
MILANO 1863



ELECTRONIC SYSTEMS

2021-22 academic year
prof. Franco ZAPPA

19.10.2021



- Limitations of voltage difference amplifier
- Advantages of INA
- Clever connections

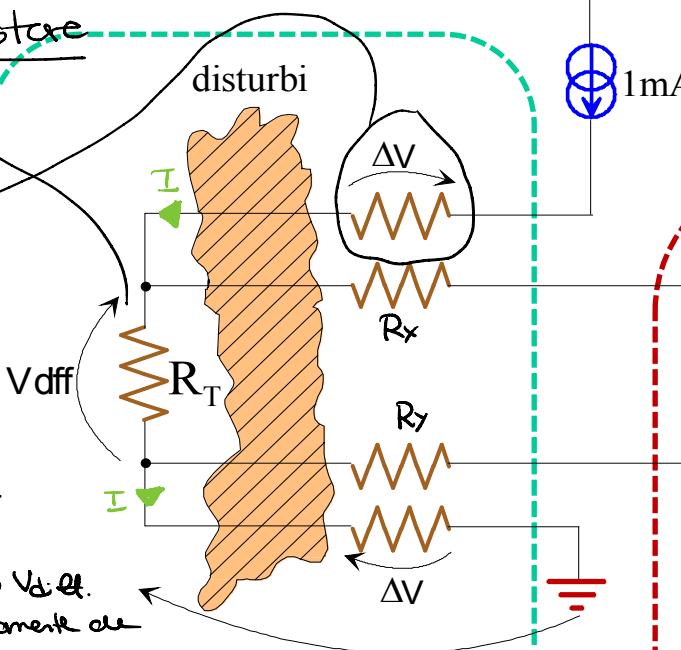


Voltage difference amplifier

è tipo un termistore

Resistenze del
cavo da zero
una diff, non
V2 base.

L'idea è di usare 4
fili, in questo caso
uso 2 fili per far
passare la corrente e
gli altri 2 per leggere
il segnale di tensione
differenziale.
Così io leggo esattamente V_{diff} .
Io devo solo non voglio corrente che
scorra su R_x e R_y .



Kelvin connection

(4 wires instead of just 2):

$$RT = 30\Omega (@0^\circ C) + 0.15\Omega /^\circ C$$

$$\text{therefore } V_{diff} = 150\text{mV}/^\circ C$$

$$V_{out} = 70.5\text{mV}/^\circ C$$

with $R=1\Omega$

systematic error $2 \cdot 1\Omega \cdot 1\text{mA} = 2\text{mV}$

i.e. $13.3^\circ C$ unprecision

Questa configurazione dell'opamp

sente per amplificare tensioni differenziali

Il problema di questa configurazione è che

- 1) Non è simmetrico (le 2 impedanze ai nodi sono diverse)
- 2) Fa assorbire una corrente sui cavi di lettura (se l'impedenza non infinita).

+12V

$$A_{diff} = 106\text{dB}$$

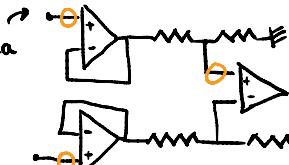
$$200000$$

$$CMRR = 80\text{ dB}$$

$$(A_{cm} = 20)$$

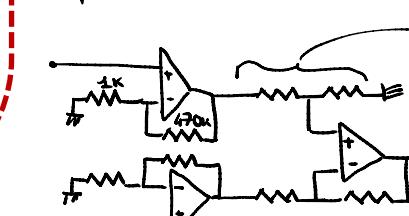
$$V_{os} = 3\text{mV}$$

Una schwäche a questo circuito
può essere



Il problema è
che tutti questi
componenti creano
rumore

Quando dobbiamo amplificare vogliamo
che il primo stadio abbia un ampio guadagno e alta
possibilità così tutti i contributi seguenti
sono trascurabili. Quindi due cose
Primo stadio - bueller non è OK. Mettiamo li un
amplificatore



Non serve di abbina
un grande guadagno,
lo ha già il primo
stadio.

Issues:

- low CMRR
- resistors tolerance
- finite offset
- mismatched input impedances

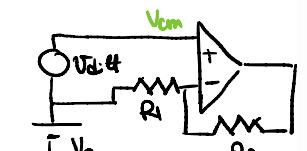
Il problema di questa configurazione è che abbiammo i DV dei due resistori perossite. Questo è un problema
perché abbiammo sempre una tensione DC di comune modo cui mi fa saturare sempre l'input, dobbiamo
modificare il circuito, voglio $G_{cm} = \infty$ e $G_{diff} = 200000$



INA - Instrumentation Amplifier

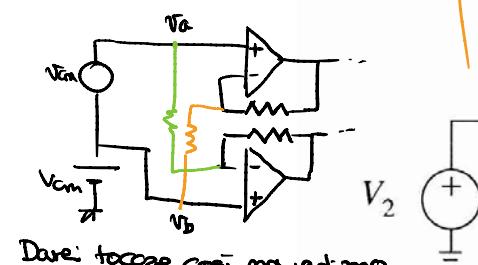
POLITECNICO
MILANO 1863

Questo circuito si basa sul fatto che
se voglio amplificare solo segnali
differenziali posso fare



$$G_{cm} = 1 \quad G_{diff} = \left(1 + \frac{R_2}{R_1}\right)$$

Allora posso fare



Dove toccate così ma vediamo
che non ho + impedenza infinita,
perciò ci ricordiamo che ho
la massa virtuale, allora
posso fare il circuito
principale.

Differential gain:

$$A = A_I A_{II} = \left(1 + \frac{2 \cdot R_3}{R_G}\right) \cdot \left(\frac{R_2}{R_1}\right)$$

Common-mode gain:

$$A_{cm} \approx 0$$

finite, accurate and reliable Gain

twin extremely high input impedances

extremely low output impedance

extremely high CMRR

between 1 and 1'000

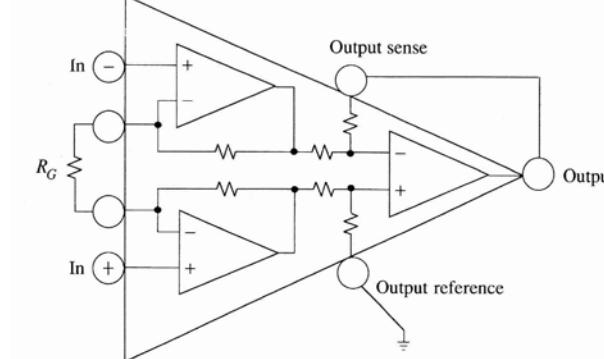
$> 10M\Omega$

$< 100\Omega$

$> 90dB$

$$V_{out,diff} = \left(\frac{R_2 \cdot R_3}{R_A}\right) (R_F + R_A + R_F) \rightarrow G_{diff} = \left(1 + \frac{2R_F}{R_A}\right)$$

Pin-out (INA101):



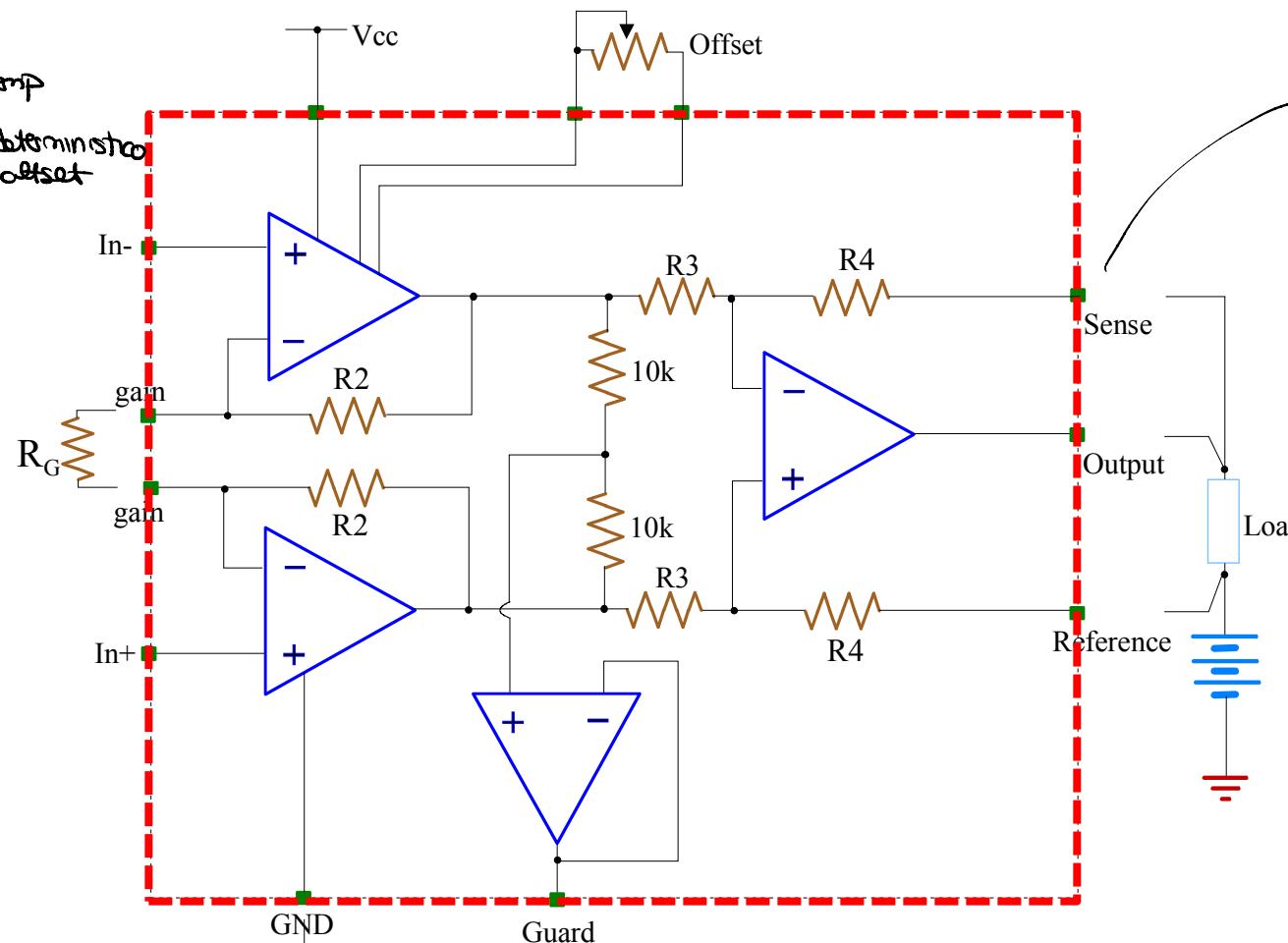
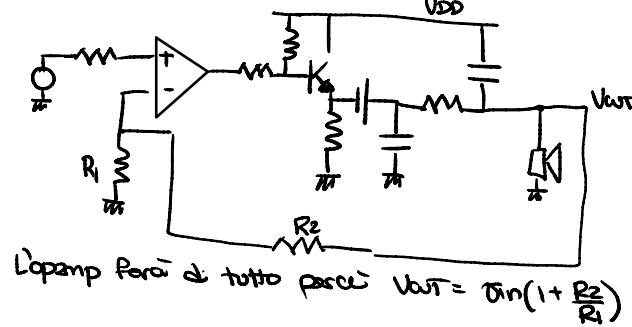


INA, Instrumentation Amplifier

In linea di principio gli offset dei 2 opamp all'ingresso si dovrebbero compensare, ma nella realtà non farà mai un processo deterministico. Però alcuni metteranno 2 pin per regolare l'offset tra i 2 OPAMP.

Perché non hanno collegato sense in feedback direttamente con l'out?

Perché passa per cose magari tipo gesta



$$G_{diff} = 1 + \frac{2R_2}{R_G}$$

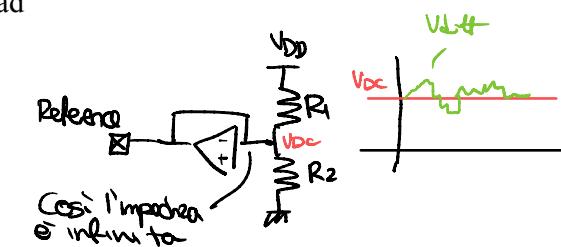
$$G_{cm} = 1$$

$$G_{diff} = \frac{R_4}{R_3}$$

G_{cm} almost nil

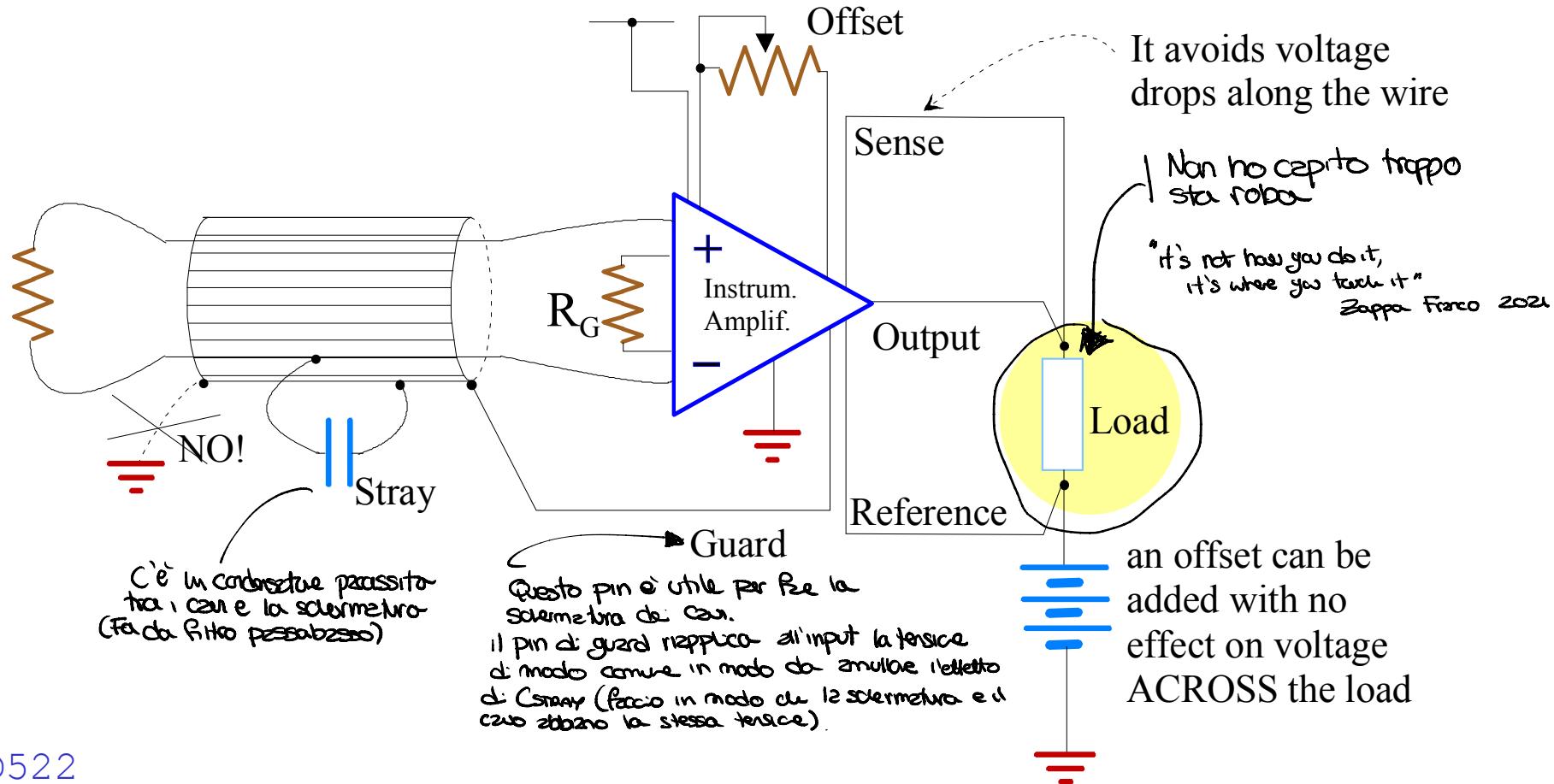
I produttori tipicamente non collegano l'uscita perché se collego Reference a terra ho in uscita 0V (Non ho capito bene ma tra Sense e Reference, (Se sense è uguale all'output con un feedback ho guadagno 1))

tipicamente a reference si collega un partitore di tensione così che l'uscita si trovi ad un valore costante sopra il quale abbiamo il nostro segnale diff.





INA smart connections



AD522

$V_{CC} = 10 \div 36V$

$V_{OS} = 1mV$

$R_{IN} = 1G\Omega$

$GBWP = 300\text{kHz}$

$V_{noise\ in} = 15\mu V_{rms}$

$I_{supply} = 10mA$

$I_B = 25nA$

($10 \div 15\text{kHz}$)



CAZ, Commutating Auto Zeroing

POLITECNICO
MILANO 1863

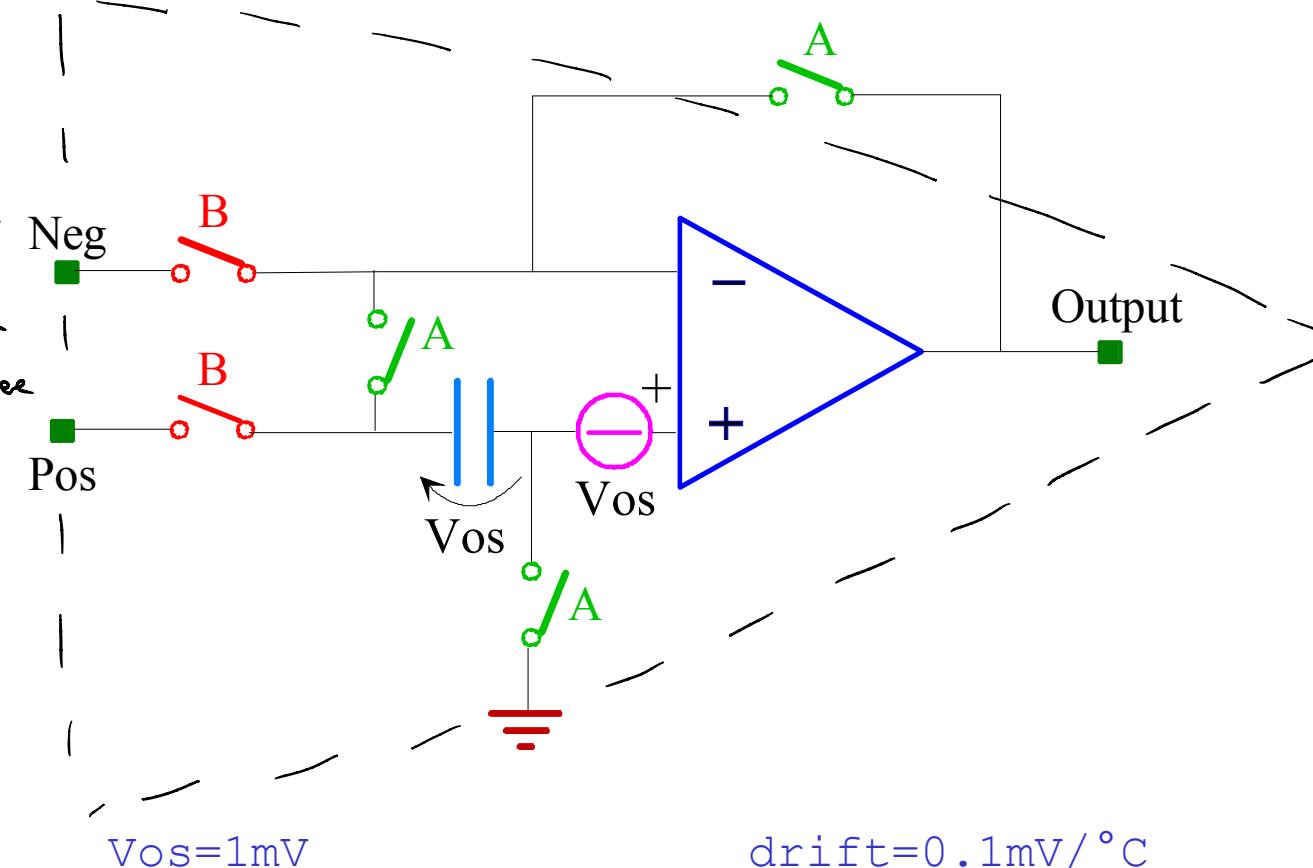
L'idea è quella che tutto il circuito
che vediamo qui sia in rete l'opamp
intero con all'interno un opamp, poi io
voglio misurare gli offset e sottrarli

Per creare un generatore comandato uso
un condensatore con tensione = V_{os} ma verso
opposto

All'inizio apro B e chiudo A e così facendo
l'opamp diventa un buffer e quindi $V_{out} - V_{os}$ è
gestito in circa il condensatore.

Poi chiudo B e apro A, il problema è
che circa ogni millisecondo devo ricaricare
il condensatore e per quello devo adottare
commutating. Il problema è che devo avere
che il segnale sia a freq < di quella dello
switch.

Can compensate the voltage offset (first order approximation):

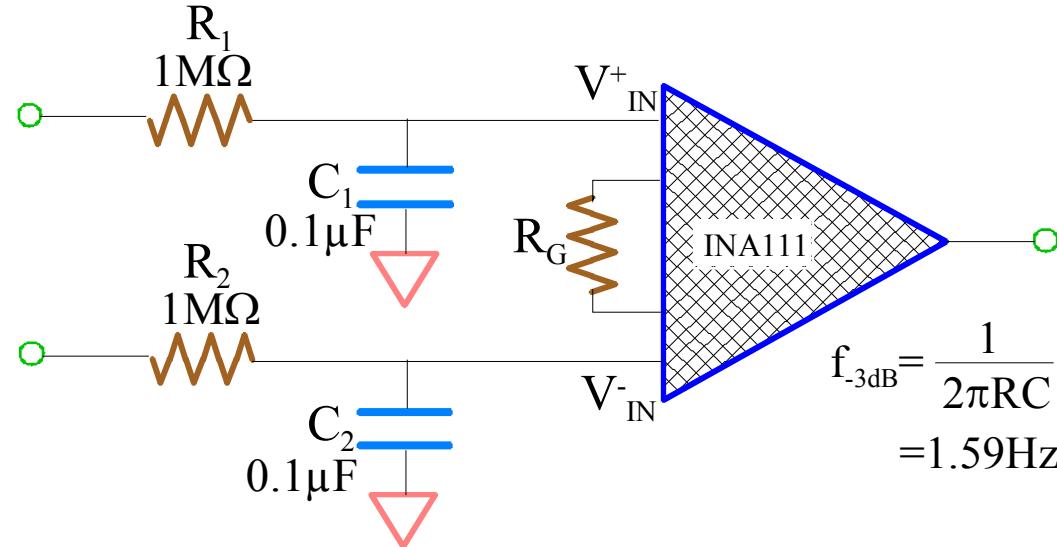




INA, possible causes of mismatches / errors

Questa soluzione non va bene perché ci distrugge la common mode rejection ratio. Infatti a causa delle tolleranze potrebbe avere problemi a frequenze diverse

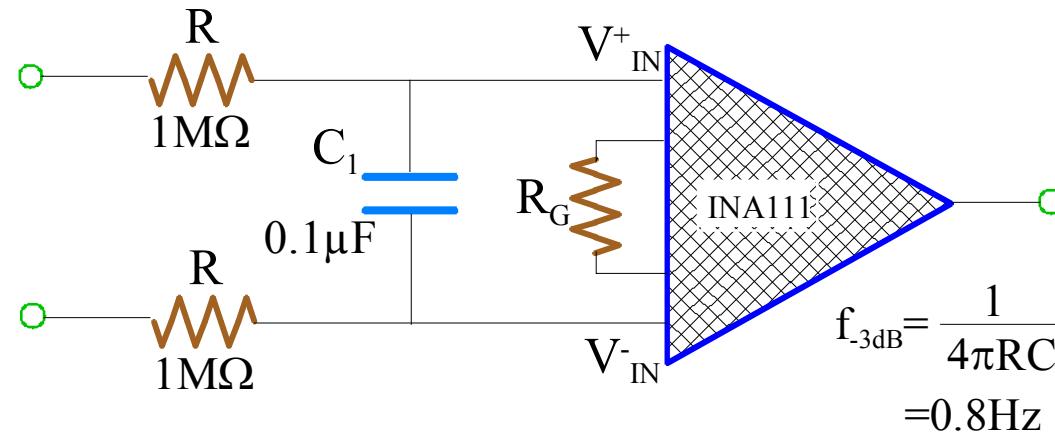
Tollerances of R and C
degrade CMRR !!!



Per risolvere il problema di prima passo usare un solo condensatore. Infatti se dovesse esserci un errore di polarizzazione l'opamp non ha niente riferito a terra e quindi non ha effetto.

YOU HAVE NO PLEASURE HERE !!

Clever solution (go fully differential):

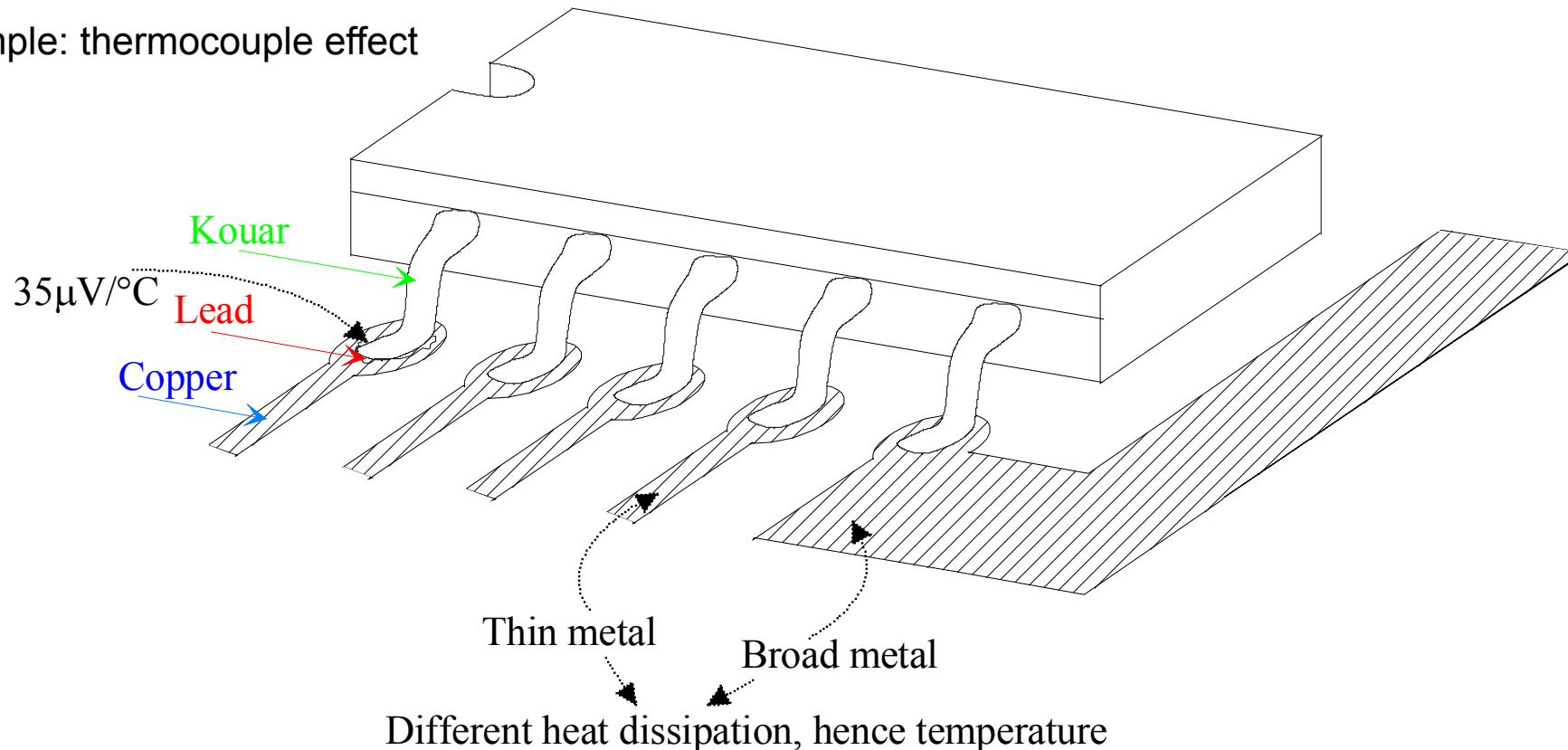




INA, possible causes of mismatches / errors

Time-varying mismatches (flicker noise, drifts, offsets) sometimes due to unexpected causes:

Example: thermocouple effect





Ultra Low Input Bias Current INSTRUMENTATION AMPLIFIER

FEATURES

- LOW INPUT BIAS CURRENT: 3fA typ
- BUFFERED GUARD DRIVE PINS
- LOW OFFSET VOLTAGE: 2mV max
- HIGH COMMON-MODE REJECTION: 84dB (G = 10)
- LOW QUIESCENT CURRENT: 1mA
- INPUT OVER-VOLTAGE PROTECTION: $\pm 40V$

APPLICATIONS

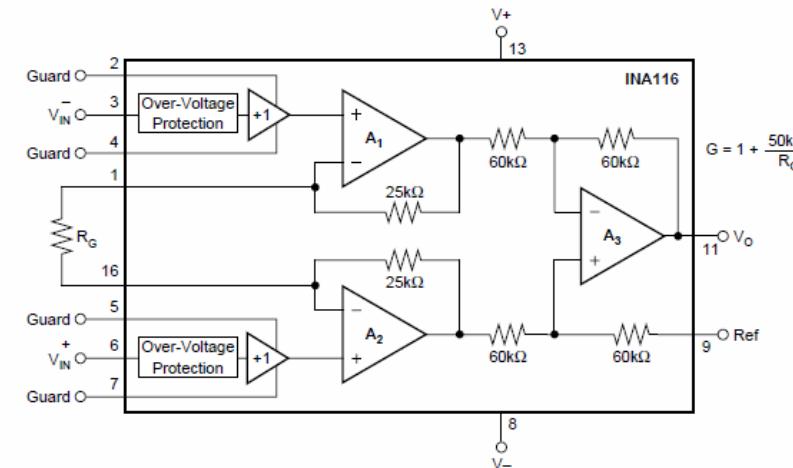
- LABORATORY INSTRUMENTATION
- pH MEASUREMENT
- ION-SPECIFIC PROBES
- LEAKAGE CURRENT MEASUREMENT

DESCRIPTION

The INA116 is a complete monolithic FET-input instrumentation amplifier with extremely low input bias current. *Difet*® inputs and special guarding techniques yield input bias currents of 3fA at 25°C, and only 25fA at 85°C. Its 3-op amp topology allows gains to be set from 1 to 1000 by connecting a single external resistor.

Guard pins adjacent to both input connections can be used to drive circuit board and input cable guards to maintain extremely low input bias current.

The INA116 is available in 16-pin plastic DIP and SOL-16 surface-mount packages, specified for the -40°C to +85°C temperature range.

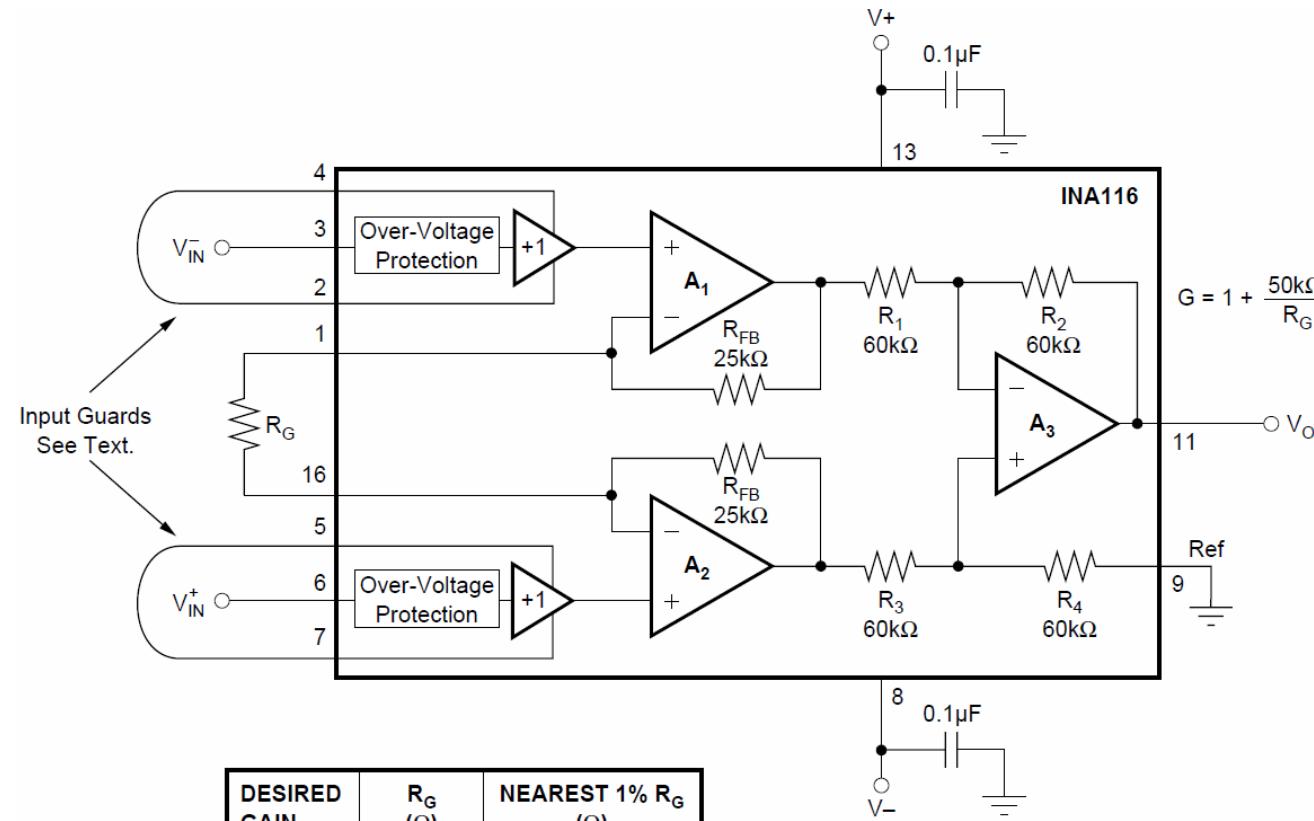




Data-sheet

POLITECNICO
MILANO 1863

Input Protections:

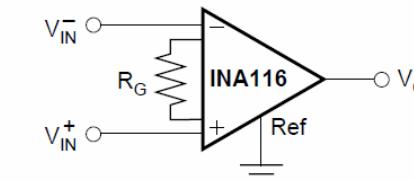


Input Guards
See Text.

DESIRED GAIN	R _G (Ω)	NEAREST 1% R _G (Ω)
1	NC	NC
2	50.00k	49.9k
5	12.50k	12.4k
10	5.556k	5.62k
20	2.632k	2.61k
50	1.02k	1.02k
100	505.1	511
200	251.3	249
500	100.2	100
1000	50.05	49.9
2000	25.01	24.9
5000	10.00	10
10000	5.001	4.99

NC: No Connection.

Also drawn in simplified form:

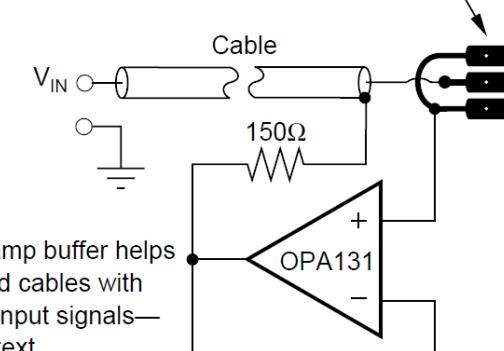
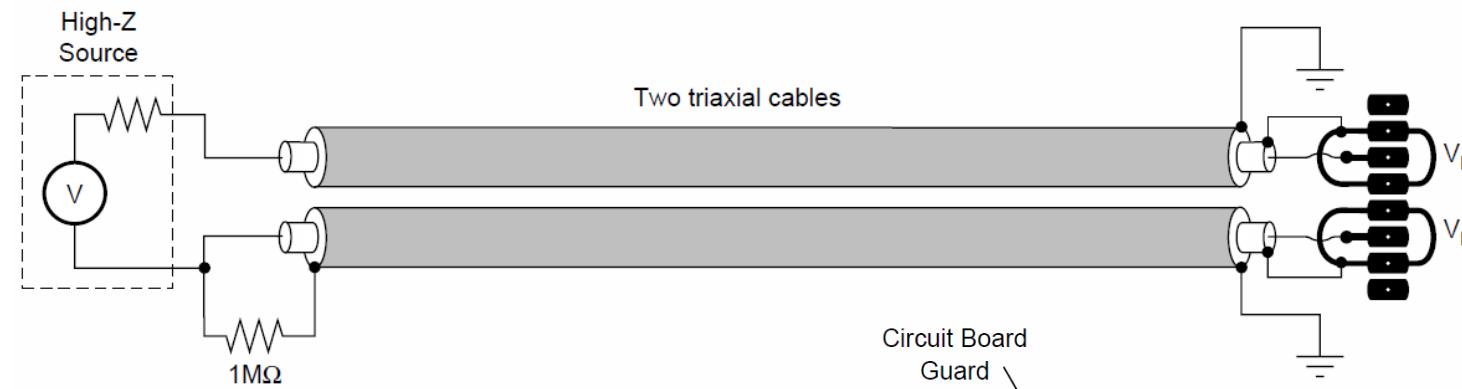
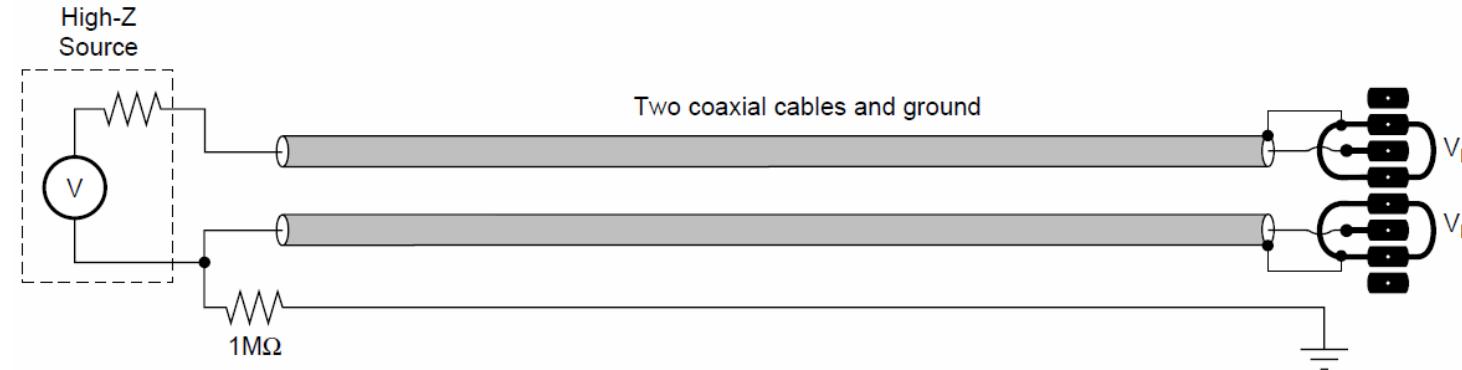




Data-sheet

POLITECNICO
MILANO 1863

Shielding:



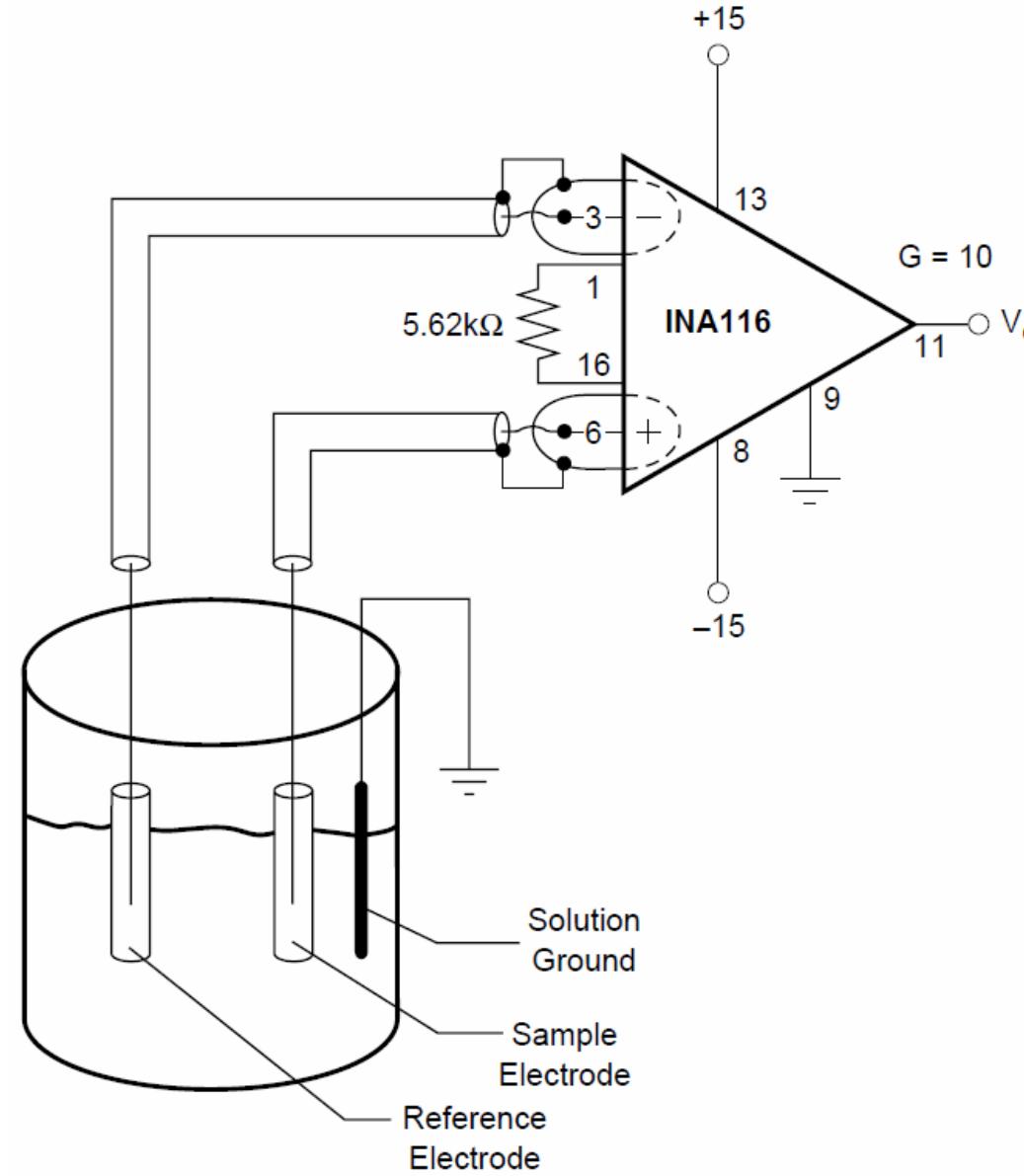
il produttore ci dice
di collegare un OPA131
a better in modo da
non rischiare di bruciare
l'INA.



Data-sheet

POLITECNICO
MILANO 1863

Always remember to provide I_B :





SBOS147A – SEPTEMBER 1986 – JULY 2005

Fast-Settling FET-Input INSTRUMENTATION AMPLIFIER

FEATURES

- LOW BIAS CURRENT: 50pA max
- FAST SETTLING: 4 μ s to 0.01%
- HIGH CMR: 106dB min; 90dB at 10kHz
- INTERNAL GAINS: 1, 10, 100, 200, 500
- VERY LOW GAIN DRIFT: 10 to 50ppm/ $^{\circ}$ C
- LOW OFFSET DRIFT: 2 μ V/ $^{\circ}$ C
- LOW COST
- PINOUT SIMILAR TO AD524 AND AD624

DESCRIPTION

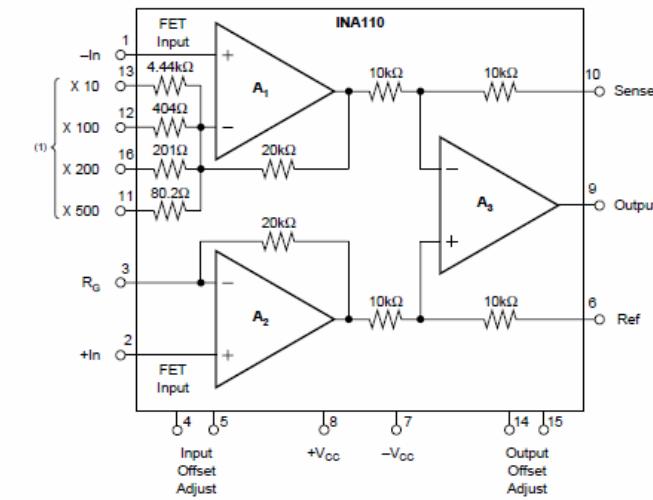
The INA110 is a versatile monolithic FET-input instrumentation amplifier. Its current-feedback circuit topology and laser trimmed input stage provide excellent dynamic performance and accuracy. The INA110 settles in 4 μ s to 0.01%, making it ideal for high speed or multiplexed-input data acquisition systems.

Internal gain-set resistors are provided for gains of 1, 10, 100, 200, and 500V/V. Inputs are protected for differential and common-mode voltages up to $\pm V_{CC}$. Its very high input impedance and low input bias current make the INA110 ideal for applications requiring input filters or input protection circuitry.

The INA110 is available in 16-pin plastic and ceramic DIPs, and in the SOL-16 surface-mount package. Military, industrial and commercial temperature range grades are available.

APPLICATIONS

- MULTIPLEXED INPUT DATA ACQUISITION SYSTEM
- FAST DIFFERENTIAL PULSE AMPLIFIER
- HIGH SPEED GAIN BLOCK
- AMPLIFICATION OF HIGH IMPEDANCE SOURCES

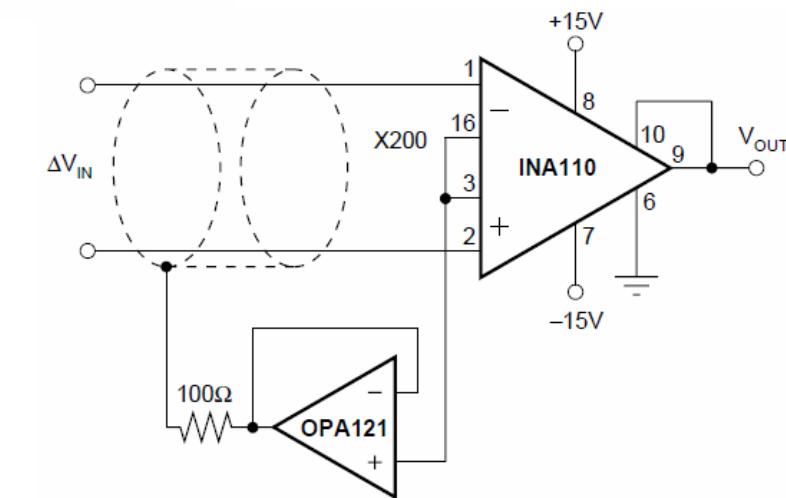
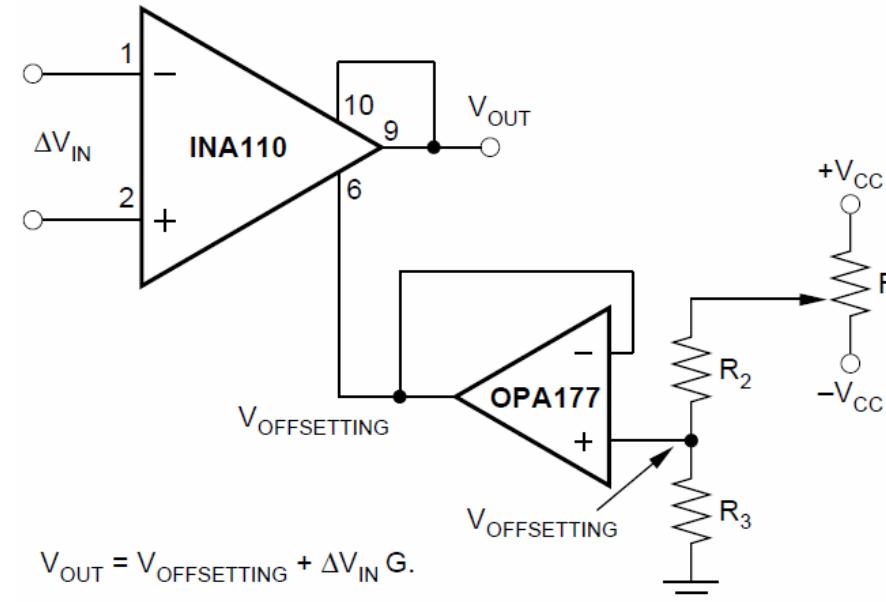
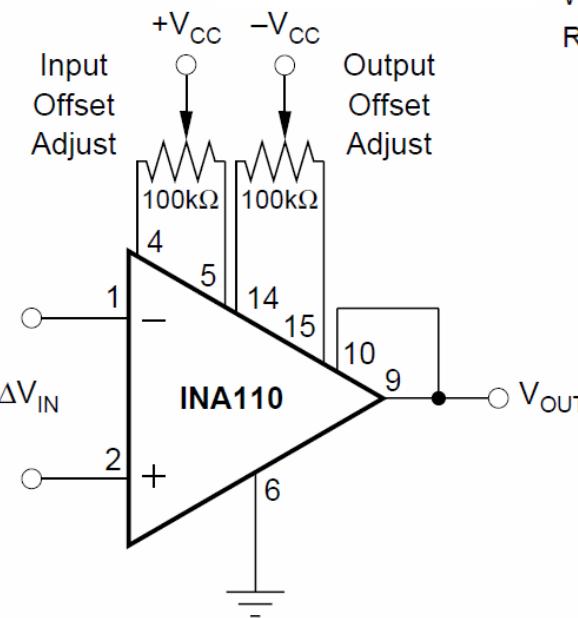
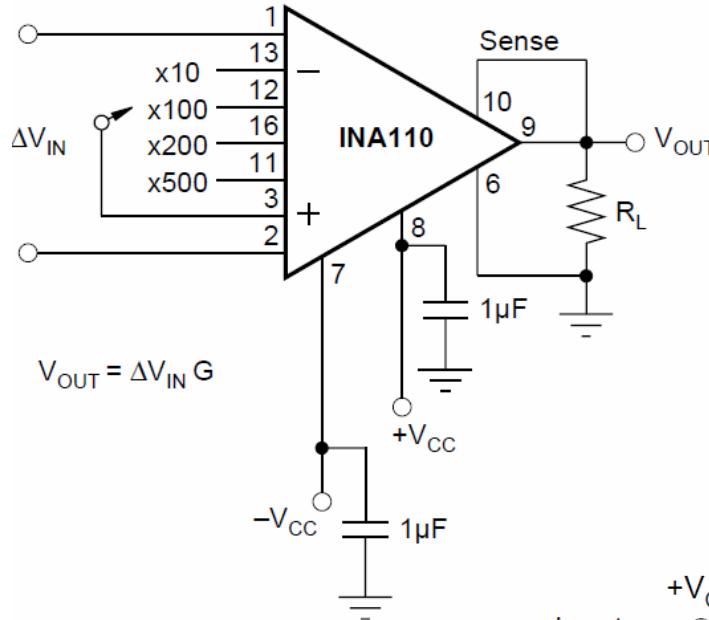


NOTE: (1) Connect to R_g for desired gain.



Data-sheet

POLITECNICO
MILANO 1863



Divider minimizes degradation of CMR due to distributed capacitance on the input lines.



Programmable Gain Amplifier

High-Speed Programmable Gain INSTRUMENTATION AMPLIFIER

FEATURES

- DIGITALLY PROGRAMMABLE GAINS:
PGA206: G=1, 2, 4, 8V/V
PGA207: G=1, 2, 5, 10V/V
- TRUE INSTRUMENTATION AMP INPUT
- FAST SETTLING: 3.5 μ s to 0.01%
- FET INPUT: I_B = 100pA max
- INPUT PROTECTION: $\pm 40V$
- LOW OFFSET VOLTAGE: 1.5mV max
- 16-PIN DIP, SOL-16 SOIC PACKAGES

DESCRIPTION

The PGA206 and PGA207 are digitally programmable gain instrumentation amplifiers that are ideally suited for data acquisition systems.

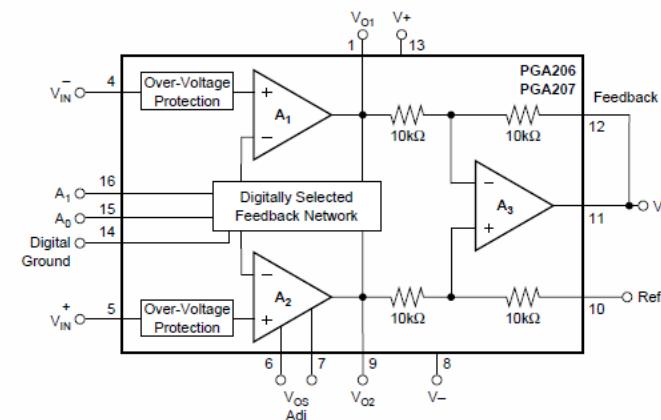
The PGA206 and PGA207's fast settling time allows multiplexed input channels for excellent system efficiency. FET inputs eliminate I_B errors due to analog multiplexer series resistance.

Gains are selected by two CMOS/TTL-compatible address lines. Analog inputs are internally protected for overloads up to $\pm 40V$, even with the power supplies off. The PGA206 and PGA207 are laser-trimmed for low offset voltage and low drift.

The PGA206 and PGA207 are available in 16-pin plastic DIP and SOL-16 surface-mount packages. Both are specified for $-40^{\circ}C$ to $+85^{\circ}C$ operation.

APPLICATIONS

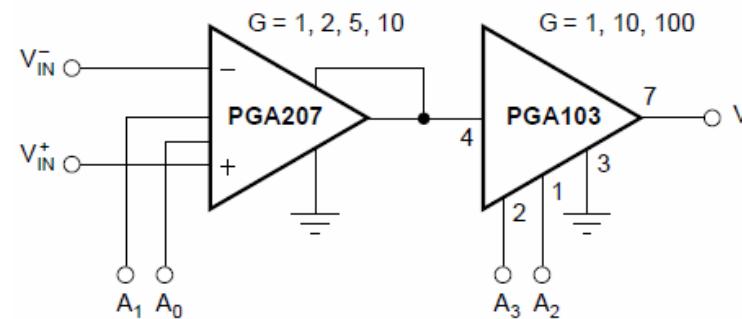
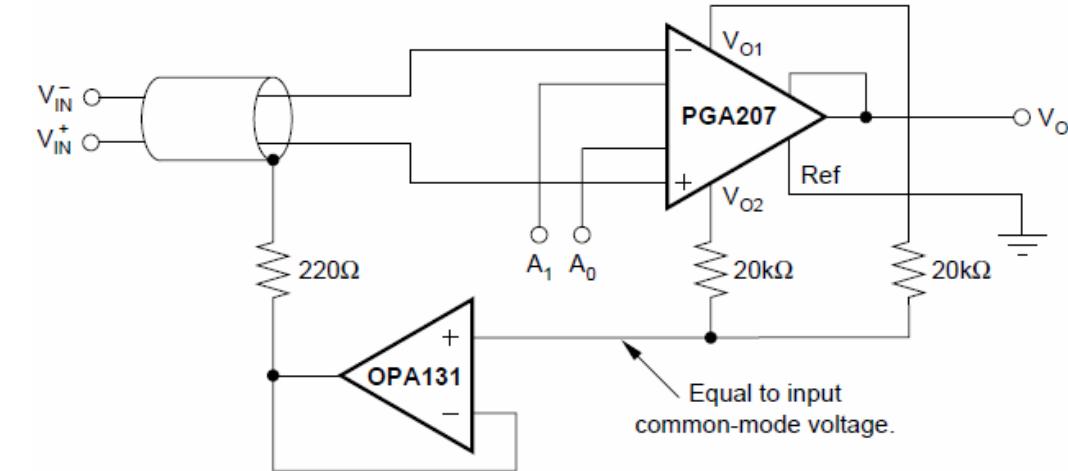
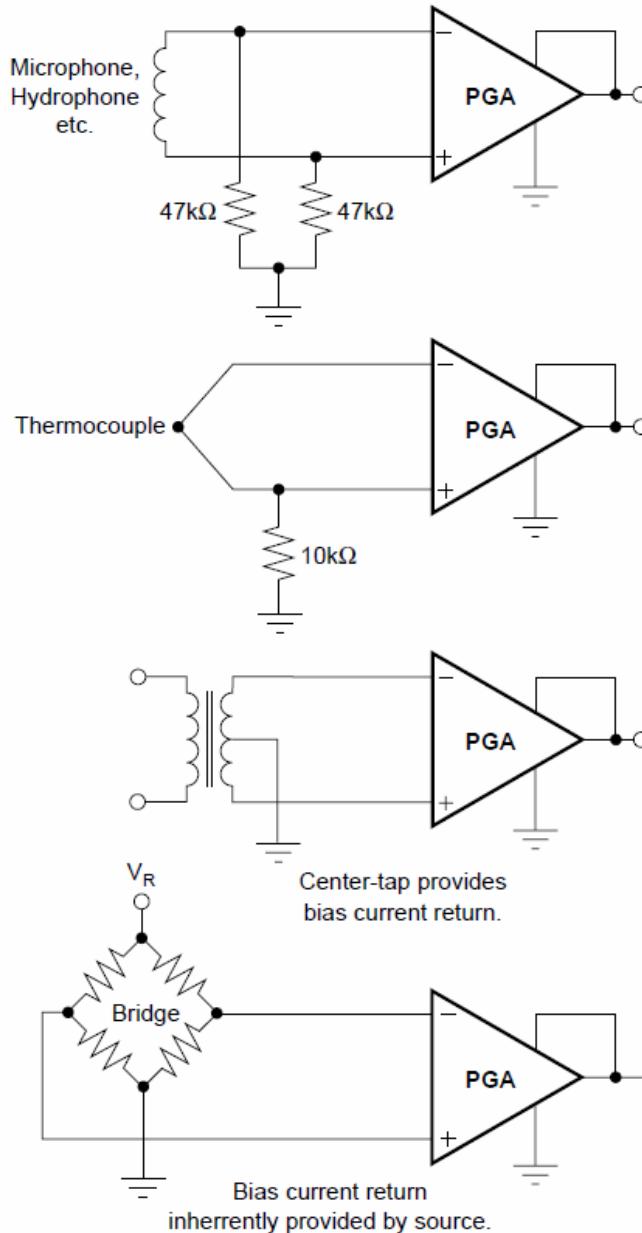
- MULTIPLE-CHANNEL DATA ACQUISITION
- MEDICAL, PHYSIOLOGICAL AMPLIFIER
- PC-CONTROLLED ANALOG INPUT BOARDS





Data-sheet

POLITECNICO
MILANO 1863

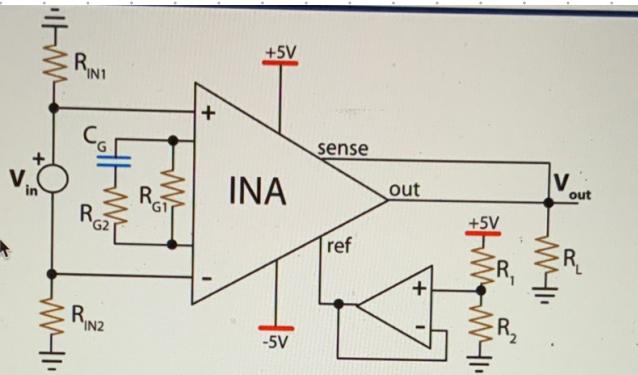


GAIN (V/V)	A ₁	A ₀	A ₃	A ₂
1	0	0	0	0
2	0	1	0	0
5	1	0	0	0
10	1	1	0	0
20	0	1	0	1
50	1	0	0	1
100	1	1	0	1
200	0	1	1	0
500	1	0	1	0
1000	1	1	1	0



- Very important for acquiring very faint signals
- Take care of **Sense, Ref, Guard, Out** pins
- Preserve symmetry

Next lesson: **07 – CFA**

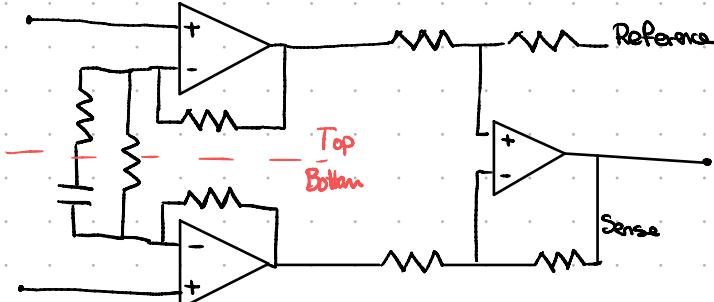


$$\begin{aligned} R_{IN1} &= 100k\Omega & R_{IN2} &= 100k\Omega & R_{G1} &= 10k\Omega & R_{G2} &= 1k\Omega & C_G &= 1.6nF \\ R_2 &= 2.2k\Omega & R_L &= 1k\Omega & \text{all resistors inside INA} & \text{be } 100k\Omega & R_1 &= 3.3k\Omega \end{aligned}$$

- a) Compute V_{out} for $V_{in} = 0V$
- b) Compute the ideal gain v_{out}/v_{in} at low and high frequency
- c) Compute poles and zeros

Lo zero invece lo calcolo con il prodotto guadagno benda: $\frac{99,5\text{kHz}}{221/21} = 9,4\text{kHz}$

Il circuito interno sarà



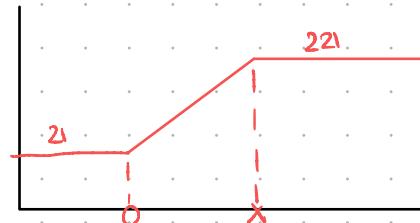
Nella sezione oltre a questo doppiozino considerare anche il 2° stage, Hz notiamo che questo ha $B=2$ e quindi avremo un altro collesso quindi in sezione ci saranno

$$G_{INA} = \left(1 + \frac{2R_f}{R_a}\right) \left(\frac{R_2}{R_1}\right) = 1 + \frac{200k}{R_a}$$

dobbiamo visto che $G_{INA}(0) = 1 + \frac{200k}{10k} = 21$ perché il condensatore è un zero

$$\text{mentre } G_{INA}(w) = 1 + \frac{200k}{10k/1k} = 221$$

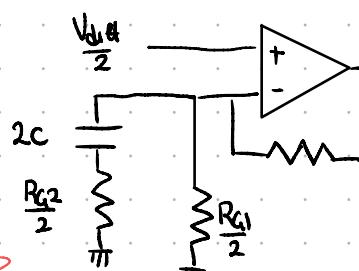
Perciò il diagramma è come in figura



Calcoliamo i poli e gli zeri dobbiamo ricordare come è fatto l'INA dentro e da doppiozino virtuale grande su entrambi i pin di R_a .

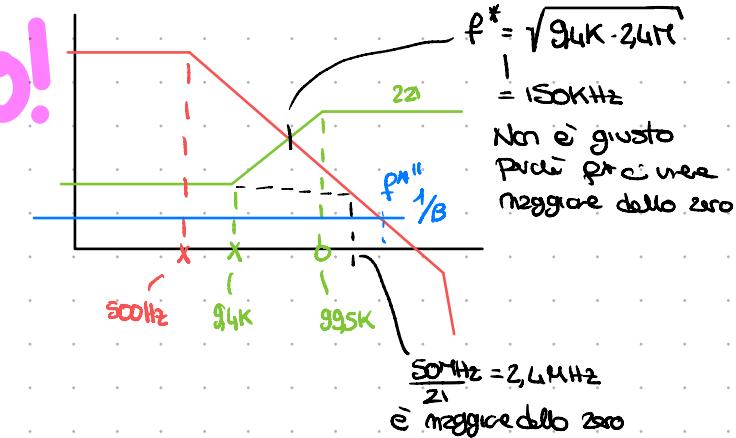
$$\text{Alora il polo è } f_p = \frac{1}{2\pi C_a R_{G2}} = 995\text{kHz}$$

Divido il circuito in 2 (niente i componenti si dividono a metà (le resistenze metà le capacità il doppio) posso fare questo perché devo dividere il centro zero sempre)



Supponiamo $A_0 = 100\text{dB}$ $f_{BW} = 50\text{MHz}$

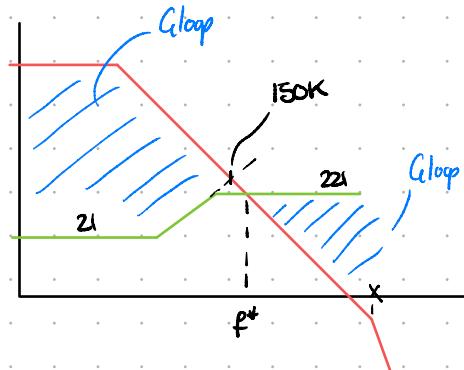
No!



Perciò per calcolare f^* faccio 50kHz diviso per 221

$$f^* = \frac{50\text{kHz}}{221} = 226\text{kHz}$$

(Posso fare questo calcolo perché vedo il triangolo e so che $1:50\text{kHz} = 221:x$)

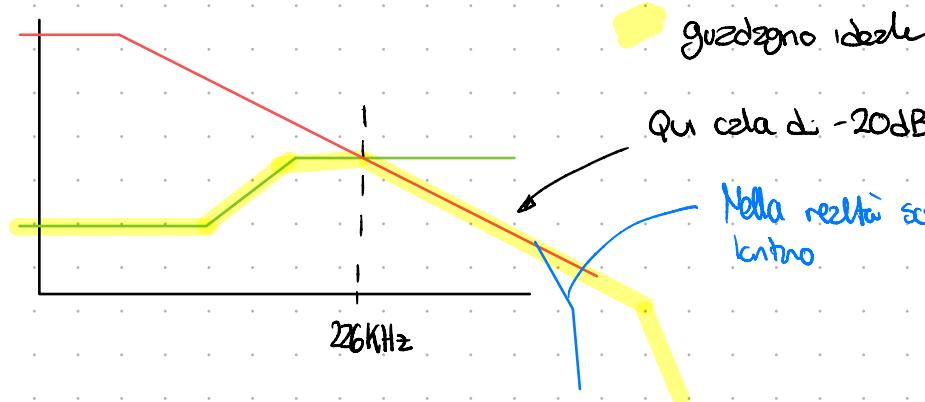


Calcolo il margine di fase

$$\begin{aligned} PM &= 180 - 90^\circ - 90^\circ + \text{atan}\left(\frac{f^*}{f_z}\right) - 0^\circ \\ &\approx +\text{atan}\left(\frac{226\text{K}}{99.5\text{K}}\right) = 66^\circ \end{aligned}$$

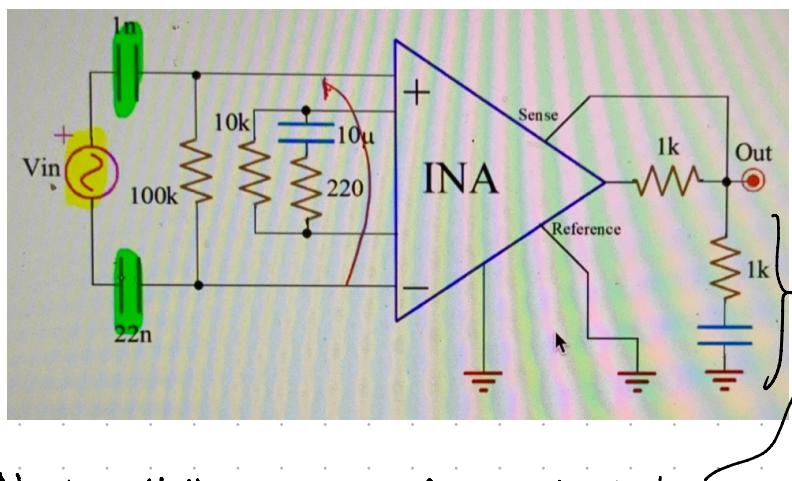
Perciò l'ultimo polo è molto lontano

Plotteremo adesso il guadagno reale



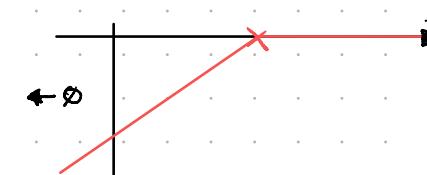
Qui c'è un -20dB/dec perché il Gloop c'è un f^{th} molto

Nella reale succede questo perché abbiamo un opamp d'usata da $\beta = 2$ e un f^{th} molto
lontano



nell'input ho 2 condensatori questi danno uno zero a una frequenza detta da
Cosa che è la somma dei 2 condensatori moltiplicati per 100k

$$f_z = \frac{1}{2\pi C_{eq} 100k} = 1,6\text{ kHz}$$



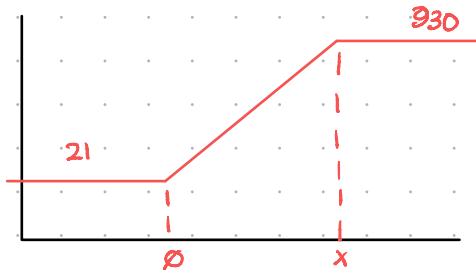
Calcoliamo il guadagno in frequenza dell'INA.

$$G_{INA}(0) = 1 + \frac{200k}{10k} = 21$$

$$G_{INA}(10) = 1 + \frac{200k}{10k/120} = 930$$

Non ha effetto perché quello che importa è il
feedback

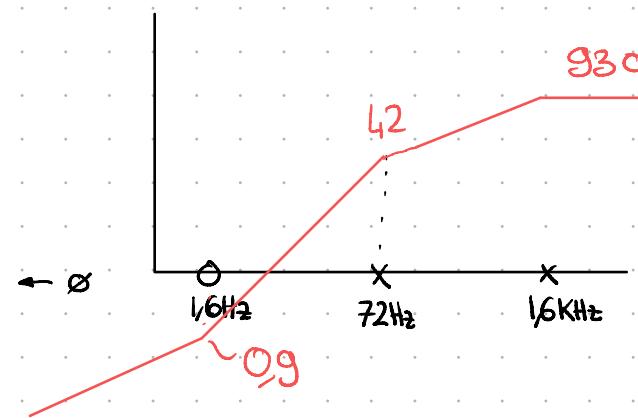
Perciò abbiamo



$$1 \text{ polo è a } \frac{1}{2\pi 10K \cdot 20} = 72 \text{ Hz}$$

Allora lo zero è a 1,6 Hz (ricavato con il prodotto
guadagno banda)

Unico l'ingresso e l'uscita



Polo e zero dell'INA sono
prima di 1,6 kHz perciò posso
fare poche considerazioni.
So che dopo 1,6 kHz ho sicuro
guadagno = 930 (perciò è il
guadagno dell'INA a 10K
il guadagno a 72K lo ricavo
con il GBWP partendo da 116K)