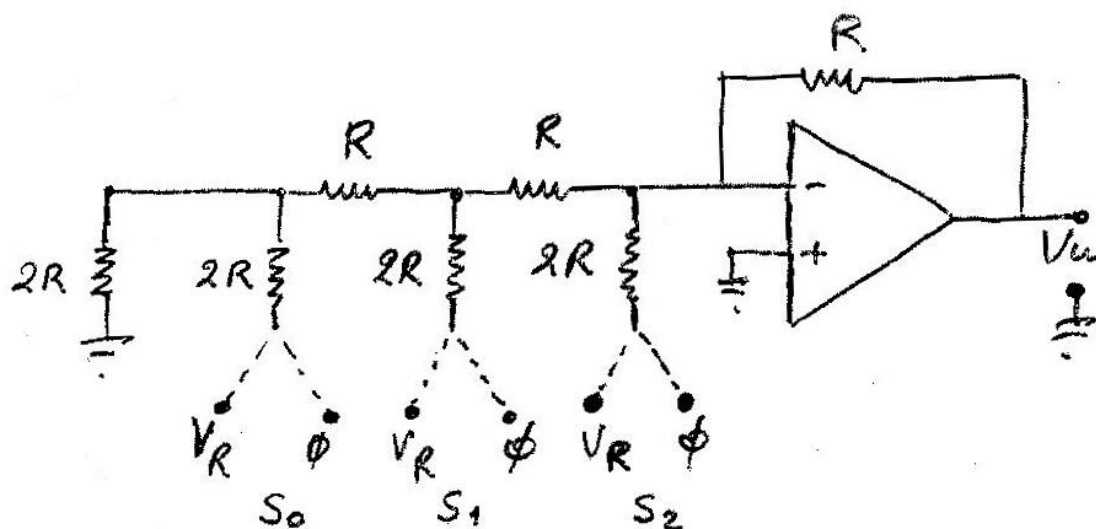


ADC e DAC

CONVERTITORE DIGITALE ANALOGICO

Un DAC è un dispositivo che permette la conversione da un codice digitale a un segnale analogico. Questo può essere costruito in vari modi ma noi abbiamo utilizzato la configurazione DAC R-2R in cui si utilizzano resistenze di due soli valori, uno il doppio dell'altro. Poiché due resistenze in serie sommano le loro resistenze singole abbiamo bisogno di $3n + 2$ resistenze uguali per convertire n bit. Lavorando con tre bit avremo bisogno di undici resistenze e di un amplificatore operazionale montati nel modo seguente



Le resistenze da noi usate hanno un valore pari a $R=1000 \Omega$.

Utilizzando il teorema di Thevenin possiamo ricavare una formula che ci permette di calcolare il valore dell'uscita V_μ a seconda del valore degli ingressi S_0, S_1, S_2 .

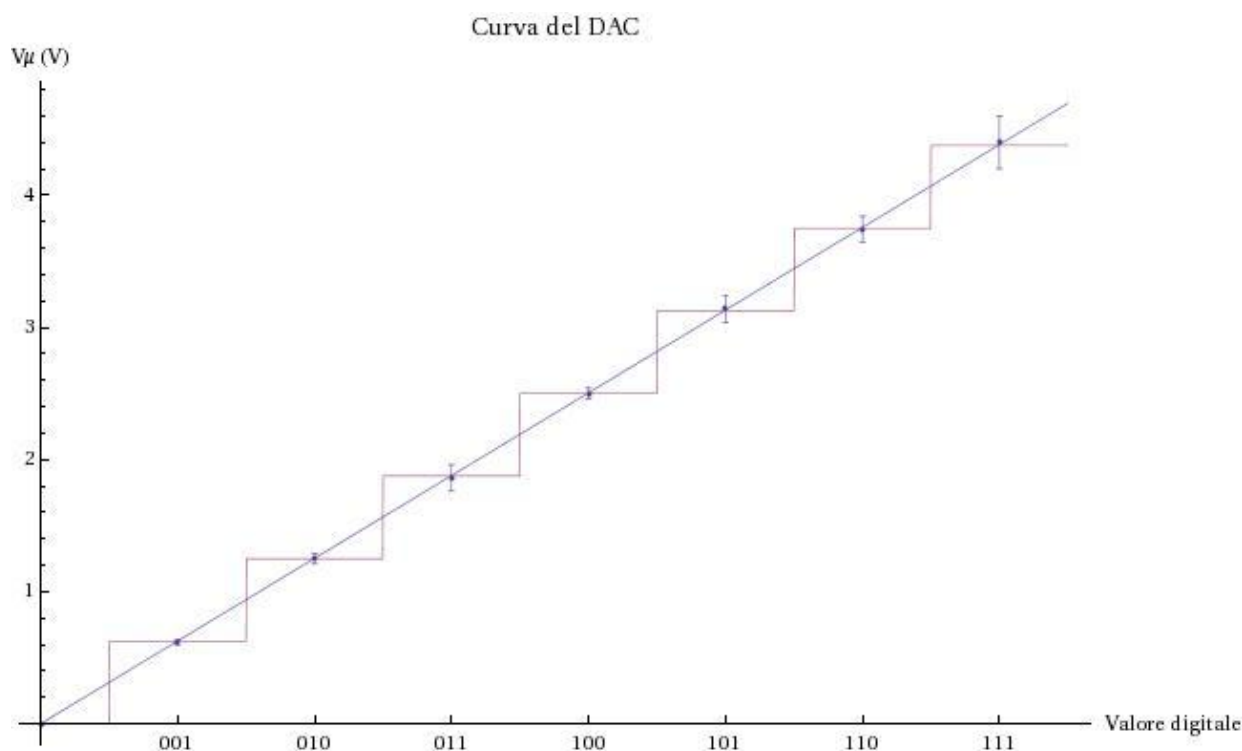
$$V_\mu = -\frac{V_R}{2^3} \cdot (S_0 \cdot 2^0 + S_1 \cdot 2^1 + S_2 \cdot 2^2)$$

In questa formula V_R è la tensione che viene usata come riferimento e nel nostro caso è pari a $V_R = 5V$.

Ora vogliamo testare il DAC misurando il valore della tensione in uscita V_μ per diversi valori agli ingressi S_0, S_1, S_2 e verificare che rispetti la formula da noi trovata.

$V_R=5 V$	S_2	S_1	S_0	V_μ teorico (V)	V_μ sperimentale (V)
	0	0	0	0	$0 \pm 0,002$
	0	0	1	-0,625	$-0,62 \pm 0,02$
	0	1	0	-1,25	$-1,25 \pm 0,04$
	0	1	1	-1,875	$-1,86 \pm 0,1$
	1	0	0	-2,5	$-2,50 \pm 0,04$
	1	0	1	-3,125	$-3,14 \pm 0,1$
	1	1	0	-3,75	$-3,74 \pm 0,1$
	1	1	1	-4,375	$-4,40 \pm 0,2$

I valori dei bit all'ingresso del DAC vengono inseriti manualmente collegando gli ingressi a 0V e 5V e poi misurando l'uscita con l'oscilloscopio.
I risultati ottenuti possono essere graficati prendendo, per semplicità, il modulo del valore di tensione di V_{μ} .



I dati vengono interpolati con una retta di equazione trovata con il metodo dei minimi quadrati.

$$V_{\mu} = (-0,008 \pm 0,008) + (0,628 \pm 0,002) \text{valore digitale}$$

Con un $\chi^2 = 14.1391$

Il termine noto di questa retta, che potrebbe rappresentare l'errore di Offset, è compatibile con zero. Infatti con un test normale si ha che $t=1$.

Perciò il coefficiente è compatibile con zero con un livello di confidenza del 68%.

Possiamo quindi non considerare errori di Offset ed essendo questo nullo possiamo trovare una retta dipendente solo da un parametro. Da questo ne risulta che

$$V_{\mu} = (0,626 \pm 0,001) \text{valore digitale}$$

Con $\chi^2 = 0.1786$

Il coefficiente angolare è compatibile, con un livello di confidenza del 63%, con il valore della tensione analogica corrispondente al bit meno significativo ($V_{LSB} = 0,625 \text{ V}$). L'eventuale differenza tra il coefficiente angolare della retta e il valore analogico del bit meno significativo rappresenta l'errore di guadagno di un DAC.

Questo valore rappresenta inoltre la risoluzione del dispositivo poiché è la tensione minima che il DAC è in grado di convertire e corrisponde al valore digitale più basso (001).

$$\text{Risoluzione} = \frac{V_R}{2^n} = \frac{5}{8} = 0,625V$$

Una volta testato il DAC, abbiamo collegato i tre ingressi di questo con le uscite dei tre JK montati precedentemente in modo che vadano dal bit più significativo al meno significativo.

I tre JK hanno le uscite che si accendono in sequenza in modo da avere sugli ingressi del DAC le configurazioni binarie 100, 010 e 001 aventi ciascuno una durata di mezzo periodo del clock.

Come misurato in precedenza queste configurazioni dovrebbero dare come uscite del DAC i valori

$V_R=5\text{ V}$	S_2	S_1	S_0	$V_\mu\text{ (V)}$
	0	0	1	-0,625
	0	1	0	-1,25
	1	0	0	-2,5

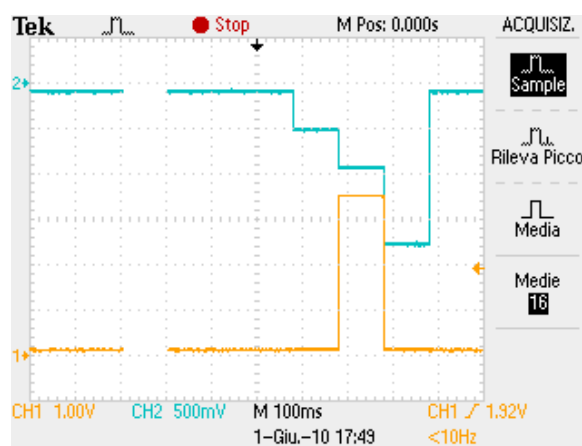
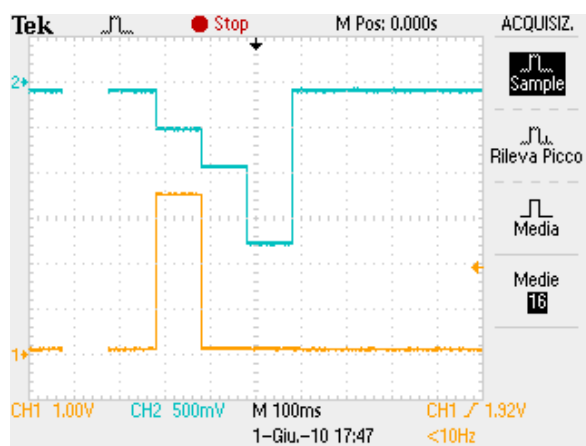
Questo non si verifica. Infatti prima abbiamo supposto che gli ingressi del DAC avessero una tensione di riferimento, ovvero una tensione massima di 5 V. Invece ora ci troviamo a lavorare con delle tensioni alle uscite dei JK che sono di circa 3,5 V.

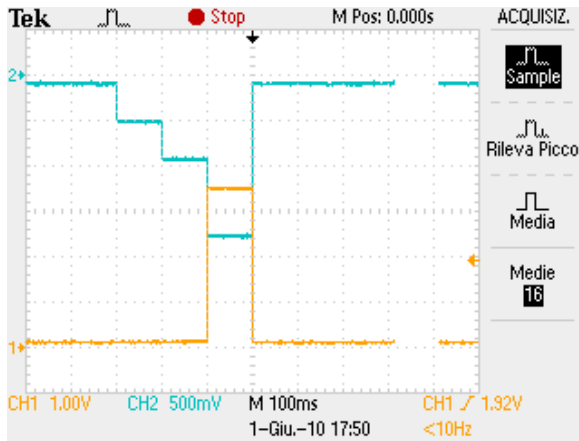
I valori corretti delle tensioni in uscita dal DAC possono essere nuovamente calcolati ponendo $V_R=3,5\text{ V}$. In questo modo si ha

$V_R=3,5\text{ V}$	S_2	S_1	S_0	$V_\mu\text{ (V)}$	$V_\mu\text{ misurato(V)}$
	0	0	1	-0,44	$-0,5 \pm 0,1$
	0	1	0	-0,88	$-0,9 \pm 0,1$
	1	0	0	-1,75	$-1,8 \pm 0,1$

Questi valori calcolati si accordano appunto con quelli misurati.

Sull'oscilloscopio abbiamo poi visualizzato l'uscita del DAC (in blu) e l'uscita dei JK (in giallo).





Non essendo sincronizzato con nessun clock, il DAC trasforma quasi istantaneamente il valore digitale degli ingressi in valore analogico all'uscita. Per questo motivo sull'oscilloscopio possiamo vedere la corrispondenza tra valore analogico e quello digitale nello stesso istante di tempo.

CONVERTITORE ANALOGICO DIGITALE

Completiamo il circuito fin qui costruito di modo che funzioni come ADC cioè un convertitore di un segnale analogico a un segnale digitale. A questo fine colleghiamo un operatore operazionale che funziona come comparatore tra la tensione del DAC e una da noi impostata chiamata V_x .

Il comparatore viene montato affinché abbia come entrate la tensione di uscita del DAC V_μ sull'ingresso non invertente e una tensione V_x impostata con un potenziometro sull'ingresso invertente. L'amplificatore operazionale viene alimentato con una tensione di +15 V e -15 V.

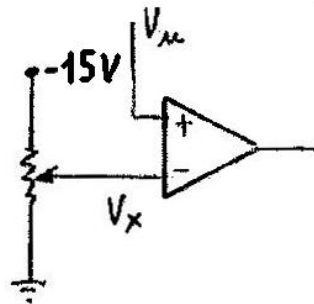
Il potenziometro è collegato a terra e a una tensione costante di -15 V in modo che, agendo su una vite, si possa variare la tensione in uscita fra 0 e -15 V.

Poiché V_μ varia tra -3 V e 0 V si potranno verificare due situazioni.

Se $V_x > V_\mu$ il comparatore fornisce un livello di tensione pari a -15 V, mentre se

$V_x < V_\mu$ il comparatore fornisce un livello di tensione pari a 15 V.

Perciò il comparatore può fornire in uscita 15V oppure -15V.



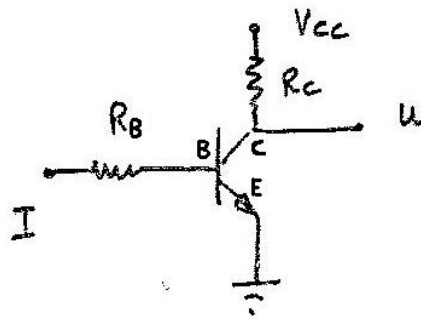
Impostando un valore di tensione sul potenziometro di $V_x = -7V$ e avendo sull'uscita del DAC tre valori di tensione (-0.6V, -1V, -1.9V), siamo nella situazione in cui $V_x < V_\mu$ e dovremmo misurare 15V in uscita del comparatore, misura la quale viene verificata.

Impostando poi una tensione di $V_x = -0.8V$ sul potenziometro, siamo nella situazione in cui $V_x > V_\mu$ per il primo valore di tensione dell'uscita del DAC e poi $V_x < V_\mu$ per il secondo e terzo valore di tensione. In questo modo si vedrà il segnale in uscita dal comparatore passare da -15V a 15V.

Dobbiamo ricondurre queste tensioni al range di tensioni proprie dei valori digitali.

Per questo motivo all'uscita del comparatore inseriamo un transistor con la funzione di interruttore, cioè la risposta di questo ai due valori opposti di tensione dovrebbe essere di 0 V e 5 V, corrispondenti ai valori logici 0 e 1.

Per far questo dovremmo scegliere opportunamente le resistenze da inserire alla base e al collettore del transistor, all'emettitore colleghiamo la terra. Il transistor con queste resistenze non dovrà lavorare nella regione attiva, bensì solo nelle regioni di saturazione e interdizione.



Prendendo una curva caratteristica del transistor a $I_b = 0,15 \text{ mA}$ e lavorando con una tensione all'uscita del comparatore di $V = 15 \text{ V}$, si trova che la resistenza R_b da inserire alla base risulta essere di

$$R_b = \frac{V}{I_b} = 100 \text{ k}\Omega$$

Inoltre sapendo che l'amplificazione del transistor è pari a

$$\beta = \frac{I_c}{I_b} = 100$$

Otteniamo che la corrente sul collettore risulta essere $I_c = 15 \text{ mA}$.

In seguito scrivendo l'equazione della retta di carico del transistor come

$$V_{CE} = -I_c R_C + V_{CC}$$

Avendo impostato $V_{CC} = 5 \text{ V}$ e sapendo che $V_{CE} = 0,2 \text{ V}$, possiamo risolvere questa equazione esplicitando R_C . Da questo ne risulta che

$$R_C = \frac{V_{CC} - V_{CE}}{I_c} = \frac{5 - 0,2}{15 \cdot 10^{-3}} = 320 \Omega$$

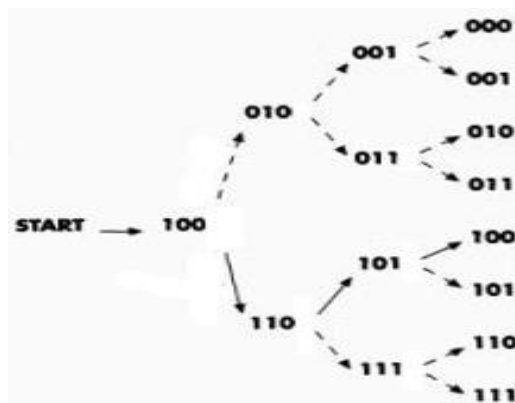
Per impossibilità materiale abbiamo scelto una resistenza uguale a $R_C = 330 \text{ Ohm}$.

Avendo quindi scelto $R_b = 100 \text{ k}\Omega$ e $R_c = 330 \Omega$ il transistor lavorerà solo in interdizione e saturazione. Nel primo caso il transistor blocca la corrente che arriva alla base e quindi il valore di tensione sul collettore è dato solo dalla tensione V_{CC} dopo la caduta sulla resistenza R_c , la quale, non essendo alta (la resistenza), si ha $V_{\text{interdizione}} \sim V_{CC}$.

Invece nella situazione di saturazione, la tensione V_{CC} viene assorbita dal transistor per ottenere un collegamento del collettore a terra. In questo modo si avrà che la tensione sul collettore è nulla o comunque pari a $V_{\text{saturazione}} \sim V_{CE} \sim 0,2 \text{ V}$.

In definitiva si avrà che quando la tensione sulla base è di 15 V il transistor si porta in saturazione e in uscita avremo una tensione quasi nulla ($0,2 \text{ V}$ misurata), mentre se sulla base arriva una tensione di -15 V il transistor si porta in interdizione e troviamo 5 V all'uscita del transistor.

Perciò prendendo in considerazione il comparatore e il transistor si ha che quando $V_\mu > V_x$, dal transistor esce il livello logico 0, mentre quando si ha $V_\mu < V_x$, dal transistor esce il livello logico 1. Questi due livelli, riferendosi al paragone tra V_μ e V_x , possono essere quindi usati per pensare di implementare un algoritmo per il funzionamento dell'ADC. A questo scopo l'uscita del transistor viene collegata agli ingressi delle tre porte AND in modo tale da costruire il circuito definitivo per l'ADC.



Perciò una volta avviato questo algoritmo, da una tensione analogica in ingresso si otterrà il corrispondente valore digitale.

Durante questo procedimento la tensione V_x va mantenuta costante poiché se dovesse variare durante questo processo si potrebbero avere delle serie di bit in cui, i primi bit si riferiscono a un valore di tensione analogica, mentre gli altri si riferiscono a un'altra tensione analogica, perdendo così il significato della conversione.

La frequenza di lavoro non è importante, anche se si dovrebbe evitare basse frequenze (attorno a 20Hz), poiché sotto queste i componenti elettronici quali JK e transistor non lavorano bene e possono verificarsi perdite di dati. Per questo motivo abbiamo impostato una frequenza di lavoro che varia da 100 Hz a 250 Hz.

Inoltre abbiamo scelto di far partire il clear dal registro di scorrimento quando viene attivato l'ingresso Q_8 , ciò porterà all'introduzione di intervalli di tempo tra una serie di bit e un'altra in uscita dal DAC dove l'ADC non attiverà la conversione. In questi intervalli di tempo verrà riportato l'ultimo valore di tensione assunto da V_μ . Questo comunque non influisce sul corretto svolgimento della conversione.

Giunti a questo punto, dopo aver montato tutto il circuito e verificato le funzionalità di ogni singolo componente, vogliamo attivare la conversione della tensione analogica impostata. Poiché un ADC converte un valore analogico in uno digitale, dovremmo confrontare il valore di V_x con il codice binario uscente dai tre JK. Per semplicità, piuttosto che riferirci a questi valori binari presi da tre uscite diverse, confronteremo la tensione analogica V_x con la tensione in uscita dal DAC V_μ , corrispondente analogica dei valori digitali uscenti dai JK.

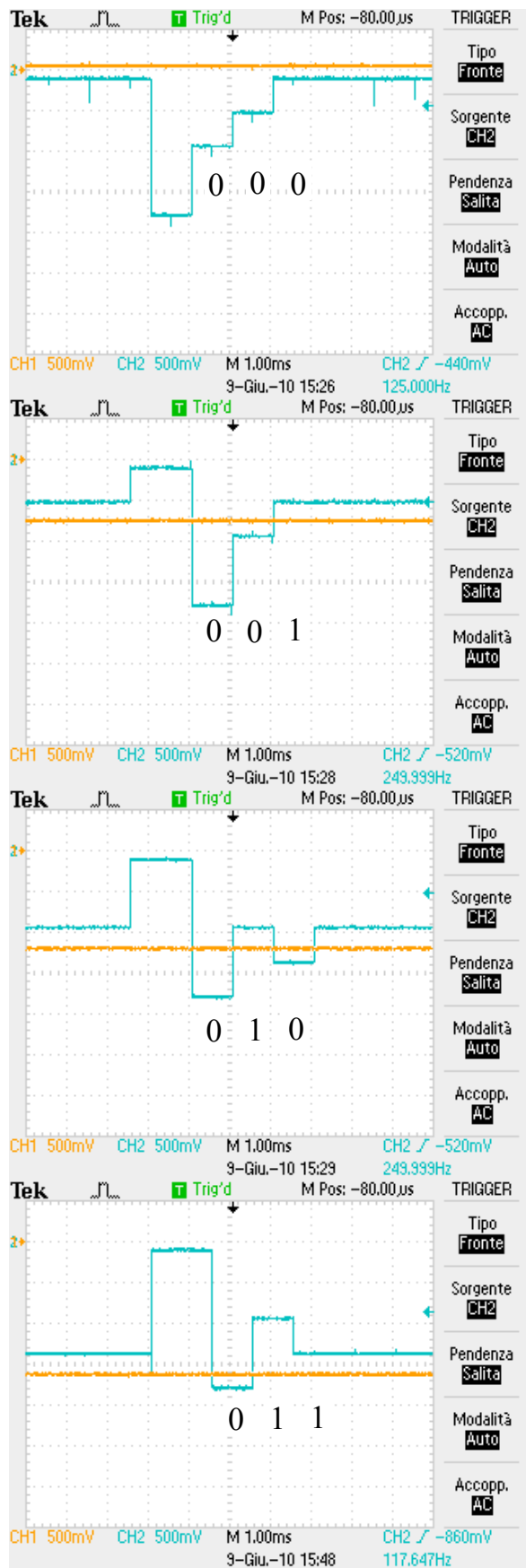
Perciò sull'uscita del DAC verranno visualizzate delle curve a gradino in cui il valore digitale verrà dedotto dall'altezza dei gradini. Infatti la situazione $V_\mu < V_x$ equivale a uno 0 logico, mentre la situazione opposta $V_\mu > V_x$ equivale a un 1 logico. Sperimentalmente notiamo un ritardo. Inoltre, avendo costruito l'ADC e fatto funzionare con un algoritmo ad approssimazioni successive, il primo valore digitale rappresenta il bit più significativo, mentre il terzo bit è il bit meno significativo. In questo modo dalla configurazione della tensione V_μ si può trovare il valore digitale corrispondente.

Oltre a ciò si può notare come a diversi valori della tensione analogica V_x corrispondano stessi valori digitali, questo è dato dal fatto che la conversione viene effettuato con un numero finito di bit e si ha quindi una risoluzione non infinitesima. Nel nostro caso, lavorando a 3 bit abbiamo una risoluzione pari a $V_R/2^3=0,625$ V. Per questo motivo due diverse tensioni analogiche differenti di meno di 0,625 V possono avere lo stesso valore digitale.

Impostando ora diversi valori di V_x , si possono visualizzare sull'oscilloscopio le curve a gradino ottenute e da queste ricavare i valori digitali corrispondenti.

In blu è rappresentata la tensione V_μ mentre in giallo è rappresenta la tensione V_x .

L'errore su V_x è uguale per tutti i valori ed è pari a $\sigma_{V_x}=0,1$ V. La tensione V_μ è stata calcolata tenendo conto che in uscita dai JK abbiamo una tensione con valore massimo $V_R=3,5$ V. Questa è quindi il valore della tensione di riferimento che alimenta il DAC.



$$V_x = 0 \text{ V}$$

$$V_\mu = 0 \text{ V}$$

$$|V_\mu - V_x| = 0 \text{ V}$$

Valore digitale = 0 0 0

$$V_x = -0,8 \text{ V}$$

$$V_\mu = -0,44 \text{ V}$$

$$|V_\mu - V_x| = 0,4 \text{ V}$$

Valore digitale = 0 0 1

$$V_x = -1,2 \text{ V}$$

$$V_\mu = -0,88 \text{ V}$$

$$|V_\mu - V_x| = 0,3 \text{ V}$$

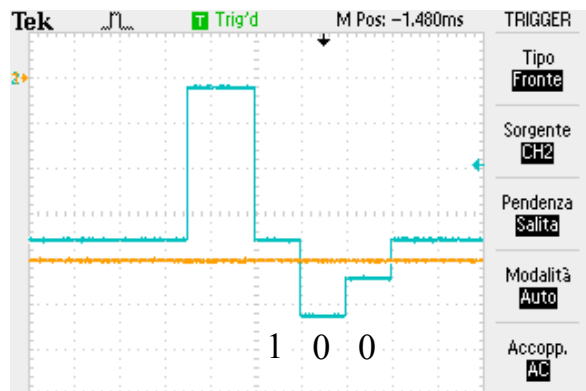
Valore digitale = 0 1 0

$$V_x = -1,6 \text{ V}$$

$$V_\mu = -1,31 \text{ V}$$

$$|V_\mu - V_x| = 0,3 \text{ V}$$

Valore digitale = 0 1 1

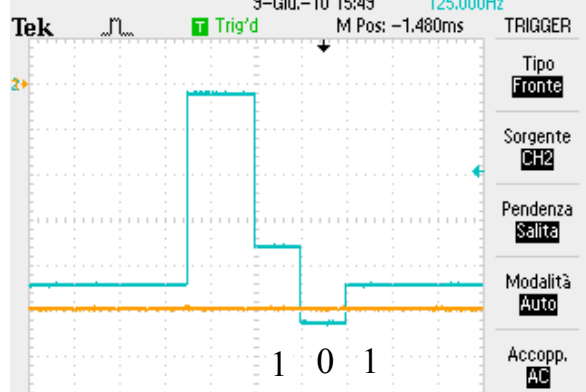


$$V_x = -2,0 \text{ V}$$

$$V_\mu = -1,75 \text{ V}$$

$$|V_\mu - V_x| = 0,3 \text{ V}$$

Valore digitale = 1 0 0

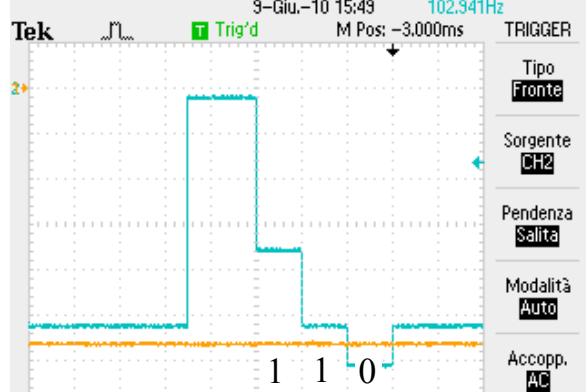


$$V_x = -2,5 \text{ V}$$

$$V_\mu = -2,19 \text{ V}$$

$$|V_\mu - V_x| = 0,3 \text{ V}$$

Valore digitale = 1 0 1

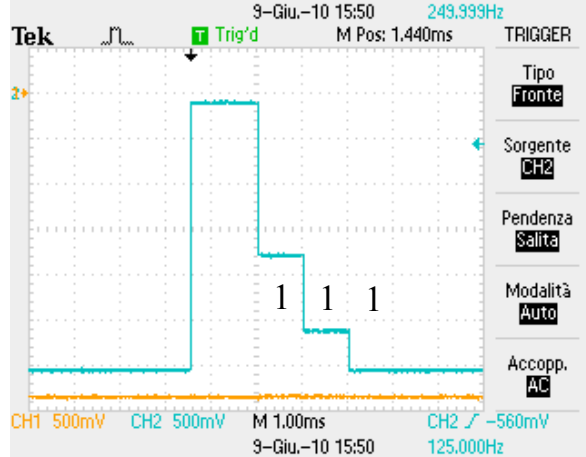


$$V_x = -2,8 \text{ V}$$

$$V_\mu = -2,63 \text{ V}$$

$$|V_\mu - V_x| = 0,2 \text{ V}$$

Valore digitale = 1 1 0



$$V_x = -3,3 \text{ V}$$

$$V_\mu = -3,06 \text{ V}$$

$$|V_\mu - V_x| = 0,2 \text{ V}$$

Valore digitale = 1 1 1