

### ORGANIZAÇÃO E ARQUITETURA DE COMPUTADORES

#### Laboratório 4: CPU RISC-V MULTICICLO

Alexandre Bernardi Peres, 17/0171698Caio Couto Moreira, 15/0155433Valesca Gomes Soares, 16/0041091Brasília, Janeiro de 2020



# 0.1 (3.0) Dado o processador MULTICICLO RISC-V v2.2b ISA RV32IMF escrito em Verilog:

## 0.1.1 (1.0) Desenhe o Caminho de Dados completo (conforme diagrama visto em aula);

#### 0.1.1.1 Solução

| 3'ь000 |   |  | ALGOGOMINOL  | ESCHEVEINIEM  | ORIGAULA  | ORIGBULA   | ESCREVEPCBACK  | ESCREVEPC  | ESCREVEPCCOND   | louD  |
|--------|---|--|--|---|---|--|--|--|---|---|
| 3 0000 | 1'b1                                      | 3'b000   | OPADD  | 1'b0  | 3'b000  | 3'B010   | 1'b0   | 1'b0   | 1'b0  | 1'b1  |
| 3.P000 | 1'b0                                      | 3'b000   | X  | 1'b0  | 3'b000  | 3'b010   | 1'b0   | 1'b0   | 1'b0  | 1'b0  |
| 3.P000 | 1'b0                                      | 3'b000   | OPADD  | 1'b0  | 3'b010  | 3'b010   | 1'b0   | 1'b0   | 1'b0  | 1'b0  |
| 3'b000 | 1'b0                                      | 3'b000   | OPNULL   | 1'b1  | 3'b000  | 3'b000   | 1'b0   | 1'b0   | 1'b0  | 1'b1  |
| 3'b000 | 1'b0                                      | 3'b000   | X  | 1'b0  | 3'b000  | 3'b000   | 1'b0   | 1'b0   | 1'b0  | 1'b0  |
| 3'b000 | 1'b0                                      | 3'b000   | OPLUI  | 1'b0  | 3'b000  | 3'b010   | 1'b0   | 1'b0   | 1'b0  | 1'b0  |
| 3'ь000 | 1'b0                                      | 3'b001   | OPNULL   | 1'b0  | 3'b000  | 3'ь000   | 1'b0   | 1'b0   | 1'b1  | 1'b0  |
| 3'b001 | 1'b0                                      | 3'b001   | OPNULL   | 1'b0  | 3'b000  | 3'ь000   | 1'b0   | 1'b1   | 1'b0  | 1'60  |
| 3'b001 | 1'b0                                      | 3'b010   | OPADD  | 1'b0  | 3'b000  | 3'b010   | 1'b0   | 1'b1   | 1'b0  | 1'b0  |
| 3      | "5000<br>"5000<br>"5000<br>"5000<br>"5000 | 75000 1150<br>75000 1150<br>75000 1150<br>75000 1150<br>75000 1150<br>75001 1150 | 75000 150 35000<br>15000 150 35000<br>15000 150 35000<br>15000 150 35000<br>15000 150 35001<br>15000 35001 | 75000 150 35000 OPADD OPADD 15000 150 35000 OPAULL 15000 150 35000 X X 15000 150 35000 OPAULL 15000 150 35001 OPAULL 15000 150 35001 OPAULL 1500 150 35001 OPAULL | rb000         150         35000         OPADD         150           rb000         150         35000         OPNULL         151           rb000         150         35000         X         150           rb000         150         35000         OPLUI         150           rb000         150         35001         OPNULL         150           rb01         35001         OPNULL         150 | rb000         1'b0         3'b000         OPADD         1'b0         3'b100           rb00         10'b0         3'b000         OPNULL         1'b1         3'b000           rb00         1'b0         3'b000         X         1'b0         3'b000           rb00         1'b0         3'b000         OPLUI         1'b0         3'b000           rb00         1'b0         3'b001         OPNULL         1'b0         3'b000           rb00         1'b0         3'b001         OPNULL         1'b0         3'b000 | rb000         1b0         3b000         OPADD         1b0         3b010         3b010           rb00         1b0         3b000         N         Tb1         3b000         3b000           rb00         1b0         3b000         X         1b0         3b000         3b000           rb00         1b0         3b000         OPLUI         1b0         3b000         3b010           rb00         1b0         3b000         OPNULL         1b0         3b000         3b000           rb00         1b0         3b001         OPNULL         1b0         3b000         3b000 | rb000         1b0         3b000         OPADD         1b0         3b010         3b010         1b0           rb00         1b0         3b000         OPNULL         1b1         3b000         3b000         1b0           rb00         1b0         3b000         X         1b0         3b000         3b000         1b0           rb00         1b0         3b000         OPLUI         1b0         3b000         3b010         1b0           rb00         1b0         3b001         OPNULL         1b0         3b000         3b000         1b0           rb01         1b01         3b010         OPNULL         1b0         3b000         3b000         1b0 | 7b000         1b0         3b000         OPADD         1b0         3b010         3b010         1b0         1b0           1b0         3b000         OPMULL         1b1         3b000         3b000         1b0         1b0           1b0         3b000         X         1b0         3b000         3b00         1b0         1b0           1b0         3b000         A         1b0         3b000         3b00         1b0         1b0           1b0         3b001         OPULL         1b0         3b000         3b00         1b0         1b0           1b01         3b01         OPMULL         1b0         3b000         3b00         1b0         1b0 | rb000         1 b0         3 b000         OPADD         1 b0         3 b010         3 b010         1 b0         1 b0         1 b0           rb00         1 b0         3 b000         OPAULL         1 b1         3 b000         1 b0         1 b0         1 b0         1 b0           rb00         1 b0         3 b000         1 b0         1 b0 |

Figura 1: Caminho de Dados

#### 0.1.2 (1.0) Desenhe a máquina de estado do Bloco de Controle;

#### 0.1.2.1 Solução

0.1.3 (1.0) Modificando as seleções no arquivo Parametros.v e recompilando o processador, faça duas tabelas comparativas dos requerimentos físicos e temporais das CPUs MULTICICLO com as ISAs RV32I, RV32IM e RV32IMF.

#### 0.1.3.1 Solução

| ISA     | Número de ALMs | Número de     | Quantidade de bits | Número de DSPs |  |
|---------|----------------|---------------|--------------------|----------------|--|
|         | Numero de ALWS | Registradores | de memória         |                |  |
| RV32I   | 4585           | 4035          | 3086257            | 12             |  |
| RV2IM   | 7309           | 4025          | 3086257            | 24             |  |
| RV32IMF | 10243          | 6506          | 3133521            | 30             |  |

| ISA     | maior atraso | maiores tempos                 | máxima frequência   | Requerimentos não  |  |
|---------|--------------|--------------------------------|---------------------|--------------------|--|
|         | tpd          | tco, th, tsu                   | de clock utilizável | atendidos (slacks) |  |
| RV32I   | FF 24.644    | tsu:14.225 th:6.903 tco:35.027 | 69.1 MHz            | 5.528              |  |
| RV2IM   | FF 25.308    | tsu:12.936 th:6.945 tco:35.785 | 70.3 MHz            | 5.776              |  |
| RV32IMF | FF 24.500    | tsu:14.158 th:6.919 tco:34.708 | 68.58 MHz           | 5.419              |  |

É possível notar através da tabela que quão mais complexa for a ISA, maior vai ser o número de ALMs, provando o efeito das operações de ponto flutuante no desempenho do processador, custando mais espaço para a execução.

O número de registradores utilizados aumentou com a complexidade da ISA, pois o número de instruções foi aumentando. Assim como a quantidade de bits utilizados da memória.

O número de registradores utilizados aumentou com a complexidade da ISA, pois o número de instruções foi aumentando. Assim como a quantidade de bits utilizados da memória.

O número de DSPs também aumentou, já que quanto maior a complexidade da ISA, mais operações matemáticas são necessárias.

- 0.2 (7.0) Para seu programa do polígono fechado:
- 0.2.1 (3.0) Execute no Processador MULTICICLO com N=3,..,20. Filme a execução e tire fotos para colocar no relatório.

VIDEO Poligono Multiciclo

0.2.2 (2.0) Defina, através de testes (modificando o valor do divisor de frequências), qual a maior frequência de clock utilizável.

#### 0.2.2.1 Solução

VIDEO Poligono Multiciclo (frequencia máxima)

Aqui nós fizemos os testes manuais e chegamos a conclusão que a frequencia máxima é de 25 MHz

0.2.3 (2.0) Para a estrutura V definida abaixo e para a maior frequência utilizável, conte o número de instruções (I) e o tempo de execução (texec) necessário para a execução dos seus procedimentos ORDENA(V) e POLIGONO(V,A), com A=0x00000007. Calcule a CPI média do seu programa.

 $V:. word\ 12,\ 0 x 0 0 E 6 0 0 1 C,\ 0 x 0 0 A 4 0 0 5 2,\ 0 x 0 0 A 0 0 0 4 2,\ 0 x 0 0 7 B 0 0 6 D,\ 0 x 0 0 7 6 0 0 6 1,\ 0 x 0 0 4 C 0 0 7 F, 0 x 0 0 3 2 0 0 D 3,\ 0 x 0 0 5 C 0 0 C B,\ 0 x 0 0 8 0 0 0 A 4,\ 0 x 0 0 A 8 0 0 6 8,\ 0 x 0 0 A D 0 0 7 D$ 

Dica: O endereço 0xFF20 0700 da memória contém o tempo absoluto do sistema em ms.

#### 0.2.3.1 Solução

Quantidade de instruções é calculado por:

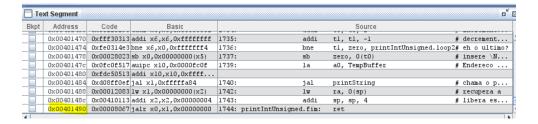


Figura 2: Quantidade de Instruções

Ultimo endereço menos primeiro endereço dividido por 4: (4199568 - 4194304)/4 = 1316 Instruções! (O mesmo do UNICICLO!)

Quantidade de tempo de execução: 127 ms



Figura 3: 0xFF200700

$$CPI = (Tex/I) * 50x10^6/12$$
 (1)

$$CPI = (127x10^{-3}/1316) * 4,16x10^{6}$$
(2)

$$CPI = 4,0145$$
 (3)

(aqui nós erramos no ultimo Lab, e colocamos o CPI diferente de 1)