3주차 1차시 디지털 논리의 개요

【학습목표】

1. 아날로그와 디지털 각각의 특징을 설명할 수 있으며, 차이를 확인하고 구분할 수 있다.
2. 부울 대수의 기본 법칙을 설명할 수 있다.

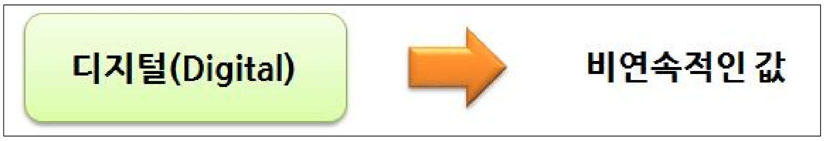
학습내용1 : 범용 논리게이트

1. 아날로그와 디지털

1) 아날로그(Analog)
- 온도, 강우량, 전압, 압력, 속도 등과 같은 아날로그(Analog)량은 시간 연속적인 변화를 표현하는 방법으로 모든 가능한 크기의 값을 나타낼 수 있고, 숫자로 표현할 때 자릿수에 구애 받지 않음

* 아날로그의 장점
- 연속적 인 것
- 신호가 끊김이 없음
- 그로 인한 많은 노이즈를 안고 있으며, 연속적인 신호가 회로를 타고 흐를 때 약간의 잡음에도 신호가 아주 달라져 버림

2) 디지털(Digital)



* 디지털 신호(Digital signal)
- 같은 물리량의 변화라도 시간적으로 어떤 간격을 두고 측정한 값으로 보통은 소수 몇 자리와 같은 제한을 두어 실용상 지장을 받지 않는 범위가 됨

* 디지털 시스템
- 처리 속도가 빠르고 정확하며, 테이타 및 프로그램을 기억하고, 순차적으로 프로그램을 실행하여 데이터의 처리를 할 수 있는 능력이 있음

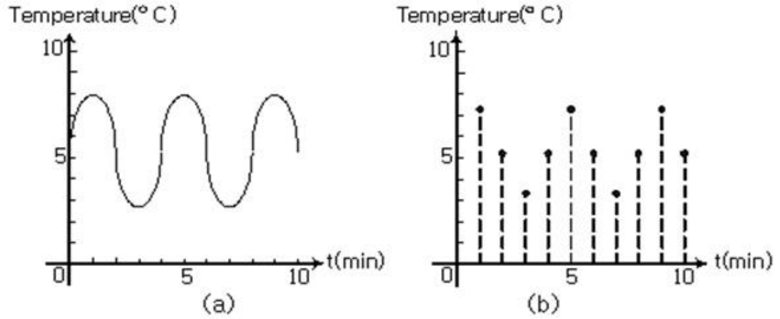
2. 아날로그와 디지털의 차이

* 디지털화하면 데이터의 처리에 있어서 잡음에 의한
- 데이터의 변형을 막을 수 있기 때문에 매우 정확한
- 데이터의 통신에 유리함
    - 하지만 데이터를 2진법화 하는데 있어서 데이터 자체의 정밀도를 잃어 버릴 수 있는 단점이 있음

* 아날로그는 데이터 자체는 매우 정확함
    - 하지만 데이터의 전송 중에 생기는 신호의 감쇄나 왜곡에 의하여 데이터가 변형 될 수 있는 단점이 있음

- 디지털의 정밀도를 높이기 위하여 최대 몇 bit를 가지고 디지털화 하느냐가 관건임
- 요즈음은 32비트(2의 32승 = 4,294,967,296 등분) 혹은 그 이상으로 디지털화 할 수 있기 때문에 정확도에 있어서도 매우 유리함이고 볼 수 있음

- 예 : 온도 그래프의 아날로그와 디지털



<아날로그 신호와 디지털 신호>

1) 논리

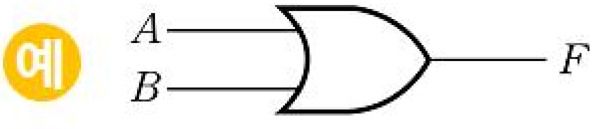
* 논리 : 추론을 타당한 방법으로 검증하는 것

* 논리 변수 : 참/거짓을 판단할 수 있는 논리 명제
- 예 : A=1 (논리 명제 A는 참)

* 논리식 : 논리 변수의 조합을 연산 기호로 나타낸 것
- 예 : F=A+B

* 정리 : 가장 기본적으로 활용되는 논리식

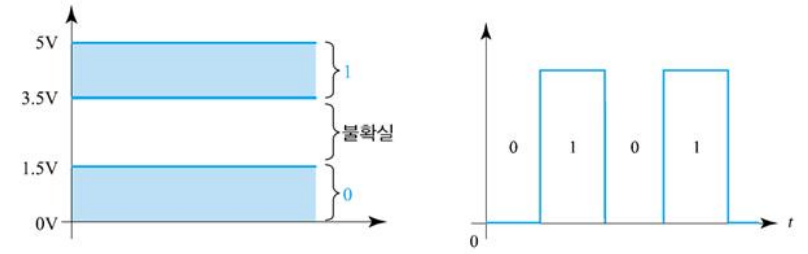
* 논리회로 : 논리 게이트를 조합하여 논리식을 표현한 것



4. 디지털 논리회로

* 디지탈 논리 회로(Digital Logic Circuit)
- 디지탈 신호(불연속적 신호)로 나타낸 정보를 처리하는 회로
- 예 : 2진 디지탈 회로- 정보는 0과 1 두 가지로 표현

<컴퓨터가 인식하는 것은 2진수이기 때문에 2진 디지털 논리가 필요함>
- 2진 숫자(binary digit) = 비트(bit) : 0 혹은 1
- 0 : 0V, low, false (허용 전압 범위: 0 ~ 1.5 V)
- 1 : +5V, high, true (허용 전압 범위: 3.5 ~ 5 V)



(a) 전압 허용 레벨 (b) 전형적인 파형

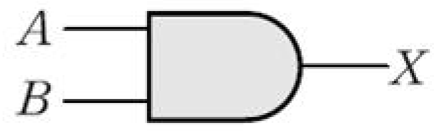
1) 2종류의 디지털 회로

조합(Combinational) 논리 회로	순서(Sequential) 논리 회로
• 출력 값은 입력 값에 의하여만 결정됨 • 예 : 게이트 (AND, OR, Inverter, NAND, NOR, XOR, 등)	• 출력 값은 회로의 상태 (기억된 정보)와 입력 값에 의하여 결정됨 • 플립플롭(Flip Flop: FF), 래치(Latch)

5. 논리 게이트

<'0'과 1' 만 사용하는 이진 정보는 게이트(Gate)라고 하는 논리회로에서 처리>

1) AND 게이트
- 논리곱 연산을 수행하는 논리소자
- 모든 입력이 1인 경우에만 1을 출력함
- 나머지의 경우에는 0을 출력함
- 논리식 표현 : X = A · B
- 기호



- 진리표

입력(A)	입력(B)	출력X
0	0	0
0	1	0
1	0	0
1	1	1

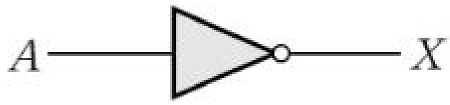
2) OR게이트

- 논리합 연산 수행, 다수의 입력 중 최소한 하나 이상의 입력이 1일 경우 1을 출력
- 논리식 표현 : X= A+B
- 기호

- 진리표

입력(A)	입력(B)	출력X
0	0	0
0	1	1
1	0	1
1	1	1

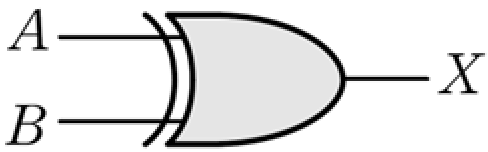
3) NOT게이트
- 한 개의 입력과 한 개의 출력을 갖는 게이트로 논리 부정을 나타냄
- 입력 값에 대하여 출력 값이 반대가 되도록 함
- 논리식 표현 : $X = \overline{A} = A'$
- 기호



- 진리표

입력(A)	출력X
0	1
1	0

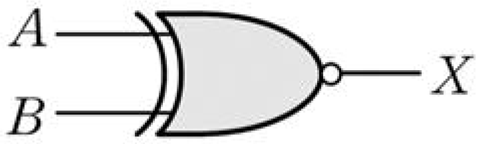
4) XOR 게이트(Exclusive OR, 배타적 OR)
- 여러 개의 입력 중에서 1의 개수가 홀수로 입력되면 1을 출력함
- 입력이 2개인 경우에 두 입력 중 하나만 1로 입력되면 1을 출력하고, 둘 모두가 1이거나 0이면 0을 출력함
- 논리식 표현 : $X = A \cdot \overline{B} + \overline{A} \cdot B = A \oplus B$
- 기호



- 진리표

입력(A)	입력(B)	출력X
0	0	0
0	1	1
1	0	1
1	1	0

5) NAND 게이트
- AND 게이트와 NOT 게이트가 결합하여 AND 게이트의 출력과 반대로 출력
- 모든 입력이 1인 경우에만 출력이 0, 그리고 나머지의 경우는 1을 출력
- 논리식 표현 : $X = \overline{A \cdot B}$
- 기호



- 진리표

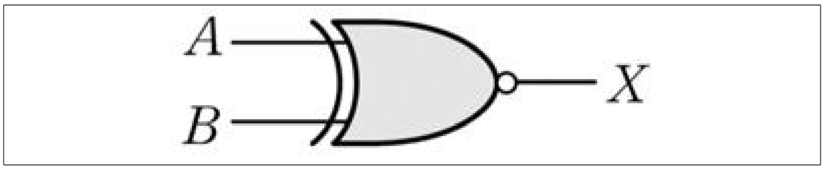
입력(A)	입력(B)	출력X
0	0	1
0	1	1
1	0	1
1	1	0

6) NOR 게이트
- 논리합 연산을 수행하는 OR 게이트의 출력에 NOT 게이트를 연결한 개념
- OR 게이트 출력에 반대로 출력, 다수의 입력 중 최소한 하나 이상의 입력이 1을 갖는 경우 출력은 0이 됨
- 논리식 표현 : $X = \overline{A + B}$
- 기호

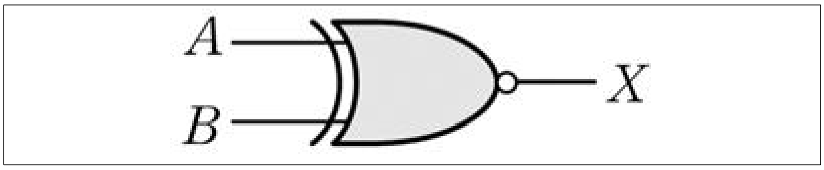
- 진리표

입력(A)	입력(B)	출력X
0	0	1
0	1	0
1	0	0
1	1	0

7) XNOR 게이트
- Exclusive NOR 또는 배타적 NOR
- XOR 게이트와 NOT 게이트의 결합형태로 XOR 게이트와 반대의 값을 출력
- 논리식 표현 : $X = \overline{A} \cdot \overline{B} + A \cdot B = \overline{A \oplus B}$
- 기호

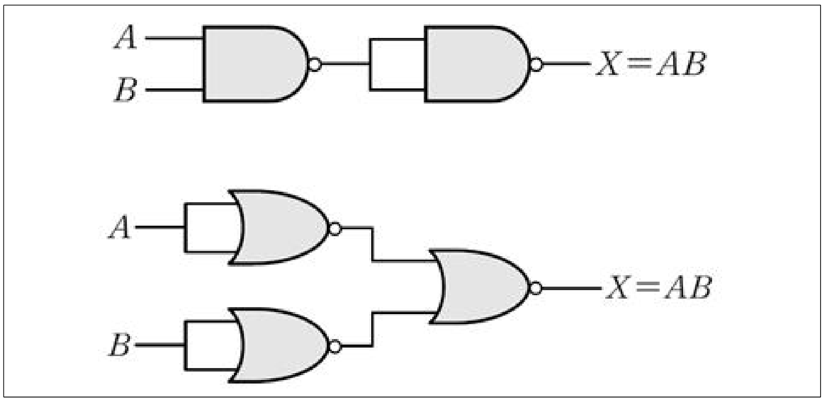


- 진리표

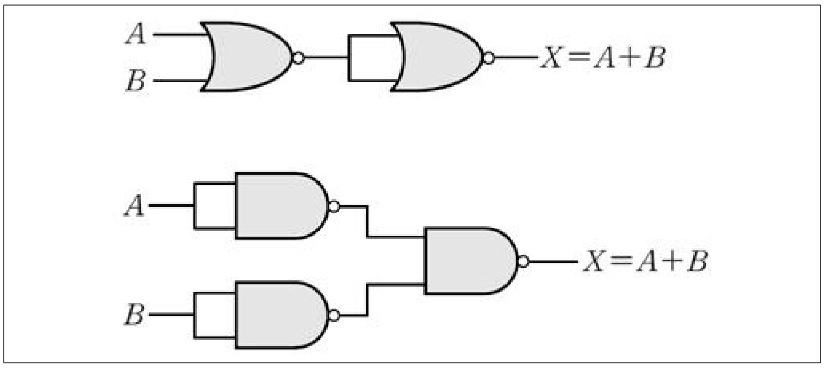


8) 범용 논리 게이트
- NAND 게이트와 NOR 게이트는 디지털 시스템에서 사용되는 모든 논리 게이트를 구성함
- 유니버셜 게이트(Universal Gate) 또는 범용 게이트라고 함

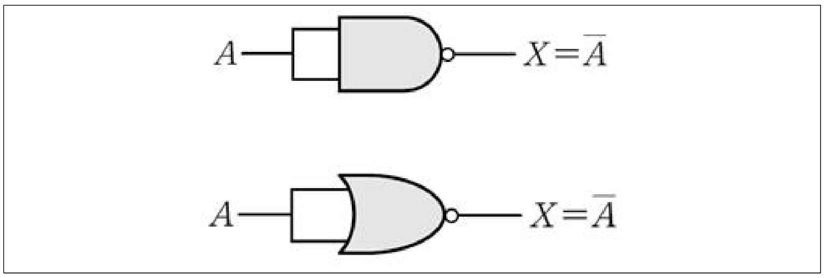
* AND 게이트의 구성



* OR 게이트의 구성



* NOT 게이트의 구성



학습내용2 : 부울대수

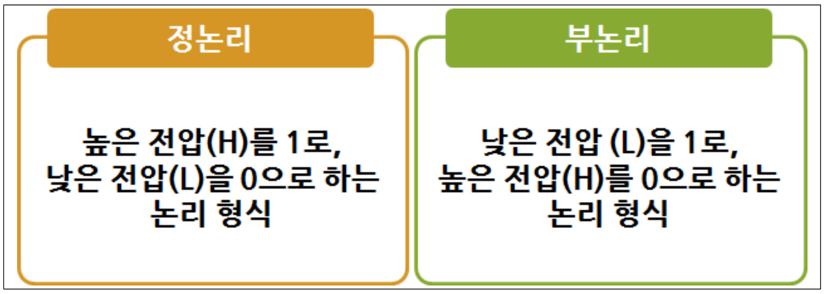
<불 대수(Boolean algebra)는 조지 불이 19세기 중반에 고안한 논리 수학의 대표적 형태>

- 불 격자(Boolean lattice)나 불 속(束)이라고도 함

- 디지털 회로 설계에서는 필수적인 지식

- 디지털 회로는 전압의 H(High), L(Low)만으로 정보를 연산하기 때문에, 기본적으로 조합 회로는 불 대수에 있는 논리식을 써서 나타낼 수 있음

- 하지만, 플립플롭 등 순차 회로는 단순하게 하나의 논리식으로 나타낼 수 없음



*** 불 대수의 기본 연산(논리 연산)**

- 논리 부정 ¬ 또는 '(not), 논리합 ∨(or), 논리곱 ∧(and)로 출발

- 연산 합성으로부터 만들어지는 연산 중 대표적인 것으로 배타적 논리합(xor)이 있음

- 논리합의 부정인 NOR, 논리곱의 부정인 NAND 등의 연산도 존재

1. 부울 대수의 기본 법칙

① 교환법칙(Commutative Law)

- 입력들의 순서가 변경되더라도 논리 연산의 결과는 동일하게 출력함
- A·B = B·A, A + B = B + A

② 결합법칙(Associative Law)

- 세 입력이 동일한 논리 연산을 수행할 때, 입력의 순서가 바뀌어 연산이 수행되어도 결과는 동일함
- A·(B·C) = (A·B)·C, (A+B)+C = A+(B+C)

③ 분배법칙(Distributive Law)
- 세 입력 A, B, C가 있을 때, 두 입력 B, C를 OR 연산을 수행하고 그 결과를 나머지 입력 A와 AND 연산을 수행하는 논리 연산은 B와 C를 AND 연산하고 그 결과들이 다시 OR 연산을 수행하는 것과 결과가 동일함
- A·(B+C) = A·B + A·C

④ 다중 부정
- 논리 부정이 여러 번 수행되는 것이 다중 부정

$$\overline{\overline{A}}=A$$

2. 드모르강(De Morgan)의 법칙

- 여러 논리 변수의 논리합 전체를 부정(NOR)하면 그것은 원래의 논리 변수를 각각 부정한 것을 논리 곱한 것과 같음
- 여러 논리 변수의 논리곱 전체를 부정(NAND)하면 그것은 원래의 논리 변수를 각각 부정한 것을 논리 합한 것과 같음

$$\overline{A\cdot B}=\overline{A}+\overline{B}$$
$$\overline{A+B}=\overline{A}\cdot\overline{B}$$

1) 드모르강의 정리의 일반화

<n개의 입력 X를 갖는 드모르강의 일반식>

$$\overline{X_1+X_2+\cdots+X_n}=\overline{X_1}\,\overline{X_2}\cdots\overline{X_n}$$
$$\overline{X_1X_2\cdots X_n}=\overline{X_1}+\overline{X_2}+\cdots+\overline{X_n}$$

3. 부울 대수의 기본정리

1. $A+0=A$	2. $A+1=1$	3. $A\cdot 0=0$
4. $A\cdot 1=A$	5. $A+A=A$	6. $A+\overline{A}=1$
7. $A\cdot A=A$	8. $A\cdot\overline{A}=0$	9. $\overline{\overline{A}}=A$
10. $A+AB=A$	11. $A+\overline{A}B=A+B$	12. $(A+B)\cdot(A+C)=A+BC$

학습내용3 : 부울대수의 표준형

1. 부울 대수의 표준형

① 최소항(Minterm)
- 변수들이 AND로 결합된 것
- 변수의 값이 참(TRUE)인 '1'인 경우는 정상형태인 A, B, C의 형태를 사용하고 변수 값이 거짓(FALSE)인 '0'인 경우는 보수형태인 $\overline{A}$, $\overline{B}$, $\overline{C}$의 형태를 사용
- 표준 곱의 항이라고 함

② 최대항(Maxterm)
- 변수들이 OR로 연결된 것
- 변수의 값이 참(TRUE)인 '1'인 경우는 보수형태인 $\overline{A}$, $\overline{B}$, $\overline{C}$의 형태를 사용하는 변수 값이 거짓(FALSE)인 '0'인 경우는 정상형태인 A, B, C의 형태를 사용
- 표준 합의 항이라고 함

<표준 곱의 항과 표준 합의 항에서 표준의 의미는 부울 대수가 모든 변수를 포함하고 있다는 것을 뜻함>

표준 곱의 항 : $\overline{A}\cdot\overline{B}\cdot\overline{C}, \overline{A}\cdot\overline{B}\cdot C, \overline{A}\cdot B\cdot\overline{C}, \overline{A}\cdot B\cdot C,$
$A\cdot\overline{B}\cdot\overline{C}, A\cdot\overline{B}\cdot C, A\cdot B\cdot\overline{C}, A\cdot B\cdot C$

표준 합의 항 : $A+B+C, A+B+\overline{C}, A+\overline{B}+C, A+\overline{B}+\overline{C},$
$\overline{A}+B+C, \overline{A}+B+\overline{C}, \overline{A}+\overline{B}+C, \overline{A}+\overline{B}+\overline{C}$

2. 곱의 합(SOP, Sum of Product) 표현

① 1 단계는 곱의 항(AND 항)으로 구성
② 2 단계는 합의 항(OR 항)으로 만들어진 논리식으로 구성 최소항의 합이라고도 함

예 : 변수가 3개인 진리표 : 임의의 출력 X와 최소항 그리고 기호 m

A	B	C	X	최소항 표현	기호
0	0	0	1	$\overline{A}\cdot\overline{B}\cdot\overline{C}$	m_0
0	0	1	1	$\overline{A}\cdot\overline{B}\cdot C$	m_1
0	1	0	0	$\overline{A}\cdot B\cdot\overline{C}$	m_2
0	1	1	0	$\overline{A}\cdot B\cdot C$	m_3
1	0	0	0	$A\cdot\overline{B}\cdot\overline{C}$	m_4
1	0	1	1	$A\cdot\overline{B}\cdot C$	m_5
1	1	0	0	$A\cdot B\cdot\overline{C}$	m_6
1	1	1	1	$A\cdot B\cdot C$	m_7

2) 논리식의 표현에서 출력 X가 1이 되는 논리식들의 합이 일반적인 논리식

$$X(A,B,C)=\overline{A}\cdot\overline{B}\cdot\overline{C}+\overline{A}\cdot\overline{B}\cdot C+A\cdot\overline{B}\cdot C+A\cdot B\cdot C$$
$$=m_0+m_1+m_5+m_7$$
$$=\sum m(0,1,5,7)$$

3. 합의 곱(POS, Product Of Sum) 표현

① 1 단계는 합의 항(OR 항)으로 구성
② 2 단계는 곱의 항AND 항)으로 만들어진 논리식으로 최대항으로 구성
- 최대항의 곱이라고도 함

예 : 변수가 3개인 진리표 : 임의의 출력 X와 최소항 그리고 기호 m

A	B	C	X	최소항 표현	기호
0	0	0	1	$A+B+C$	M_0
0	0	1	1	$A+B+\overline{C}$	M_1
0	1	0	0	$A+\overline{B}+C$	M_2
0	1	1	0	$A+\overline{B}+\overline{C}$	M_3
1	0	0	0	$\overline{A}+B+C$	M_4
1	0	1	1	$\overline{A}+B+\overline{C}$	M_5
1	1	0	0	$\overline{A}+\overline{B}+C$	M_6
1	1	1	1	$\overline{A}+\overline{B}+\overline{C}$	M_7

1) 합의 곱 표현에서는 곱의 합과 반대로 출력이 0이 되는 최대항을 가지고 일반 논리식으로 표현

$$X(A,B,C)=(A+\overline{B}+C)\cdot(A+\overline{B}+\overline{C})\cdot(\overline{A}+B+C)\cdot(\overline{A}+\overline{B}+C)$$
$$=M_2\cdot M_3\cdot M_4\cdot M_6$$
$$=\prod M(2,3,4,6)$$

【학습정리】

1. 논리게이트의 종류를 명확히 기억한다.

2. 부울 함수에 대해 정리하고 공식을 증명해 본다.

3. 드모르강의 법칙등과 연동해서 부울 함수를 기억한다.