4주차 1차시 조합논리와 순차논리

[학습목표]

- 1. 조합논리회로와 순차논리회로를 구분할 수 있다.
- 2. 가산기와 감사기를 비교할 수 있으며, 각각의 특징을 설명할 수 있다.

학습내용1 : 조합논리와 순차논리의 개념

조합논리회로

- 상태에 대한 정보는 갖고 있지 않으며, 오로지 입력신호에 따라 출력을 하게 되어 있으므로, 입력신호가 동일하다면 출력신호가 다를 수 없음
- <mark>조합</mark>이라는 말은 회로의 <mark>구성조합에만 의존</mark>하는 회로임을 암시

순차논리회로

- 이전의 상태에 대한 정보를 갖고 있고, 이에 따라 같은 입력을 받는 경우에도 다른 결과를 출력할 수 있음
- 순차라는 말의 의미는 시간에 따라 변화할 수 있음을 암시

1. 조합 논리회로(Combinational Logic Circuit)

- 출력신호가 입력신호에 의해서만 결정됨
- 기본적인 논리회로인 논리곱(AND), 논리합(OR), 논리부정(NOT) 등의 기본적인 논리소자의 조합으로 만들어 지고 플립플롭과 같은 기억소자는 포함하지 않음

<n개의 입력을 받아 m개의 출력을 내는 조합 논리회로의 블록도>

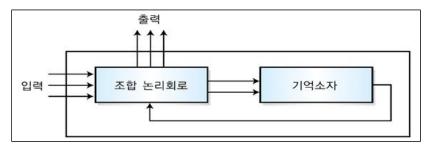
- 입력신호가 n개이므로 2ⁿ 개의 입력신호 조합을 만들어 낼 수 있음



- * 조합 논리 회로의 종류
- 가산기(Adder), 비교기(Comparator), 디코더(Decoder)와 인코더(Encoder), 멀티플렉서(Multiplexer), 디멀티플렉서(Demultiplexer), 코드변환기(Code converter) 등이 있음

2. 순차 논리회로(Sequential Logic Circuit)

- 출력신호는 입력신호뿐만 아니라 이전 상태의 논리값에 의해 결정
- 조합 논리회로와 기억소자로 구성되며, 기억소자가 궤환을 형성
 - 기억소자는 2진 정보를 저장할 수 있는 장치로 플립플롭을 사용함
- * 순차 논리 회로의 블록도



- * 동기(Synchronous)식 순차 논리회로 : 클록 펄스가들어오는시점에서상태가변화하는회로
- * 비동기(Asynchronous)식 순차 논리회로 : 클록펄스에 영향을 받지 않고 현재 입력되는 입력 값이 변화하는 순서에 따라 동작하는 논리회로

학습내용2 : 가산기

- * 가산기란?
- 두 개 이상의 입력을 이용하여 이들의 합을 출력하는 조합 논리회로
- 반가산기, 전가산기, 병렬 가산기가 있음
- 컴퓨터 산술 연산의 기본 단위가 덧셈이므로 가산기의 이해는 매우 중요함

1. 반가산기(Half Adder)

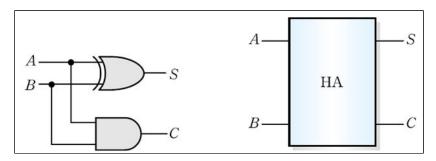
* 반가산기: 1비트씩을 사용하는 두 개의 입력과 두 개의 출력으로 합(sum)과 자리 올림(carry)이 사용됨

1) 반가산기의 계산

2) 반가산기의 진리표

Α	В	올림수(C)	합(S)
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

3) 반가산기의 논리회로와 논리기호



2. 전가산기(Full Adder)

- * 전가산기 : 두 입력, 2진수 A와 B 그리고 하위비트에서 발생한 자리 올림수를 포함하여 2진수 3개를 덧셈 연산하는 조합 논리회로
- 전가산기는 반가산기의 개념에서 자리 올림수가 있다고 하는 가정으로 부터 출발



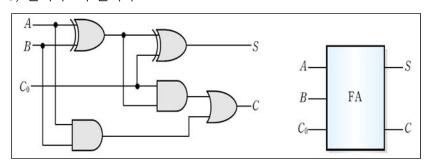
1) 전가산기의 8종류 계산

하위 비트 올림수 → C ₀ A + B C S	+ 0	0 0 + 1	0 1 + 0	0 1 + 1
	1 0 + 0	1 0 + 1	1 1 0	1 1 + 1

2) 진리표

Α	В	C ₀	올린수(C)	합(S)
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

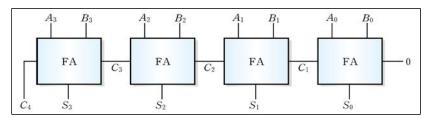
3) 논리회로와 논리기호



- 전가산기(全加算器, full adder)는 이진수의 한 자릿수를 연산하고, 하위의 자리올림수 입력을 포함하여 출력
- 하위의 자리올림수 출력을 상위의 자리올림수 입력에 연결함으로써 임의의 자리수의 이진수 덧셈이 가능
- 하나의 전가산기는 두개의 반가산기와 하나의 OR로 구성

3. 병렬 가산기

- 전가산기를 병렬로 연결하면 여러 비트로 구성된 2진수의 덧셈 연산을 수행할 수 있음
- 4개의 전가산기를 병렬로 연결해서 4비트의 2진수 덧셈을 수행하는 병렬 가산기를 만들 수 있음
- A=A₃A₂A₁A₀와 B=B₃B₄B₂B₁B₀의 덧셈을 수행하는 것으로 최하위 비트의 덧셈 결과에서 발생한 자리 올림수는 C₁이 됨
- 그 다음 비트의 덧셈에서 발생하는 자리 올림수는 C_2
 - 상위비트에서의 자리 올림수는 C₃와 C₄가 존재함



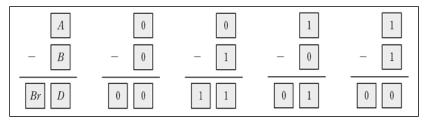
학습내용3 : 감산기

- * 감산기(Subtractor)란?
- 두 개 이상의 입력에서 하나 입력으로부터 나머지 입력들을 뺄셈해서 그 차를 출력하는 조합 논리회로
- 가산기를 응용한 것으로 가산기에서의 합(Sum)은 감산기에서 차(Difference)가 되며, 가산기에서는 올림수(Carry)가 발생했지만 감산기에서는 빌림수(Borrow)가 발생함

1. 반감산기(Half Subtractor)

- 1비트 길이를 갖는 두 개의 입력과 1비트 길이를 갖는 두 개의 출력으로 차(D)와 빌림수(Br)가 존재함
- 두 입력 간의 뺄셈으로 얻은 결과가 출력에서 차가 되고, 이 차가 음의 값을 갖는 경우 출력에서 빌림수가 활성화됨
- 두 개의 입력 변수 A와 B에서 4가지의 뺄셈 계산이 가능함

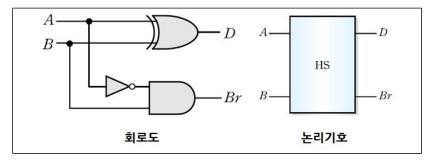
1) 반감산기의 계산



2) 반감산기의 진리표

Α	В	발림수(Br)	차(D)
0	0	0	0
0	1	1	1
1	0	0	1
1	1	0	0

3) 회로도와 논리기호



2. 전감산기(Full Subtractor)

- 반감산기가 단지 두 입력 간의 차이를 구하는 논리회로라면, 전감산기는 추가적 으로 아랫자리(하위 비트)에서 요구하는 빌림수에 의한 뺄셈까지도 수행함
- 전감산기에서 수행되는 8가지의 뺄셈 계산과 진리표

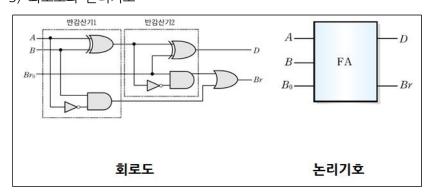
1) 전감산기에서 수행되는 8가지의 뺄셈 계산

하위 비트 빌림수 Br ₀ A - B	0 0 - 0	0 0 - 1	0 1 - 0	
Br D		1 1 0 0 - 1		1 1 - 1

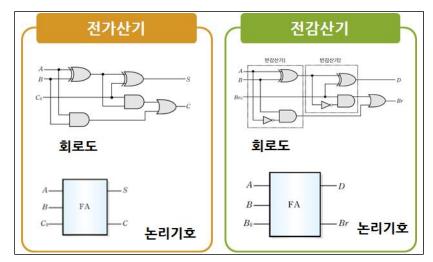
2) 전감산기 진리표

Α	В	Br ₀	Br	D
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

3) 회로도와 논리기호



2. 전가산기와 전감산기 비교



[학습정리]

- 1. 조합논리회로는 가산기, 감산기, 비교기, 디코더, 인코더, 멀티플렉서, 디멀티플렉서, 코드 변환기 등이 있다.
- 2. 순차논리회로는 조합 논리회로와 기억소자로 구성된다.