

14/1/891

پاسخ تکلیف ۴

جمع کننده، ضرب کننده، تقسیم کننده

معمارى كامپيوتر

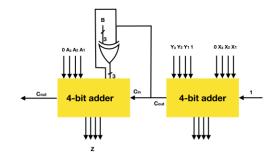


معماری کامپیوتر یاسخ تکلیف شماره ۴



۱) مدار زیر را در نظر بگیرید. به جای علامتهای سوال، عباراتهای مناسب قرار دهید. (۸,B,X,Y) سه بیتی هستند)

if X + 2Y > ? then Z = ? else Z = ?



If x + 2y > 13 then z = A - B else z = A + B

۲) بر روی روش تقسیم به روش غیربازیافتی (Non-Restoring) تحقیق کنید و به طور خلاصه روش را
تو ضیح دهید. سپس تق سیم ۱۳۰ بر ۱۱ را به روش غیربازیافتی انجام دهید. (اعداد را ه شت بیتی و به صورت بی علامت درنظر بگیرید)

در این روش دیگر دیگر مرحله بازیافتی وجود ندارد و به جای آن با مقدار منفی باقیمانده کار می کند. روش کار آن به صورت زیر است: (فرض کنید Q مقسوم و M مقسوم علیه باشد. (رجیستر A را در ابتدا D قرار دهید))

اگر A منفی باشد:

جفت رجیسترهای AQ را یکبار به چپ شیفت می دهد.

مقدار M را با A جمع می کند.

اگر A مثبت باشد:

جفت رجیسترهای AQ را یکبار به چپ شیفت می دهد.

مقدار M را از A کم می کند.

حال اگر مقدار جدید A منفی باشد، کم ارزش ترین بیت Q را O قرار میدهد. در غیر اینصورت (A مثبت) کم ارزش ترین بیت Q میشود.

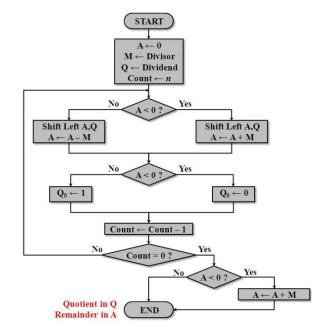
این مراحل n بار تکرار می شود. (n تعداد بیتهای مقسوم و مقسوم علیه n

بعد از مرحله nام مقدار خارج قسمت در Q قرار دارد. اگر A مثبت باشد، مقدار باقیمانده است. اما اگر منفی باید باید مقدار M را به آن اضافه کنیم تا مقدار صحیح باقیمانده را نشان دهد.



معماری کامپیوتر پاسخ تکلیف شماره ۴





itteration	М	Steps	А	Q
0	000001011	Initial value	00000000	10000010
		A > 0: shl (AQ)	00000001	0000010
	000001011	A = A - M	11110110	0000010
		$A < 0$, $Q_0=1$	11110110	00000100
		A < 0: shl (AQ), A = A + M	11101100	0000100
2	000001011		11110111	0000100
		$A < 0$, $Q_0=0$	11110111	00001000
		A < 0: shl (AQ) A = A + M A < 0, Q ₀ =0	11101110	0001000
3	000001011		11111001	0001000
			11111001	00010000
	000001011	A < 0: shl (AQ)	11110010	0010000
4		A = A + M	11111101	0010000
		$A < 0 , Q_0 = 0$	11111101	00100000
5	000001011	A < 0: shl (AQ)	11111010	0100000
		A = A + M	00000101	0100000
		$A > 0$, $Q_0 = 1$	00000101	01000001
	000001011	A > 0: shl (AQ)	00001010	1000001
6		A = A - M	11111111	1000001
		$A < 0$, $Q_0 = 0$	11111111	10000010
	000001011	A < 0: shl (AQ)	11111111	0000010
7		A = A + M	00001010	0000010
		$A>0$, $Q_0=1$	00001010	00000101
	000001011	A > 0: shl (AQ)	00010100	0000101
8		A = A - M	00001001	0000101
		$A>0$, $Q_0=1$	00001001	00001011

$$Q = 00001011 = (11)_{10}$$

$$R = 00001001 = (9)_{10}$$

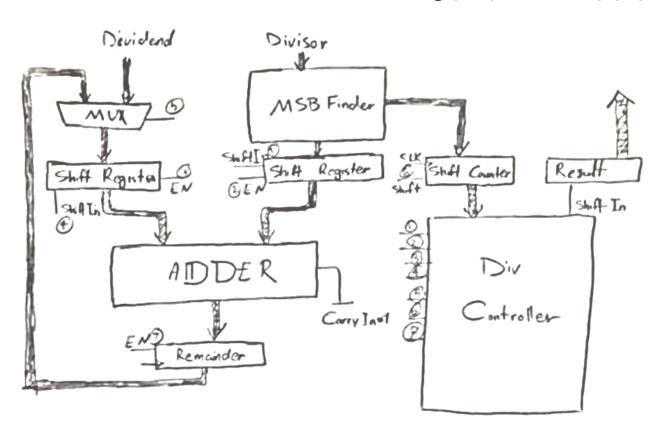


معماری کامپیوتر یاسخ تکلیف شماره ۴



۳) به کمک یک جمع کننده ۴ بیتی، مدار یک تقسیم کننده ۱۶ بیتی را طراحی کنید.

ابتدا ماژولی طراحی می کنیم که یک عدد ۱۶ بیتی را گرفته و آن را تا جایی شیفت به چپ می دهد که MSM آن برابر ۱ شود. اینکار به کمک یک شیفت رجیستر و یک ماشین حالت امکان پذیر است. نام این وسیله را MSBFinder می نامیم. همانطور که در مدار مشاهده می کنید، مقسوم توسط MUX وارد یک شیفت رجیستر شده و مقسوم علیه نیز بعد از عبور از MSBFinder وارد یک شیفت رجیستر دیگر می شود. وظیفه MSBFinder این است که به تعدادی صفر سمت را ست مقسوم علیه بگذارد تا تعداد ارقام آن با مقسوم برابر شود. این تعداد در رجیستر رجیستر جیستر ShiftCounter نگهداری می شود.در هر مرحله مقسوم علیه از مقسوم کم شده و حا صل در رجیستر جیستر ShiftCounter نگیداری می شود.در هر بار از ShiftCounter کاسته می شود. این کار تا زمانی انجام می شود که بود، به متغیر ShiftCounter صفر شده با شد. هر بار که مقسوم از مقسوم علیه کم می شود، اگر مقدار Result مثبت بود، به متغیر Result یک بیت ۱ وارد می شود و در نهایت جواب تقسیم در متغیر Result خواهد بود و باقیمانده آن نیز در Result هناترسی است.





معماری کامپیوتر پاسخ تکلیف شماره ۴



۴) اگر فرض کنیم تأخیر هر گیت and به ازای هر تغییر سیگنال، ۱۰ پیکوثانیه باشد و تأخیر هر جمع کننده
۲۰ پیکوثانیه باشـــد، تأخیر مدار یک ضــرب کننده ۴ بیتی به روش شــیفت و جمع به ازای هر کدام از عملهای ضرب زیر را حساب کنید.

a) 12×3

اگر فرض کنیم سیگنال تمام گیتهای AND در اولین جمع تغییر کرده اند (برای مثال قبل از این جمع مقدار Z 'دا شته اند) پس برای تمام آنها زمان ۱۰ پیکوثانیه را میتوان در نظر گرفت. چون نتایج آنها مستقل از هم است و به صورت موازی بدست میآید. بعد از آن زمان تأخیر جمع کننده ها باید محاسبه شود. اما از آنجایی که نتیجه هر جمع کننده به جمع کننده به جمع کننده های قبلی خود وابسته است، تأخیرها به صورت مرحله به مرحله محاسبه می شود.

$$12_{10} = 1100_2$$
$$3_{10} = 0011_2$$

					١	١	•	•
					•	•	١	١
					١	١	•	•
				١	١	•	•	
			•	•	•	•		
		•	•	•	•			
•	•	•	١	•	•	١	•	•

پس تأخیر در مرحله جمع کنندهها نیز به تعداد آنها میشود که در نتیجه داریم:

$$T = 10 \ ps + 3 \ \times 20 ps = 70 ps$$

$$9_{10} = 1001_2$$

$$5_{10} = 0101_2$$

					١	•	•	١
					•	١	•	١
					١	•	•	١
						•	•	
			١			١		
•	•	•	١	•	١	١	•	١



معماری کامپیوتر پاسخ تکلیف شماره ۴



همانطور که در اینجا مشاهده میشود، بیتی که حاصل اولین AND است، نسبت به ضرب قبل تغییر کرده؛ پس باز هم باید به صورت ترتیبی زمان تأخیر را حساب کنیم و حاصل مانند قسمت قبل بدست میآید.

$$T = 10 ps + 3 \times 20ps = 70ps$$

c) 15×15

$$15_{10} = 1111_2$$

					١	١	١	١
					١	١	١	١
					١	١	١	١
				١	١	١	١	
			١	١	١	١		
		١	١	١	١			
١	١	١	•	•	•	•	•	١

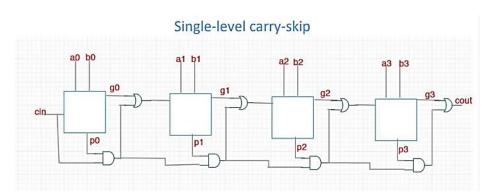
$$T = 10 ps + 3 \times 20ps = 70ps$$

د کنید که یا جمع کننده بهینهای طراحی کنید که (Δ)

Single-level carry-skip (الف

ب-) Two-level carry-skip

قسمت الف تنها با استفاده از p و p قبلی قسمتی از p را پیش محاسبه می کرد که چون با بقیه اعضا در p می شود اگر p شود p شود p بعدی هم p شده و نیاز برای انتظار برای محا سبه ی p نیاست. در p می شود اگر p شود p شود p نیاز برای (مانند شکل) پیش محاسبه قسمت ب باید دو بیت دو بیت p مست یا جداگانه محاسبه می شود.

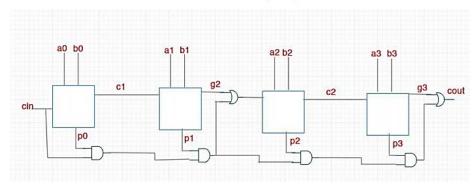




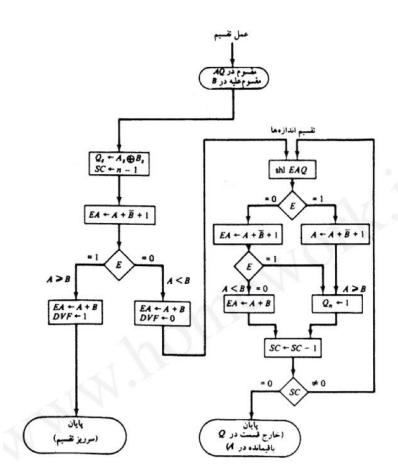
معماری کامپیوتر پاسخ تکلیف شماره ۴



Two-level carry-skip



۶) فلوچارت عمل تقسیم به روش بازیافتی (Restoring) را با در نظرگرفتن سرریز در تقسیم رسم کرده و سپس تقسیم ۷ بر ۳ را بااستفاده از این روش انجام دهید. (اعداد را چهار بیتی و به صورت بیعلامت درنظر گرفته و تمام مراحل را به طور دقیق بنویسید)





معماری کامپیوتر پاسخ تکلیف شماره 4



موفق باشيد

B=0011			
Comment	Α	Q	SC
	0000	0111	4
Shl	0000	1110	
A=A-B	1101		
	1101		
A=A+B	0011		
	0000	1110	3
Shl	0001	1100	
A=A-B	1101		
	1110		
A=A+B	0011		
	0001	1100	2
Shl	0011	1000	
A=A-B	1101		
	0000	1001	1
Shl	0001	0010	
A=A-B	1101		
	1110		
A=A+B	0011		
	0001	0010	0
	Reminder	Quotient	