

國立交通大學 93 學年度碩士班入學考試試題

科目名稱：半導體材料與製程技術相關課題(B41) 考試日期：93 年 4 月 18 日 第 2 節
系所班別：工學院專班 組別：半導體材料與製程設備組 第 1 頁, 共 3 頁
*作答前, 請先核對試題、答案卷(試卷)與准考證上之所組別與考試科目是否相符!!

考生任選五題作答，每題佔20%，作答五題以上者，以較低分之前五題計算

1. (20%)

- (a) 請試就兩種 HDP CVD 之設備，說明其提高電漿密度之方法!
- (b) 請就工業量產型 PECVD 設備，簡要說明其所含括之主要次系統及模組!

2. (20%) 由於單晶圓製程之興起，促成了多腔式製程設備被廣泛採用，一般我們簡稱多腔式製程設備為 Cluster tool。

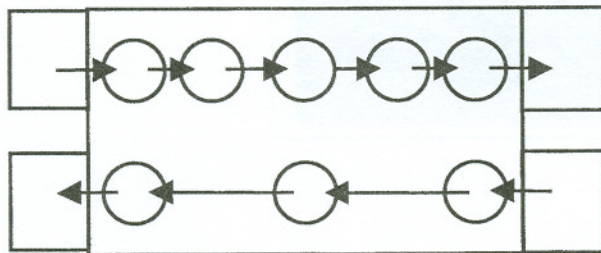
- (a) 請說明 Cluster tool 被推動採用的主要因素有哪些?
- (b) 請從製造的眼光，將 Cluster tool 與傳統之 Stand alone 製程設備與 In-line 設備比較，並說明個別之特色。
- (c) 何謂 Mini-environment?
- (d) 請說明一般如何在 Cluster Tool 上建置 Mini-environment 之硬體?

3. (20%)

- (a) Please describe the Reactive Ion Etching(RIE) Mechanism.
- (b) What is the F/C ratio model?
- (c) Effect of O_2 in CF_4 Plasma Etching on Si/SiO₂.
- (d) Effect of H_2 in CF_4 Plasma Etching on Si/SiO₂.
- (e) Please write two process gases with dry etching in following material: Al, W, TaSi₂.
- (f) What is the loading effect in dry etching process?

4. (20%)

- (a) 試述微影區之晶圓軌道系統之各模組(如下圖)的功用及參數。
- (b) 晶圓軌道系統內製程，因使用傳統光阻和深紫外線 光阻而不同之製程為何? 不同之模組為何? 試述不同之模組的功用及參數。若需要可重繪上圖。



國立交通大學 93 學年度碩士班入學考試試題

科目名稱：半導體材料與製程技術相關課題(B41) 考試日期：93 年 4 月 18 日 第 2 節

系所班別：工學院專班 組別：半導體材料與製程設備組 第 2 頁, 共 3 頁

*作答前, 請先核對試題、答案卷(試卷)與准考證上之所組別與考試科目是否相符!!

5. (20%)

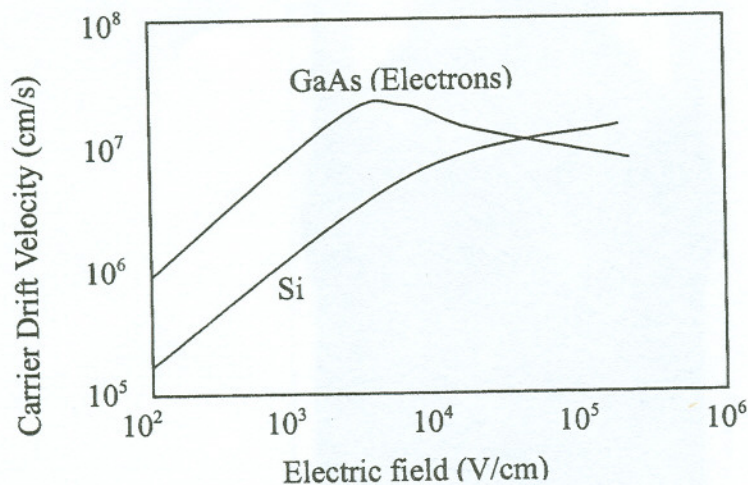
- (a) 簡述晶體之定義，並說明Bragg Law與晶體分析之關係。
- (b) 舉出電子顯微鏡或表面分析技術(如二次離子質譜儀...等)可用於半導體製程及其元件分析之時機，並簡述分析之基本方法。

6. (20%)

- (a) 何謂電漿(Plasma)，說明產生 Plasma 之原理。
- (b) 利用電漿技術如何應用在 CVD 及 PVD 薄膜製程上，各舉例說明其應用原理與鍍膜方法。
- (c) 利用電漿製作薄膜時為何能(低溫化)降低製程溫度，原理何在？

7. (20%) 下圖為 Si 及 GaAs 漂移速度對所加電場之關係圖

- (a) 何者之電子遷移(Mobility)較高？造成電子遷移率不同之原因主要有哪
- (b) 為何會有飽和漂移速度(saturation velocity), Si 最高之飄移速度為什麼所限制？其值大約為多少？
- (c) 為何 GaAs 電子飄移速度在高電場時會往下降,原因何在？
- (d) 請繪出 Si 之電流電壓 (I vs V)曲線，並指出其和一般金屬之電流電壓 (I vs V)曲線之不同處。



國立交通大學 93 學年度碩士班入學考試試題

科目名稱：半導體材料與製程技術相關課題(B41) 考試日期：93 年 4 月 18 日 第 2 節

系所班別：工學院專班 組別：半導體材料與製程設備組 第 3 頁, 共 3 頁

*作答前, 請先核對試題、答案卷(試卷)與准考證上之所組別與考試科目是否相符!!

8. (20%)

- (a) 正光阻負光阻各為何種化學組成, 用起來各有何優缺點?
- (b) 如何消除光阻中之駐波效應, 試舉三法.
- (c) I line, g line, deep UV, stepper (步進機), 其最小寬大約各為多少?
- (d) 試比較 contact aligner, stepper 二者優缺點.

9. (20%) Silicon is doped with phosphorous atoms. If doping concentration is $10^{16}/\text{cm}^3$ at 300K, determine

- (a) The carrier concentration
- (b) The location of the Fermi level
- (c) The electrical conductivity of the semiconductor
- (d) If $3 \times 10^{16}/\text{cm}^3$ Boron is added to the semiconductor, where is the Fermi level of the semiconductor, and what is the electrical conductivity of the semiconductor.

$$n_i = 1.45 \times 10^{10}/\text{cm}^3$$

$$\mu_n = 1200 \text{cm}^2/\text{v-s}$$

$$\mu_p = 400 \text{cm}^2/\text{v-s}$$

$$K = 8.63 \times 10^{-5} \text{eV/k}$$

$$q = 1.6 \times 10^{-19} \text{C}$$

10. (20%) IC 製程中, 常會使用 SiO_2 薄膜, SiO_2 薄膜可用熱氧化或 CVD 方式成長,

- (a) 請問二者成長方式各有何優缺點?
- (b) 一般各應用在 IC 製程哪些步驟?
- (c) 在應用方面, 這些不同成長方式及其應用對薄膜性質之要求有何不同?