

期中考題(A) -立即定址(自訂指令)

注意

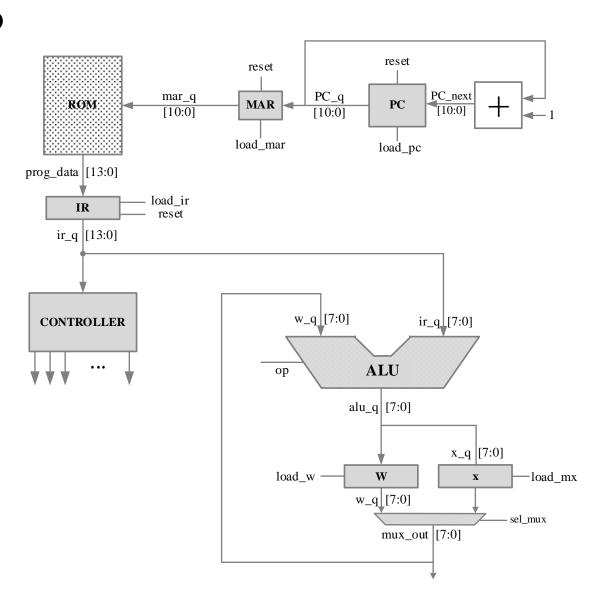
1. 完成後舉手 demo 即可

● 實驗說明:

新增一個 X 暫存器,和 W 暫存器一樣都是 8 個 bit 新增一個多工器在 X 暫存器和 W 暫存器後面實現以下指令

指令	opcode	動作	備註
MOVLW	IR[13:8]=6'b11_0000	W<=IR[7:0]	
ADDLW	IR[13:8]=6'b11_1110	$W \le IR[7:0] + W$	
ANDLW	IR[13:8]=6'b11_1001	$W \le IR[7:0]\&W$	
MOVLX	IR[13:8]= 6'b11_0111	X<=IR[7:0]	新的
ADDLXW	IR[13:8]= 6'b00_0001	$W \le IR[7:0] + X$	新的
ANDLXW	IR[13:8]= 6'b00_0010	$W \le IR[7:0]&X$	新的

● 系統硬體架構方塊圖 (接線圖):



Program_Rom.v 程式如下

```
module Program Rom (Rom data out, Rom addr in);
    output [13:0] Rom data out;
    input [10:0] Rom addr in;
    reg
          [13:0] data;
    wire [13:0] Rom data out;
    always @ (Rom addr in)
        begin
            case (Rom addr in)
                11'h0 : data = 14'h3701; //MOVLX 1
                11'h1 : data = 14'h010C; //ADDLXW 12
                11'h2 : data = 14'h3002; //MOVLW 2
                11'h3 : data = 14'h3E02; //ADDLW 2
                11'h4 : data = 14'h3706; //MOVLX 6
                11'h5 : data = 14'h3E07; //ADDLW 7
                11'h6: data = 14'h3907; //ANDLW 7
                11'h7 : data = 14'h020E; //ANDLXW 14
                default: data = 14'h0;
            endcase
        end
     assign Rom data out = data;
endmodule
```

Program Rom.v(請由網路下載)

```
ALU 程式碼如下

//ALU
always @(*)
begin

case(op)

0: alu_q = ir_out[7:0] + mux_out;

1: alu_q = ir_out[7:0] - mux_out;

2: alu_q = ir_out[7:0] & mux_out;

3: alu_q = ir_out[7:0] | mux_out;

4: alu_q = ir_out[7:0] ^ mux_out;

5: alu_q = ir_out[7:0];

default: alu_q = ir_out[7:0] + mux_out;

endcase
end
```

● 模擬結果與結果說明:

TOP LEVEL INPUTS — /cpu_test/dk	1		<u></u>					4.	т.		<u></u>																
<pre>/cpu_test/rst</pre>	0	1 0																									
⊥ - /cpu_test/w_q	13							13),2			(4						(1),3)6	i	
-/- /cpu_test/c1/ps	5	0 1	2 3	(4)	5 (6)	(2)	4	5)6	1 2	4)5	6 1	2 3	4 (5	6 1	2 3	(4)5	6 (1	2 3	(4)5	6 (1	2 3	4 5	6 (1	2 3	4 (5	6 (1	2 3
→ /cpu_test/c1/X_q	1			(1)(6											

完成試題請舉手

w跟 x 暫存器以 10 進制表示