

复旦大学计算机科学技术学院

2021~2022 学年第 2 学期期末考试试卷

A 卷 B 卷 C 卷

课程名称: 计算机组成与体系结构 课程代码: COMP130191.01

开课院系: 计算机科学技术学院 考试形式: 线上考试(闭卷) /线上考试(开卷)

线上考试(口试)/课程论文/其他

姓名: _____ 学号: _____ 专业: _____

我已知悉学校与考试相关的纪律以及违反纪律的后果，并将严守纪律，不作弊，不抄袭，独立答题。

学生(签名):

题号	1	2	3	4	5	6	7	8	总分
得分									

(以下为试卷正文或课程论文题目)

一、

若机器 M1 和 M2 具有相同的指令集，其时钟频率分别为 1.6GHz 和 1.2GHz。在指令集中有 5 种不同类型的指令 A~E。下表给出了在 M1 和 M2 上每类指令的平均时钟周期数 CPI

机器	A	B	C	D	E
M1	1	2	2	3	4
M2	2	2	3	5	6

请回答下列问题：

- (1) M1 和 M2 的峰值 MIPS 各是多少？
- (2) 假定某程序 P 的指令序列中，5 类指令具有完全相同的指令条数。则在 M1 和 M2 上执行程序 P 时的平均时钟周期数 CPI 各是多少？程序 P 在 M1 和 M2 上运行时间的比值是多少？
(15 分)

二、

假定某计算机存储器按字节编址，CPU 从存储器中读出一个 4 字节信息 D=B2A8 8420H，该信息的内存地址为 0000 F00CH，按小端方式存放，请回答下列问题。

- (1) 该信息 D 占用了几个内存单元？这几个内存单元的地址及其内容各是什么？
- (2) 若 D 是一个 32 位无符号数，则其值是多少？（写出表达式即可，不必计算结果）
- (3) 若 D 是一个 32 位补码表示的带符号整数，则其值是多少？（写出表达式即可，不必计算结果）
- (4) 若 D 是一个 IEEE754 单精度浮点数，则其值是多少？（写出表达式即可，不必计算结果）
（注：IEEE754 单精度浮点数：32 位，1 位符号位，阶码为 8 位，bias 为 127，规格化尾数最高位 1 隐含，省 1 位）

(13 分)

三、

假设某计算机系统中，字长位 16 位，存储器宽度也是 16 位，地址为 200H 开始的一段存储区数据如表所示，当前 PC 值为 8。请写出以下寻址方式的有效地址和操作数：

- (1) 立即寻址，指令字里的立即数为 200H；
- (2) 直接寻址，指令字里的形式地址为 202H；
- (3) 间接寻址，指令字里的形式地址为 202H；
- (4) 寄存器寻址，相关寄存器值为 20AH；
- (5) 寄存器间接寻址，相关寄存器值为 20AH；
- (6) 基址寻址，基址寄存器值为 200H，指令字里的形式地址为 4H；
- (7) 相对寻址，指令字里的形式地址为 200H；

(14 分)

存储器地址	存储数据
200H	123H
202H	208H
204H	210H
206H	108H
208H	204H
20AH	205H
20CH	321H
20EH	20AH

四、

假设某计算机系统的字长为 8 位， $x=68$, $y=80$, x 和 y 分别放在寄存器 A 和 B 中，使用带标志加法器进行运算，结果放在寄存器 C 中。

- (1) 写出寄存器 A、B 的存储内容（二进制带符号数）；
- (2) 计算 $x+y$ ，写出寄存器 C 的存储内容，给出加法器的最高位进位 Cout、溢出标志 OF、符号标志 SF 的值，并判断结果的正确性。
- (3) 计算 $x-y$ ，写出寄存器 C 的存储内容，给出加法器的最高位进位 Cout、溢出标志 OF、符号标志 SF 的值，并判断结果的正确性。

(13 分)

五、

考虑条件分支指令的两种不同设计方法：

- (1) CPU1：通过比较指令设置条件码，然后测试条件码进行分支。
- (2) CPU2：在分支指令中包括比较过程。

在这两种 CPU 中，条件分支指令都占用 2 个时钟周期，而所有其他指令占用 1 个时钟周期。对于 CPU1，执行的指令中分支指令占 30%；由于每条分支指令之前都需要有比较指令，因此比较指令也占 30%。由于 CPU1 在分支时不需要比较，因此 CPU2 的时钟周期时间是 CPU1 的 1.25 倍。问：哪一个 CPU 更快？

(15 分)

六、

设有一个 15000 条指令的程序在一台时钟速率为 25MHz 的线性流水线处理机上执行。假设该指令流水线有 5 段，并且每个时钟周期发射一条指令。忽略由于转移指令和无序执行造成的损失。

- (1) 用该流水线执行这一程序，并用流过延迟与其相等的一个等效非流水线处理机执行同一程序，将两者加以比较，并计算其加速比。
- (2) 计算该流水线的吞吐率（以 MIPS 为单位）。

(10 分)

七、

若计算机主存地址为 32 位，按字节编址，cache 大小是 1KB，块大小为 32B，采用直接映射方法和写回（write back）写分配策略，则进程 P 在 cache 为空的情况下顺序地修改地址 0 到 2047 的数据，每次修改一个字节，重复 10 次，请问

- (1) 按照地址访问 cache 时，地址各个字段的作用是什么？
- (2) 缓存命中的次数是多少？假设将块写回内存或从内存中读出都算作一次内存访问的话，一共需要访问多少次内存？
- (3) 如果 cache 采用 4 路组相联和 LRU 替换算法，(2) 的结果会有改变吗？怎么改变？为什么？

(13 分)

八、

请简要论述中断响应过程中处理器应完成的任务以及中断响应的条件。
(7分)