

Memoria y ALU / Imitación de RISCv DDR4 (1.2V)

Es fundamental verificar la correcta asignación de pines y el manejo del voltaje, ya que DDR4 requiere una interfaz de alta velocidad junto con controladores de memoria específicos. Se recomienda el uso de un controlador DDR4 compatible o la implementación de un bloque de IP para gestionar la comunicación de la memoria, asegurando que el diseño cumpla con los estándares de sincronización y señalización.

Ethernet (RGMII y GEM)

Para la comunicación a través de Ethernet, se deben implementar IP cores que admitan tanto RGMII para la interfaz física como GEM para la gestión del protocolo Ethernet. El diseño debe garantizar la transmisión en tiempo real y respetar la asignación de pines conforme a los niveles de voltaje y las especificaciones de la placa.

I2C y UART

El uso de IP blocks o módulos pre-diseñados en Verilog facilita la integración de estos protocolos. Estos bloques deben estar optimizados para gestionar la comunicación con sensores y otros dispositivos periféricos de manera eficiente.

HDMI y VGA

En caso de requerir salidas de video en tiempo real, es necesario integrar bloques de IP que permitan la generación de señales HDMI y VGA. Es importante considerar la sincronización, el manejo del buffer y la resolución deseada para obtener una salida de video estable y de calidad.

Verilog y Vivado con IP Blocks

La organización del proyecto debe realizarse en módulos utilizando Verilog, aprovechando las capacidades de Vivado para la síntesis y simulación de cada parte del diseño. Se recomienda la integración de IP blocks ya existentes siempre que sea posible, con el fin de acelerar el desarrollo y garantizar la compatibilidad con los estándares de la industria.