

1ª Questão) Relaciona a coluna da esquerda com a coluna da direita

- | | | |
|------------------------|-----|--|
| (I) Multicore | () | Múltiplos pipelines que operam em paralelo |
| (II) Superpipeline | () | Execução de instruções fora de ordem em um pipeline. |
| (III) Superescalar | () | Pipelines com grande número de estágios. |
| (IV) Pipeline dinâmico | () | Múltiplos processadores compartilhando um espaço de endereços. |
| (V) Multiprocessadores | () | Múltiplos processadores em um único encapsulamento |

2ª Questão) Identificar as situações de dependência (WAW, WAR, RAW) na seguinte sequência de código, do MIPS64:

DIVD F1, F3, F5
ADDD F4, F1, F9
SD F4, 0(R1)
SUBD F1, F10, F14
MULD F9, F10, F8

3ª Questão) Assinale verdadeiro (V) ou falso (F).

- () RISC apresenta poucos formatos de instrução e muitos registradores de uso genérico, enquanto CISC possui instruções de vários comprimentos (no mesmo conjunto)
- () Arquitetura superpipeline baseia-se no aumento das unidades funcionais de forma que seja possível executar mais de uma instrução em cada ciclo de relógio
- () Na RISC a complexidade está no compilador, enquanto na CISC a complexidade está no microprograma
- () Uma arquitetura super-escalar consiste em aumentar o número de estágios da pipeline, conseguindo diminuir Tcc e aumentar a frequência de relógio
- () Arquitetura vetorial especifica uma série de operações a realizar em vários dados, numa só instrução
- () Uma arquitetura com grau de super-escalaridade igual a 2 apresenta 2 ciclos de penalização (5 instruções) nos saltos previstos incorretamente
- () Programas compilados para arquitetura CISC possuem garantia que serão menores que os compilados para RISC.
- () No mecanismo de write back uma escrita modifica o dado na cache e memória juntos
- () No caso em que não há escalonamento dinâmico, as instruções são emitidas pela ordem com que são geradas pelo compilador, executadas pela mesma ordem e terminadas ainda em ordem
- () Tamanhos e posições das instruções são fixos e alinhados de acordo com o tamanho de uma palavra em RISC

4ª Questão) Considere o conjunto de instruções abaixo

					Latência
I1	div	F6	F6	F4	4
I2	lw	F2	45(R3)		1
I3	mult	F0	F2	F4	3

6ª Questão) Mostrar o resultado do uso do algoritmo de Tomasulo, com os mesmos números de ciclos para a mesma sequência de instruções da questão anterior.

