

**ET13a (El computador SISC Von Neumann)****Exercicis per avaluar objectius de nivell B****(\*) Exercici 13.1**

Determineu els valors dels registres i els senyals de control en els 16 primers cicles de l'execució del següent fragment de programa en el processador SISC vonNewmann. La primera instrucció que s'executa és la que està a la posició 0x1000 de la memòria.

| Memòria |                           |
|---------|---------------------------|
| adreça  | MEM <sub>w</sub> [adreça] |
| 0x1000  | MOVI R2, 0x64             |
| 0x1002  | LD R2, 2(R2)              |
| 0x1004  | CMPLT R1, R1, R2          |
| 0x1006  | BNZ R1, -3                |

| Memòria |                           |
|---------|---------------------------|
| adreça  | MEM <sub>w</sub> [adreça] |
| 0x0060  | 0x3900                    |
| 0x0062  | 0xAF01                    |
| 0x0064  | 0x0000                    |
| 0x0066  | 0x0060                    |
| 0x0068  | 0x38F1                    |
| 0x006A  | 0x234A                    |

| Registres      |           |
|----------------|-----------|
| R <sub>x</sub> | Contingut |
| R1             | 0x8454    |
| R2             | 0x5656    |
| R3             | 0xFFFF    |
| R4             | 0x0000    |
| R5             | 0x0002    |
| R6             | 0x0006    |

Ompliu la següent taula amb el valor que tenen els senyals de control al final de cada cicle (just abans d'arribar el flanc ascendent del rellotge) i el contingut del registres en cada cicle. Poseu "X" a les senyals i als registres RA i RB sempre que el seu valor sigui desconegut o no importi. En canvi, a la resta de registres només poseu X quan el seu valor sigui desconegut. Els continguts del registres i dels senyals de més de 3 bits poseu-los en hexadecimal.

|              | <b>Cicle 1</b> | <b>Cicle 2</b> | <b>Cicle 3</b> | <b>Cicle 4</b> | <b>Cicle 5</b> | <b>Cicle 6</b> | <b>Cicle 7</b> | <b>Cicle 8</b> |
|--------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| <i>Estat</i> |                |                |                |                |                |                |                |                |
| @A           |                |                |                |                |                |                |                |                |
| @B           |                |                |                |                |                |                |                |                |
| Pc/Ra        |                |                |                |                |                |                |                |                |
| Rb/N         |                |                |                |                |                |                |                |                |
| OP           |                |                |                |                |                |                |                |                |
| F            |                |                |                |                |                |                |                |                |
| Pi/I/a       |                |                |                |                |                |                |                |                |
| @D           |                |                |                |                |                |                |                |                |
| WrD          |                |                |                |                |                |                |                |                |
| Wr-Out       |                |                |                |                |                |                |                |                |
| Rd-In        |                |                |                |                |                |                |                |                |
| Wr-Mem       |                |                |                |                |                |                |                |                |
| Ldlr         |                |                |                |                |                |                |                |                |
| LdPc         |                |                |                |                |                |                |                |                |
| Byte         |                |                |                |                |                |                |                |                |
| Alu/R@       |                |                |                |                |                |                |                |                |
| R@/Pc        |                |                |                |                |                |                |                |                |
| N            |                |                |                |                |                |                |                |                |
| ADDR-IO      |                |                |                |                |                |                |                |                |
| IR           |                |                |                |                |                |                |                |                |
| RA           |                |                |                |                |                |                |                |                |
| RB           |                |                |                |                |                |                |                |                |
| R@           |                |                |                |                |                |                |                |                |
| PC           |                |                |                |                |                |                |                |                |
| R1           |                |                |                |                |                |                |                |                |
| R2           |                |                |                |                |                |                |                |                |

|              | <b>Cicle 9</b> | <b>Cicle 10</b> | <b>Cicle 11</b> | <b>Cicle 12</b> | <b>Cicle 13</b> | <b>Cicle 14</b> | <b>Cicle 15</b> | <b>Cicle 16</b> |
|--------------|----------------|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|
| <i>Estat</i> |                |                 |                 |                 |                 |                 |                 |                 |
| @A           |                |                 |                 |                 |                 |                 |                 |                 |
| @B           |                |                 |                 |                 |                 |                 |                 |                 |
| Pc/Ra        |                |                 |                 |                 |                 |                 |                 |                 |
| Rb/N         |                |                 |                 |                 |                 |                 |                 |                 |
| OP           |                |                 |                 |                 |                 |                 |                 |                 |
| F            |                |                 |                 |                 |                 |                 |                 |                 |
| Pi/I/a       |                |                 |                 |                 |                 |                 |                 |                 |
| @D           |                |                 |                 |                 |                 |                 |                 |                 |
| WrD          |                |                 |                 |                 |                 |                 |                 |                 |
| Wr-Out       |                |                 |                 |                 |                 |                 |                 |                 |
| Rd-In        |                |                 |                 |                 |                 |                 |                 |                 |
| Wr-Mem       |                |                 |                 |                 |                 |                 |                 |                 |
| Ldlr         |                |                 |                 |                 |                 |                 |                 |                 |
| LdPc         |                |                 |                 |                 |                 |                 |                 |                 |
| Byte         |                |                 |                 |                 |                 |                 |                 |                 |
| Alu/R@       |                |                 |                 |                 |                 |                 |                 |                 |
| R@/Pc        |                |                 |                 |                 |                 |                 |                 |                 |
| N            |                |                 |                 |                 |                 |                 |                 |                 |
| ADDR-IO      |                |                 |                 |                 |                 |                 |                 |                 |
| IR           |                |                 |                 |                 |                 |                 |                 |                 |
| RA           |                |                 |                 |                 |                 |                 |                 |                 |
| RB           |                |                 |                 |                 |                 |                 |                 |                 |
| R@           |                |                 |                 |                 |                 |                 |                 |                 |
| PC           |                |                 |                 |                 |                 |                 |                 |                 |
| R1           |                |                 |                 |                 |                 |                 |                 |                 |
| R2           |                |                 |                 |                 |                 |                 |                 |                 |

**ET13b (El computador SISC Von Neumann)****Exercicis per avaluar objectius de nivell B****(\*) Exercici 13.2**

Ompliu el contingut de la taula per als 16 primers cicles de l'execució del codi de l'exercici 13.1. Indiqueu, per cada cicle/fila de la taula, l'adreça de la ROM\_OUT que s'accedeix en aquest cicle, el seu contingut i el estat del graf que li correspon.

| Cicle | Adreça ROM<br>(en decimal) |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       | Estat |
|-------|----------------------------|-----|----|-------|------|-------|-----|------|------|-------|--------|-------|------|---------|---------|-----|-----|------|------|-----|----|----|----|-------|-------|-------|
|       |                            | Bnz | Bz | WrMem | RdIn | WrOut | WrD | Ldlr | Byte | R@/Pc | Alu/R@ | Pc/Ra | Rb/N | P/i//a1 | P/i//a0 | OP1 | OP0 | MxN1 | MxN0 | MxF | F2 | F1 | F0 | Mx@D1 | Mx@D0 |       |
| 1     |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 2     |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 3     |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 4     |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 5     |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 6     |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 7     |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 8     |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 9     |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 10    |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 11    |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 12    |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 13    |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 14    |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 15    |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |
| 16    |                            |     |    |       |      |       |     |      |      |       |        |       |      |         |         |     |     |      |      |     |    |    |    |       |       |       |

**(\*) Exercici 13.3.**

Ompliu el contingut, en hexadecimal, de la ROM\_Q+ per les adreces indicades en cada fila de la taula. Poseu X quan no importi quin és l'estat següent.

| Adreça<br>(Hexa) | Contingut<br>(hexa) |
|------------------|---------------------|
| 000              | 01                  |
| ...              | ...                 |
| 02A              |                     |
| 02B              |                     |
| ...              | ...                 |
| 035              |                     |
| ...              | ...                 |
| 0AE              |                     |
| 0AF              |                     |
| ...              | ...                 |
| 188              |                     |
| ...              |                     |
| 222              |                     |

### (\*) Exercici 13.4.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción BLTU, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: BLTU Ra, Rb, N6  
Semántica:  $PC = PC + 2$ ; if (Ra < Rb)  $PC = PC + SE(N6)$ ;  
Formato: 1011 aaa bbb nnnnnn

### Exercici 13.5.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción ADD3, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: ADD3 Rd, Ra, Rb  
Semántica:  $Rd = Rd + Ra + Rb$ ;  
Formato: 1011 aaa bbb ddd xxx

### (\*) Exercici 13.6.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción ADD4, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: ADD4 Rd, Ra, Rb, Rc  
Semántica:  $Rd = Rd + Ra + Rb + Rc$ ;  
Formato: 1011 aaa bbb ddd ccc

### Exercici 13.7.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción SETC, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: SETC Rd, Ra, Rb  
Semántica: Si el resultado de  $Ra + Rb$  es mayor o igual que  $2^{16}$  escribe en Rd un 1  
si no escribe un 0  
Formato: 1011 aaa bbb ddd xxx

### Exercici 13.8.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción OUTI, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: OUTI N8, M4  
Semántica:  $OUTPUT[N8] = SE(M4)$   
Formato: 1011 mmmm nnnnnnnn

### Exercici 13.9.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción INTEST, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: INTEST N8  
Semántica:  $PC = PC + 2$ ; if (INPUT[N8] == 0)  $PC = PC - 2$ ;  
Formato: 1011 xxx 0 nnnnnnnn

## ET13c (El computador SISC Von Neumann) Exercicis per avaluar objectius de nivell A

### (\*) Exercici 13.10.

Calculeu el temps del camí crític del computador SISC vonNewmann per a cadascun dels estats següents. Indiqueu també la suma dels temps de propagació de cada bloc per el que passa el camí.

| Estat | Tc | Suma de temps de propagació |
|-------|----|-----------------------------|
| F     |    |                             |
| Addi  |    |                             |
| Bnz   |    |                             |
| Movhi |    |                             |
| Ld    |    |                             |

### Exercici 13.11.

Calculeu el temps d'execució (en u.t.) dels següents programes SISA quan s'executen al SISC Harvard unicycle i von Neumann. Calculeu P per a que sigui certa la frase: el programa s'executa un P % més lent al computador von Neumann que al Harvard unicycle.

Nota: Per aquest exercici el temps de cycle és de 3.000 u.t. pel computador unicycle mentre que al von Neumann es de 1.200 u.t.

Suposeu que el contingut de la paraula de la adreça 0x1000 conté el valor 43.

a)

```

MOVI R0, 0x00
MOVHI R0, 0x10
LD R1, 0(R0)
MOVI R3, 0
MOVI R4, 0x01
MOVI R5, 16
MOVI R6, -1
AND R2, R1, R4
ADD R3, R3, R2
SHL R1, R1, R6
ADDI R5, R5, -1
BNZ R5, -5
OUT 3, R3
    
```

b) Aquest programa fa el mateix que el de l'apartat a, però de manera més eficient.

```

MOVI R0, 0x00
MOVHI R0, 0x10
LD R1, 0(R0)
MOVI R3, 0
MOVI R4, 0x01
MOVI R6, -1
AND R2, R1, R4
ADD R3, R3, R2
SHL R1, R1, R6
BNZ R1, -4
OUT 3, R3
    
```

### (\*) Exercici 13.12.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción MOV<sub>M</sub>, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: MOV<sub>M</sub> Rd, Ra, Rb

Semántica:  $Rb \leftarrow MEM_w[Ra] ; MEM_w[Rd] \leftarrow Rb$

Copia la palabra de memoria direccionada por Ra a la posición de memoria que indica Rd, usando Rb como registro temporal.

Formato: 1011 aaa bbb ddd xxx

### (\*) Exercici 13.13.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción MUL, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: MUL Rd, Ra, Rb

Semántica:  $Rd \leftarrow Ra * Rb$

Escribe en Rd el producto de Ra por Rb, suponiendo que  $Ra > 0$  y que  $Rd = 0$ , sin controlar la posibilidad de desbordamiento. Para realizar el producto sumamos a Rd, Ra veces Rb.

Formato: 1011 aaa bbb ddd xxx

### Exercici 13.14.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción MOV<sub>V</sub>, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: MOV<sub>V</sub> Rd, Ra, Rb, Rc

Semántica: Copia las Rb palabras almacenadas en memoria a partir de la dirección que indica Ra a partir de la dirección que se indica en Rd. Usa Rc como registro temporal.

Formato: 1011 aaa bbb ddd ccc

### (\*) Exercici 13.15.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción AND<sub>BR</sub>, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: AND<sub>BR</sub> Rd, Ra, Rb, Rk

Semántica:  $Rd = 0 ; Rd[Rk_{3:0}] = Ra[Rk_{3:0}] \cdot Rb[Rk_{3:0}]$

NOTAS: El símbolo  $\cdot$  es la operación lógica AND.  $Rk_{3:0}$  es un número natural de 4 bits almacenado en los cuatro bits de menor peso de Rk.  $Rd[Rk_{3:0}]$  indica el bit  $Rk_{3:0}$  del registro Rd.

Formato: 1011 aaa bbb ddd kkk

### Exercici 13.16.

Modificad el SISC Von Neumann para que sea capaz de ejecutar la nueva instrucción AND<sub>BI</sub>, además de las 25 instrucciones SISA originales, efectuando las mínimas modificaciones del hardware.

Sintaxis ensamblador: AND<sub>BI</sub> Rd, Ra, Rb, k

Semántica:  $Rd = 0 ; Rd[k] = Ra[k] \cdot Rb[k]$

NOTAS: El símbolo  $\cdot$  es la operación lógica AND. k es un número natural de 4 bits.  $Rd[k]$  indica el bit k del registro Rd.

Formato: 110k aaa bbb ddd kkk