

## ET3a (Introducció als Circuits Lògics Combinacionals)

### Exercicis per avaluar objectius de nivell B

**Objectius:** 3.1, 3.2, 3.3, 3.4 i 3.5.

#### Exercici 3.1 (Objectiu 3.1)

Defineix amb les teves pròpies paraules què és un circuit lògic combinacional.

#### Exercici 3.2 (Objectiu 3.2)

Fes la taula de veritat que correspon als circuits següents.

##### Pregunta a

Sigui una funció  $f$  de 3 variables  $x$ ,  $y$  i  $z$ . Fes la taula de veritat d'aquesta funció sabent que ha de valdre 1 quan es compleixi una o més de les següents condicions:

- $x = 0$  o  $y = 1$  (Nota: interpreteu aquesta "o" com una "o exclusiva")
- $y = 1$  i  $z = 0$
- $x = 1$ ,  $y = 0$  i  $z = 1$

##### Pregunta b

Es disposa de dues caixes fortes electròniques, A i B. Cadascuna de les caixes té un senyal associat,  $x_A$  i  $x_B$  respectivament, que val 1 quan la caixa és oberta i 0 quan és tancada.

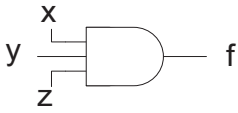
Es disposa també d'un interruptor general que té un senyal associat  $ig$ , que val 1 si l'interruptor està tancat i 0 si està obert.

Es vol construir un sistema d'alarma contra robatoris, que genera un senyal de sortida  $s$ . Aquest senyal ha de valdre 1 quan alguna caixa forta estigui oberta i l'interruptor no estigui tancat. Completa la taula de veritat de la funció  $s = f(x_A, x_B, ig)$ .

#### Exercici 3.3 (Objectiu 3.3)

##### Pregunta a

Completa la següent taula de portes lògiques bàsiques.

Nom	Dibuix	Taula de veritat															
Not																	
																	
		<table> <tr> <th>x</th><th>y</th><th>f</th></tr> <tr> <td>0</td><td>0</td><td>0</td></tr> <tr> <td>0</td><td>1</td><td>1</td></tr> <tr> <td>1</td><td>0</td><td>1</td></tr> <tr> <td>1</td><td>1</td><td>1</td></tr> </table>	x	y	f	0	0	0	0	1	1	1	0	1	1	1	1
x	y	f															
0	0	0															
0	1	1															
1	0	1															
1	1	1															

##### Pregunta b

Una porta AND de  $n$  entrades val 1 quan...

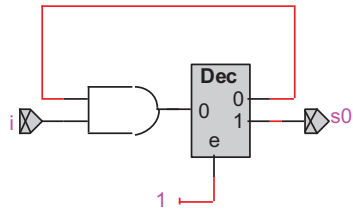
##### Pregunta c

Una porta OR de  $n$  entrades val 1 quan...

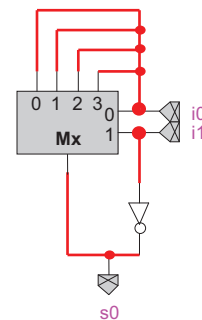
### Exercici 3.4 (Objectiu 3.4)

Indica per a cada un dels següents circuits si és un CLC vàlid o no. En cas que no ho siguin encercla al dibuix el punt on es produeix el problema.

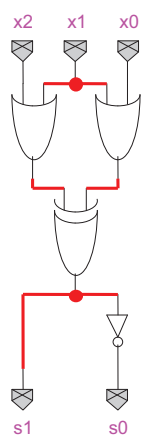
#### Pregunta a



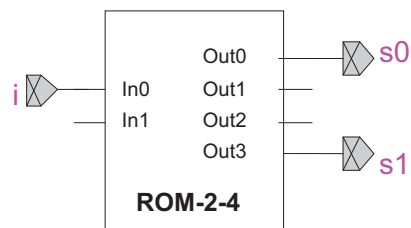
#### Pregunta b



#### Pregunta c



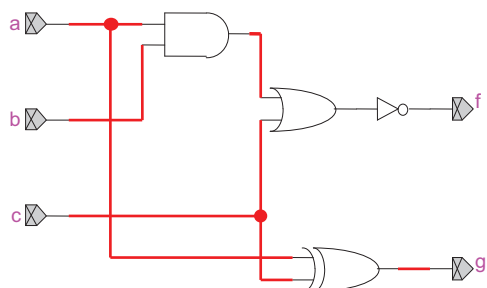
#### Pregunta d



### Exercici 3.5 (Objectiu 3.5)

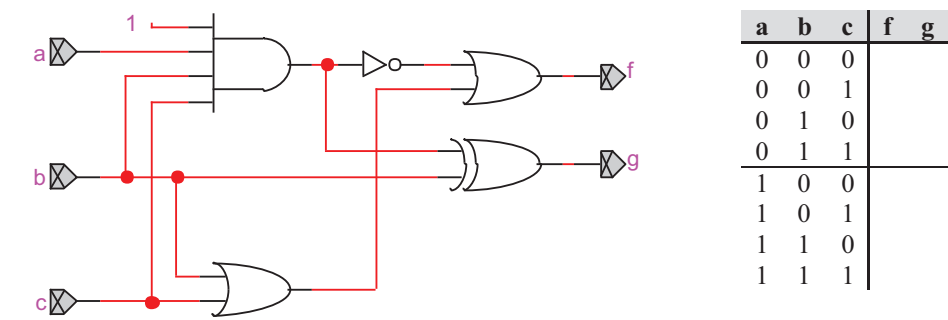
Escriu la taula de veritat dels senyals de sortida  $f$  i  $g$  en funció de les entrades  $a$ ,  $b$  i  $c$  per a cada un d'aquests circuits.

#### Pregunta a



a	b	c	f	g
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Pregunta b



**ET3b (Síntesi i Anàlisi de Circuits Lògics Combinacionals)****Exercicis per avaluar objectius de nivell B****Objectius:** 3.6, 3.7, 3.8, 3.9, 3.10, 3.11, 3.14, 3.15 i 3.16.**Exercici 3.6** (Objectiu 3.6.1)

Expressa com a suma de mintermes la funció que té la següent taula de veritat

**Pregunta a**

x	y	w
0	0	1
0	1	1
1	0	0
1	1	0

**Pregunta b**

x	y	z	w
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

**Exercici 3.7** (Objectius 3.6.1 i 3.6.2)

Expressa com a suma de mintermes cada una de les sortides d'un CLC de les quals et donem la seva taula de veritat i, per a cada una, dibuixa el circuit combinacional que la calcula usant síntesi en suma de mintermes.

**Pregunta a**

x	y	z	w
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

**Pregunta b**

x	y	z	w2	w1	w0
0	0	0	0	1	0
0	0	1	0	0	0
0	1	0	0	0	0
0	1	1	0	1	0
1	0	0	0	0	0
1	0	1	1	1	0
1	1	0	1	0	0
1	1	1	0	0	1

**Exercici 3.8** (Objectiu 3.7)**Pregunta a**

Emparella els següents blocs combinacionals amb les corresponents descripcions de les seves funcionalitats

BlocsFuncions

Multiplexor  
 $2^n-1$

Treu un 1 per la sortida que té el número que està codificat a l'entrada i 0 per la resta.

Descodificador  
 $n-2^n$

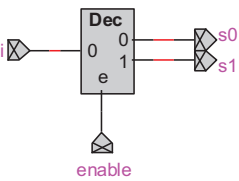
Treu un 1 a la sortida quan hi ha un nombre imparell d'entrades que valen 1.

Porta XOR de  
n entrades

Copia a la sortida el valor de l'entrada que té el número que codifiquen les entrades de control.

**Pregunta b**

Completa la següent taula de blocs combinacionals.

Nom	Dibuix	Taula de veritat
Xor-2		
		
Mx-2-1		

**Exercici 3.9** (Objectiu 3.8)

Dibuixa l'esquema lògic del CLC que té com a taula de veritat la que s'especifica a cada pregunta i que està format per un decodificador i portes Or.

**Pregunta a**

La taula de veritat de l'exercici 3.7.a.

**Pregunta b**

La taula de veritat següent:

x	y	z	w1	w0
0	0	0	0	1
0	0	1	0	0
0	1	0	0	1
0	1	1	1	1
1	0	0	1	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	0

**Exercici 3.10** (Objectiu 3.9)

Describeu el funcionament d'una ROM. Dibuixa l'esquema intern que modela una memòria ROM mitjançant un descodificador, una matriu d'interconnexió i portes Or.

**Exercici 3.11.** (Objectiu 3.10)

Quina mida ha de tenir com a mínim una ROM per poder implementar un circuit qualsevol amb  $n$  entrades i  $k$  sortides? Indica explícitament el nombre de paraules i el nombre de bits per paraula.

**Exercici 3.12.** (Objectiu 3.11)

Implementa amb una ROM els CLCs que tenen com a taula de veritat la que s'indica a cada pregunta.

**Pregunta a.**

La taula de veritat de l'exercici 3.6.b.

**Pregunta b.**

La taula de veritat de l'exercici 3.7.b.

**Exercici 3.13.** (Objectiu 3.14)

Llista els axiomes que defineixen l'àlgebra de Boole.

## ET3b (Àlgebra de Boole)

### Exercicis per avaluar objectius de nivell A

(Recordeu que l'objectiu amb l'asterisc cal fer-lo a casa i portar-lo resolt a classe)

#### Exercici 3.14. (Objectiu 3.15)

Demostra els teoremes donats a cada pregunta a partir de la següent llista de teoremes i axiomes de l'àlgebra de Boole:

$$\begin{aligned}x + y &= y + x \\x + !x &= 1 \\x \cdot 1 &= x \\x + x &= x \\x(y + z) &= xy + xz\end{aligned}$$

#### Pregunta a.

$$x!yz + xy!z + xyz = xy + xz$$

#### Pregunta b.

$$xy!w + !zw + !x!z + x!y!z!w = xyz!w + !z$$

#### (\*) Exercici 3.15. (Objectiu 3.16)

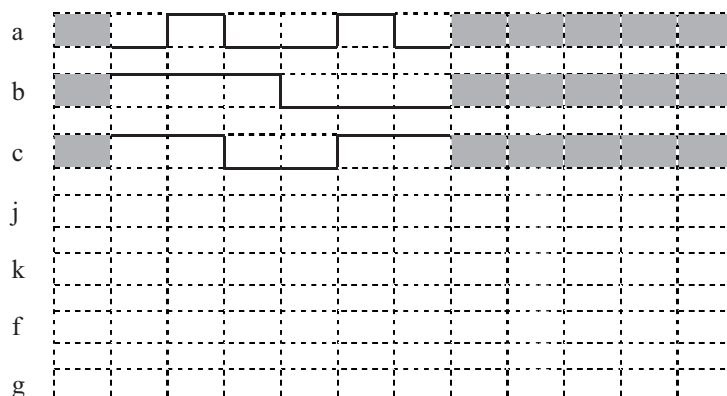
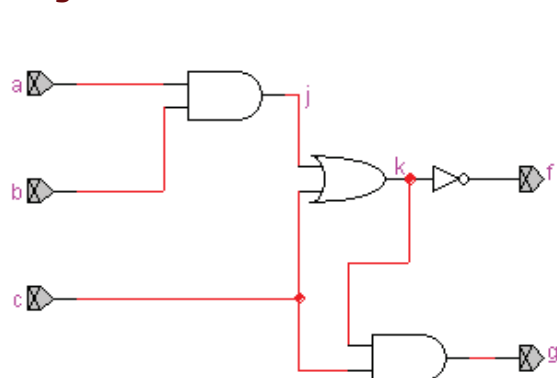
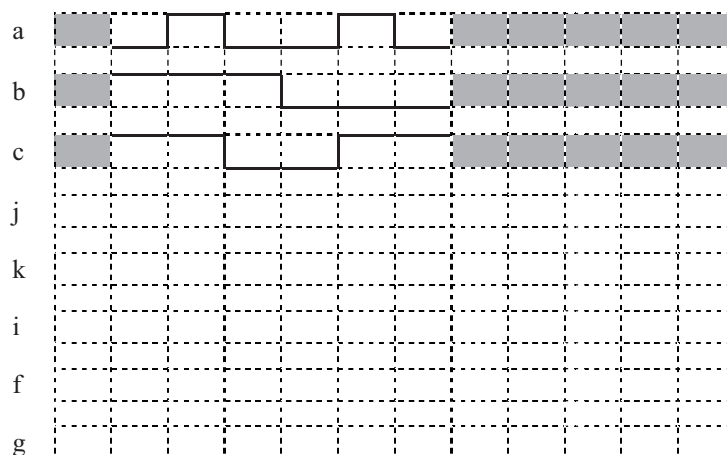
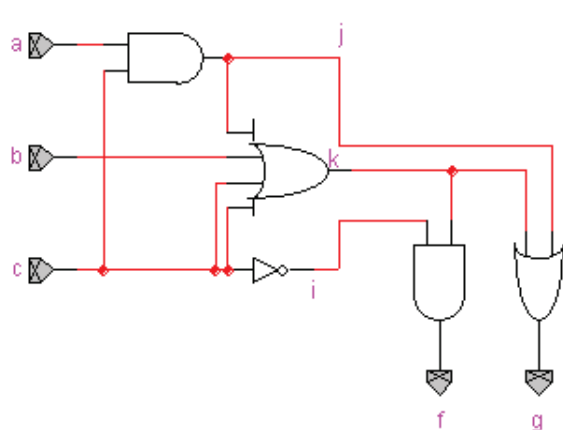
A partir de la següent taula de veritat, dibuixa un circuit amb portes Not, And-2 i Or-2 que l'implementi. Aquest circuit s'ha de correspondre directament a una expressió algebraica resultant de manipular l'expressió en suma de mintermes fent servir els mateixos axiomes i teoremes de l'àlgebra de Boole de l'exercici 3.14. El circuit ha de tenir un màxim de 5 portes lògiques.

x	y	z	w
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

**ET3c (Anàlisi temporal dels Circuits Lògics Combinacionals i Algebra de Boole)****Exercicis per avaluar objectius de nivell B****Objectius:** 3.12, 3.13 i 3.17.**Exercici 3.16.** (Objectiu 3.12)

Completa el cronograma per a cada un dels circuits que mostrem a continuació. Les lletres  $j, k$  i  $i$  fan referència a nodes entremitjos de cada circuit. Cada columna del cronograma representa 10 ut. Els quadrats en gris indiquen que el valor concret del senyal no el sabem. Els retards dels dispositius lògics que apareixen als circuits són els següents:

$T(\text{Not})=10\text{ut}$ ,  $T(\text{Or-2})=20\text{ut}$ ,  $T(\text{And-2})=20\text{ut}$ ,  $T(\text{Or-4})=40\text{ut}$ .

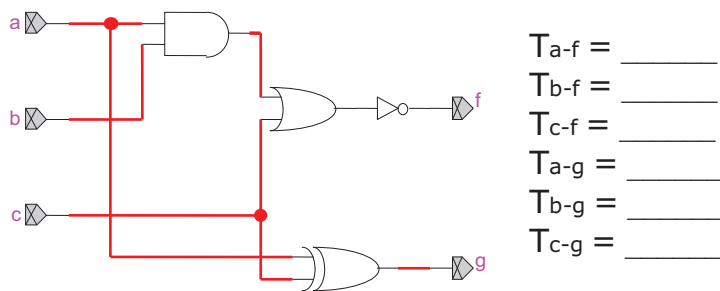
**Pregunta a.****Pregunta b.****Exercici 3.17.** (Objectiu 3.13)

Per a cada un dels circuits que es mostra a continuació, indica els temps de propagació de cada entrada a cada sortida. Si des d'una entrada a una sortida no hi ha camí, parlar del seu retard no té sentit, així que posa N/A en aquest cas. Els retards dels dispositius lògics que apareixen als circuits són els següents:

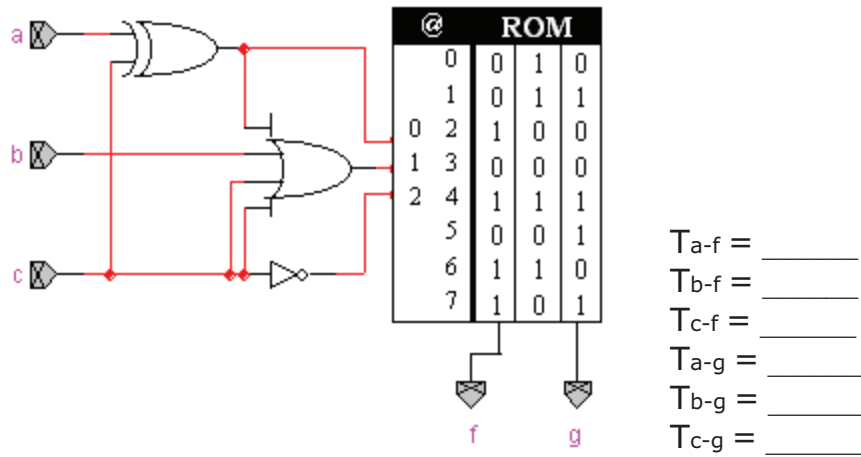
$T(\text{Not})=10\text{ut}$ ,  $T(\text{Mx2-1})=40\text{ut}$ ,  $T(\text{Or-2})=10\text{ut}$ ,  $T(\text{And-2})=20\text{ut}$ ,  $T(\text{Xor-2})=30\text{ut}$ ,  $T(\text{Or-4})=30\text{ut}$ ,  $T(\text{Dec-1-2})=50\text{ut}$ ,  $T(\text{ROM})=120\text{ut}$ .



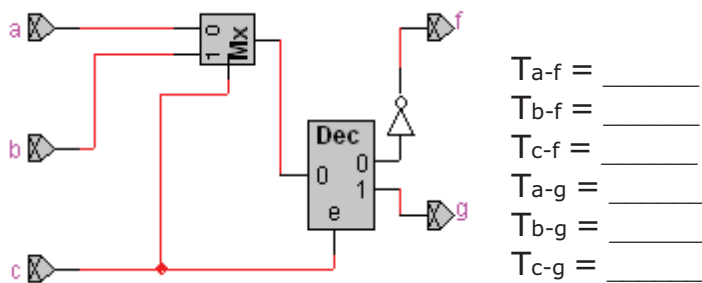
**Pregunta a.**



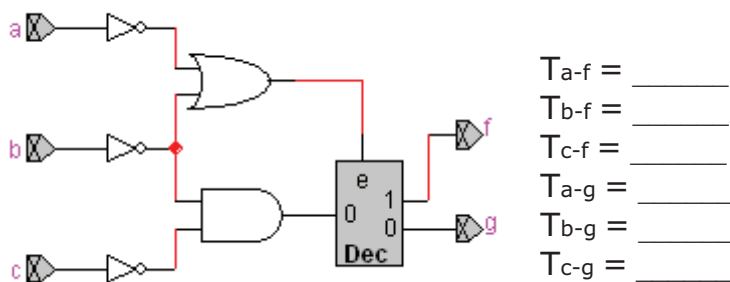
**Pregunta b.**



**Pregunta c.**



**Pregunta d.**



**Exercici 3.18.** (Objectiu 3.17)

A partir de la següent taula de veritat, obtingueu l'expressió mínima en suma de productes mitjançant un mapa de Karnaugh.

x	y	z	w
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

## Solucions ET3 (Introducció als Circuits Lògics Combinacionals)

### Exercici 3.1.

Un circuit lògic combinacional és aquell en el qual el valor dels senyals de sortida depèn exclusivament dels valors dels senyals d'entrada en un moment determinat. El valor de la sortida pot modificar-se amb un cert retard respecte als canvis a les entrades.

### Exercici 3.2.

#### Pregunta a.

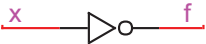
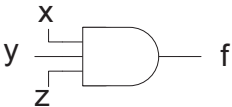
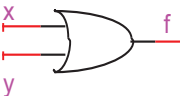
x	y	z	f
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

#### Pregunta b.

X <sub>A</sub>	X <sub>B</sub>	ig	s
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

### Exercici 3.3.

#### Pregunta a.

Nom	Dibuix	Taula de veritat																																				
Not		<table><tr><th>x</th><th>f</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	x	f	0	1	1	0																														
x	f																																					
0	1																																					
1	0																																					
And-3		<table><tr><th>x</th><th>y</th><th>z</th><th>f</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>	x	y	z	f	0	0	0	0	0	0	1	0	0	1	0	0	0	1	1	0	1	0	0	0	1	0	1	0	1	1	0	0	1	1	1	1
x	y	z	f																																			
0	0	0	0																																			
0	0	1	0																																			
0	1	0	0																																			
0	1	1	0																																			
1	0	0	0																																			
1	0	1	0																																			
1	1	0	0																																			
1	1	1	1																																			
Or-2		<table><tr><th>x</th><th>y</th><th>f</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	x	y	f	0	0	0	0	1	1	1	0	1	1	1	1																					
x	y	f																																				
0	0	0																																				
0	1	1																																				
1	0	1																																				
1	1	1																																				

#### Pregunta b.

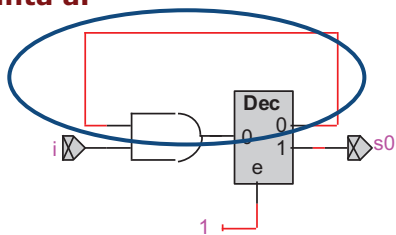
Una porta AND de n entrades val 1 quan totes n entrades valen 1.

#### Pregunta c.

Una porta OR de n entrades val 1 quan una o més de les n entrades val 1.

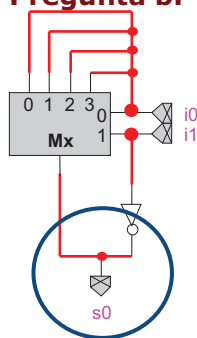
### Exercici 3.4.

#### Pregunta a.



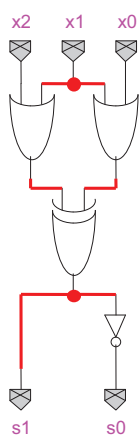
No és vàlid, hi ha retroalimentació en una de les entrades de la porta AND.

#### Pregunta b.



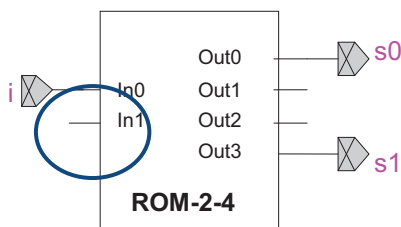
No és vàlid, hi ha dues sortides connectades al mateix cable.

#### Pregunta c.



És vàlid.

#### Pregunta d.



No és vàlid, el bloc ROM-2-4 té una entrada a l'aire.

### Exercici 3.5

#### Pregunta a.

a	b	c	f	g
0	0	0	1	0
0	0	1	0	1
0	1	0	1	0
0	1	1	0	1
1	0	0	1	1
1	0	1	0	0
1	1	0	0	1
1	1	1	0	0

#### Pregunta b.

a	b	c	f	g
0	0	0	1	0
0	0	1	1	0
0	1	0	1	1
0	1	1	1	1
1	0	0	1	0
1	0	1	1	0
1	1	0	1	1
1	1	1	1	0

### Exercici 3.6.

#### Pregunta a.

$$w = !x!y + !xy$$

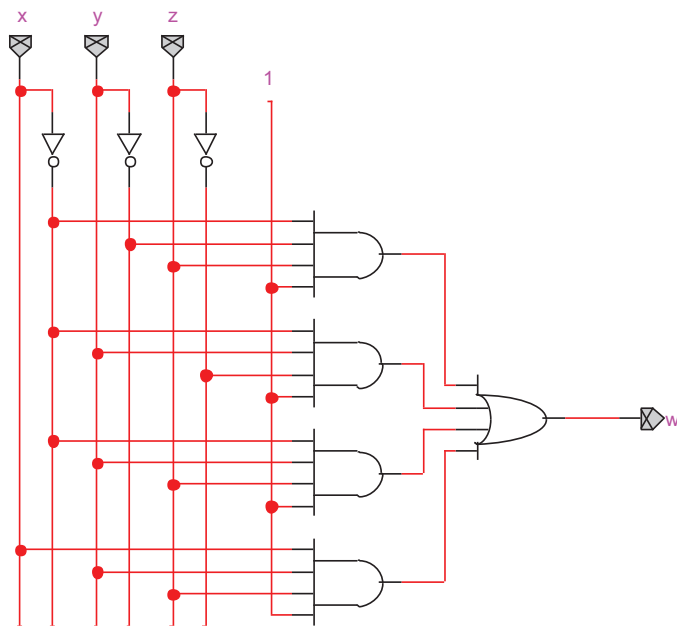
#### Pregunta b.

$$w = x!y!z + xy!z + xyz$$

### Exercici 3.7.

#### Pregunta a.

$$w = !x!yz + !xy!z + !xyz + xyz$$

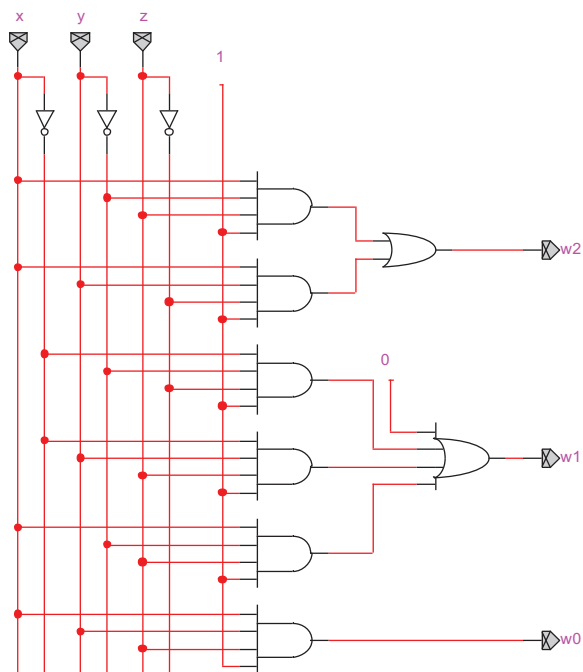


#### Pregunta b.

$$w2 = x!yz + xy!z$$

$$w1 = !x!y!z + !xyz + x!yz$$

$$w0 = xyz$$

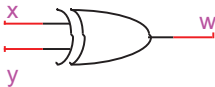
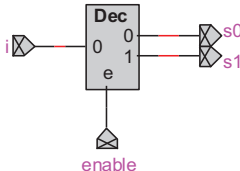
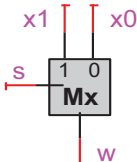


### Exercici 3.8.

#### Pregunta a.

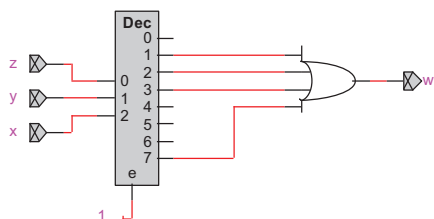
Blocs	Funcions
Multiplexor $2^n-1$	Copia a la sortida el valor de l'entrada que té el número que codifiquen les entrades de control.
Descodificador $n-2^n$	Treu un 1 per la sortida que té el número que està codificat a l'entrada i 0 per la resta.
Porta XOR de n entrades	Treu un 1 a la sortida quan hi ha un nombre imparell d'entrades que valen 1.

#### Pregunta b.

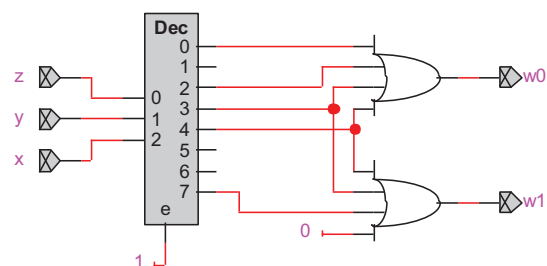
Nom	Dibuix	Taula de veritat																																				
Xor-2		<table><tr><th>x</th><th>y</th><th>w</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	x	y	w	0	0	0	0	1	1	1	0	1	1	1	0																					
x	y	w																																				
0	0	0																																				
0	1	1																																				
1	0	1																																				
1	1	0																																				
Dec-1-2		<table><tr><th>enable</th><th>i</th><th>s0</th><th>s1</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td></tr></table>	enable	i	s0	s1	0	0	0	0	0	1	0	0	1	0	1	0	1	1	0	1																
enable	i	s0	s1																																			
0	0	0	0																																			
0	1	0	0																																			
1	0	1	0																																			
1	1	0	1																																			
Mx-2-1		<table><tr><th>s</th><th>x0</th><th>x1</th><th>w</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>	s	x0	x1	w	0	0	0	0	0	0	1	0	0	1	0	1	0	1	1	1	1	0	0	0	1	0	1	1	1	1	0	0	1	1	1	1
s	x0	x1	w																																			
0	0	0	0																																			
0	0	1	0																																			
0	1	0	1																																			
0	1	1	1																																			
1	0	0	0																																			
1	0	1	1																																			
1	1	0	0																																			
1	1	1	1																																			

### Exercici 3.9.

#### Pregunta a.

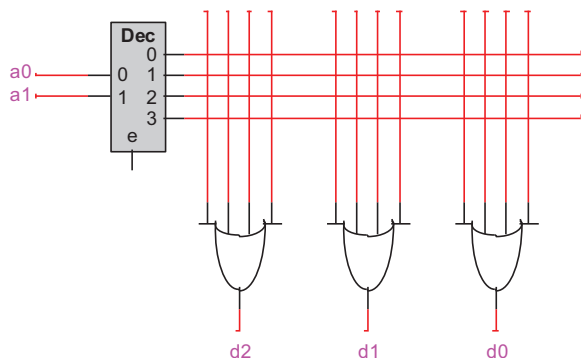


#### Pregunta b.



### Exercici 3.10.

Una ROM és una memòria només de lectura (Read Only Memory). Donada una combinació de valors de les entrades (adreça), genera per la sortida la paraula (d'un o més bits) corresponent a l'adreça.

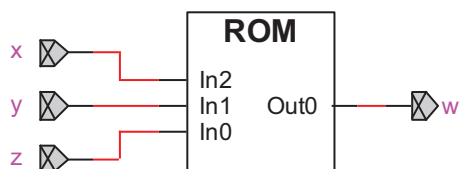


### Exercici 3.11.

Ha de tenir  $2^n$  paraules de k bits per paraula.

### Exercici 3.12.

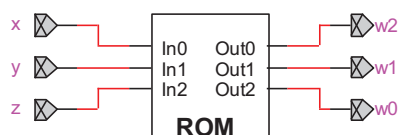
#### Pregunta a.



Contingut de la ROM (@ codificada amb els senyals d'entrada In2, In1, In0 en aquest ordre):

@	Out0
0	0
1	0
2	0
3	0
4	1
5	0
6	1
7	1

#### Pregunta b.



Contingut de la ROM ROM (@ codificada amb els senyals d'entrada In2, In1, In0 en aquest ordre):

@	Out2	Out1	Out0
0	0	1	0
1	0	0	0
2	0	0	0
3	0	1	0
4	0	0	0
5	1	1	0
6	1	0	0
7	0	0	1

**Exercici 3.13.**

$X \cdot 0 = 0$   
 $X + 1 = 1$   
 $X + 0 = X$   
 $X \cdot 1 = X$   
 $X \cdot !X = 0$   
 $X + !X = 1$

**Exercici 3.16.**

**Pregunta a.**

a	
b	
c	
j	
k	
f	
g	

**Pregunta b.**

a	
b	
c	
j	
k	
i	
f	
g	

**Exercici 3.17.**

**Pregunta a.**

$T_{a-f} = 40ut$   
 $T_{b-f} = 40ut$   
 $T_{c-f} = 20ut$   
 $T_{a-g} = 30ut$   
 $T_{b-g} = N/A$   
 $T_{c-g} = 30ut$



**Pregunta b.**

Ta-f= 180ut  
 Tb-f= 150ut  
 Tc-f= 180ut  
 Ta-g= 180ut  
 Tb-g= 150ut  
 Tc-g= 180ut

**Pregunta c.**

Ta-f= 100ut  
 Tb-f= 100ut  
 Tc-f= 100ut  
 Ta-g= 90ut  
 Tb-g= 90ut  
 Tc-g= 90ut

**Pregunta d.**

Ta-f= 70ut  
 Tb-f= 80ut  
 Tc-f= 80ut  
 Ta-g= 70ut  
 Tb-g= 80ut  
 Tc-g= 80ut

**Exercici 3.18**

	y=0		y=1	
	z=0	z=1	z=0	z=1
x=0	0	1	1	1
x=1	0	1	1	0

$$w = !x \cdot y + z$$