0V7670C-V3模块脚定义简要说明. txt

注: SCCB写地址0x42, 读地址0x43

具体细节请参考0V7670.pdf

1脚 2 3 4 5 6 7 8 空	VCC GND SCL SDA VSYNC HREF PCLK XCLK	地 SCL SDA VSYNC HSYNC PCLK XVCLK	2.5v3.0V (可提供2.9V5V的版本 提前定货) 模块内部带上拉电阻 I 模块内部带上拉电阻 I/0 帧同步 0 行同步 0 像素时钟 0 主时钟输入 I (带24MHZ晶振的模块此脚为NC/需要定货 悬
9 10 11 12 13 14 16 16	D7 D6 D5 D4 D3 D2 D1	DOUT7 DOUT6 DOUT5 DOUT4 DOUT3 DOUT2 DOUT1 DOUT0	像素数据 0 像素数据 0 像素数据 0 像素数据 0 像素数据 0 像素数据 0 像素数据 0
		nitip	像素数据 0 像素数数据 0 像素素数据 0 像素素数据 0 像素素数据 0