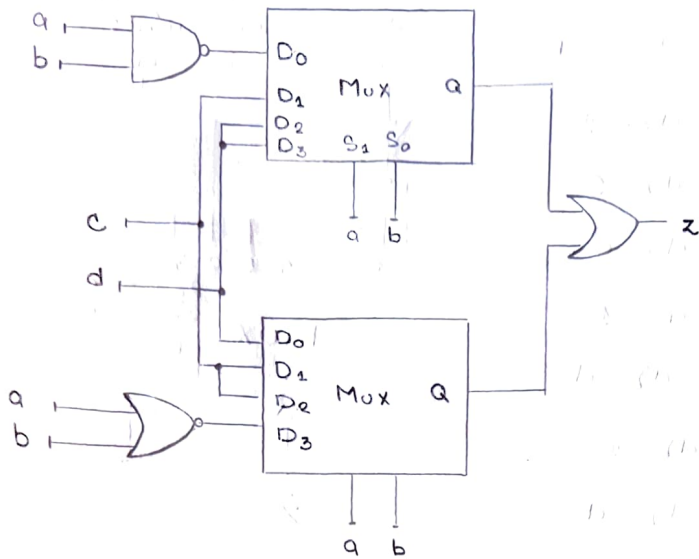


1. Dado el siguiente circuito :



9. Determine la función Z :

- para 4 inputs (a,b,c,d) se obtiene una tabla de $2^4 = 16$ combinaciones.

	a	b	c	d	Z
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	0
15	1	1	1	1	1

Tabla de verdad del Mux

	a	b	Q
0	0	0	D ₀
1	0	1	D ₁
2	1	0	D ₂
3	1	1	D ₃

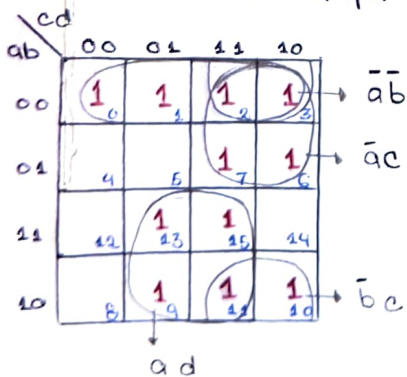
1. Para 0, 1, 2 y 3, según la tabla de verdad del Mux el resultado será D₀. La función de D₀ es : $(\overline{a} \cdot \overline{b}) + d$

2. Para 4, 5, 6 y 7, el Mux arrojará D₁. y la ecuación es : c

3. Para 8, 9, 10 y 11, los Mux arrojan D₂. y la ecuación es : d + c

4. Para 12, 13, 14 y 15, D₃ sería : d + $\overline{(a+b)}$

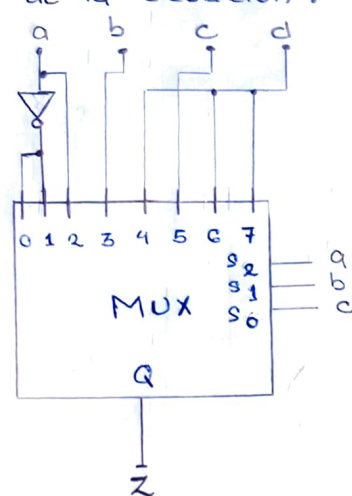
- Definimos los mapas de Karnaugh :



$$Z = \bar{a}\bar{b} + \bar{a}c + bc + ad$$

b. Implemente con un multiplexor de 8 canales: $\bar{a}\bar{b} + \bar{a}c + \bar{b}c + ad$
 - utilizando a, b y c como entradas ($2^3 = 8$) y a la parte $\bar{a}\bar{b} + \bar{a}c + \bar{b}c$ de la ecuación:

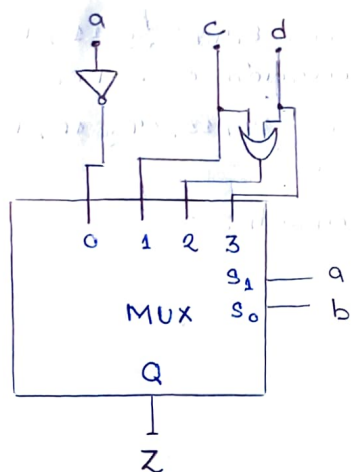
	a	b	c	F	
0	0	0	0	1	$\rightarrow 1 + (0 \cdot d) = 1$
1	0	0	1	1	$\rightarrow 1 + (0 \cdot d) = 1$
2	0	1	0	0	$\rightarrow 0 + (0 \cdot d) = 0$
3	0	1	1	1	$\rightarrow 1 + (0 \cdot d) = 1$
4	1	0	0	0	$\rightarrow 0 + (1 \cdot d) = d$
5	1	0	1	1	$\rightarrow 1 + (1 \cdot d) = 1$
6	1	1	0	0	$\rightarrow 0 + (1 \cdot d) = d$
7	1	1	1	0	$\rightarrow 0 + (1 \cdot d) = d$



c. Implemente z con un multiplexor de 4 canales:

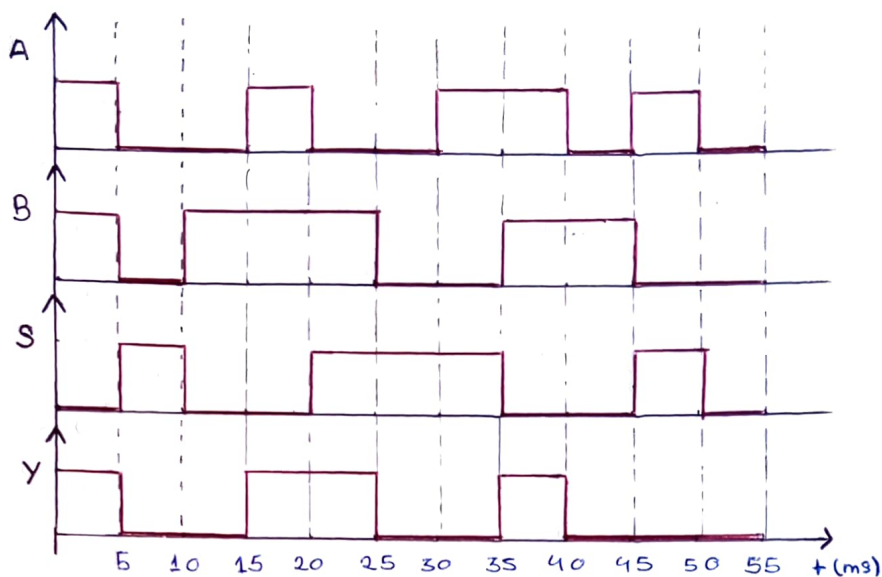
- utilizando a y b como entradas ($2^2 = 4$) y sólo al término $\bar{a}\bar{b}$ de la ecuación para la tabla de verdad, obtenemos:

	a	b	F	
0	0	0	1	$\rightarrow 1 + (1 \cdot c) + (1 \cdot c) + (0d) = 1 + c + c + 0 = 1$
1	0	1	0	$\rightarrow 0 + (1c) + (0c) + (0d) = 0 + c + 0 + 0 = c$
2	1	0	0	$\rightarrow 0 + (0c) + (1c) + (1d) = 0 + 0 + c + d = c + d$
3	1	1	0	$\rightarrow 0 + (0c) + (0c) + (1d) = 0 + 0 + 0 + d = d$

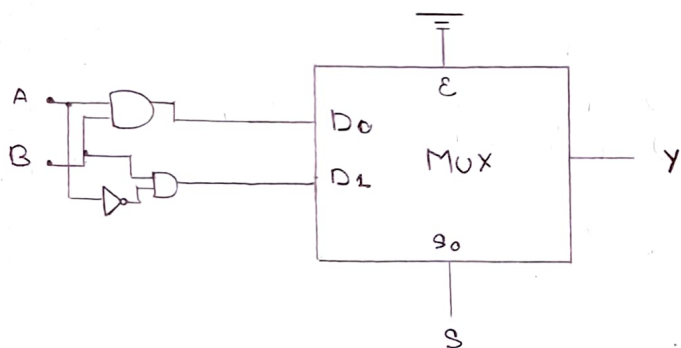


2. Dado el siguiente tren de pulsos a las entradas de un circuito, construir un circuito con multiplexores de 2:1 con entrada de habilitación en alto que represente dicha salida.

A	B	S	Y	
0	0	0	0	0
0	0	1	0	1
0	1	0	0	2
0	1	1	1	3
1	0	0	X	4
1	0	1	0	5
1	1	0	1	6
1	1	1	X	7



- Entradas del MUX 2:1 \rightarrow A y B.
- selector = S.
- E = Fuente Vcc.



- para el selector en 0 ($S=0$), D_0 debe ser 1; es decir, Y debe ser igual a 0, según lo descrito en la siguiente tabla:

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

$$D_0 = AB$$

- para el selector en 1 ($S=1$), D_1 debe ser 1 según lo descrito en la siguiente tabla:

A	B	Y
0	0	0
0	1	1
1	0	0
1	1	0

$$D_1 = \bar{A}B$$