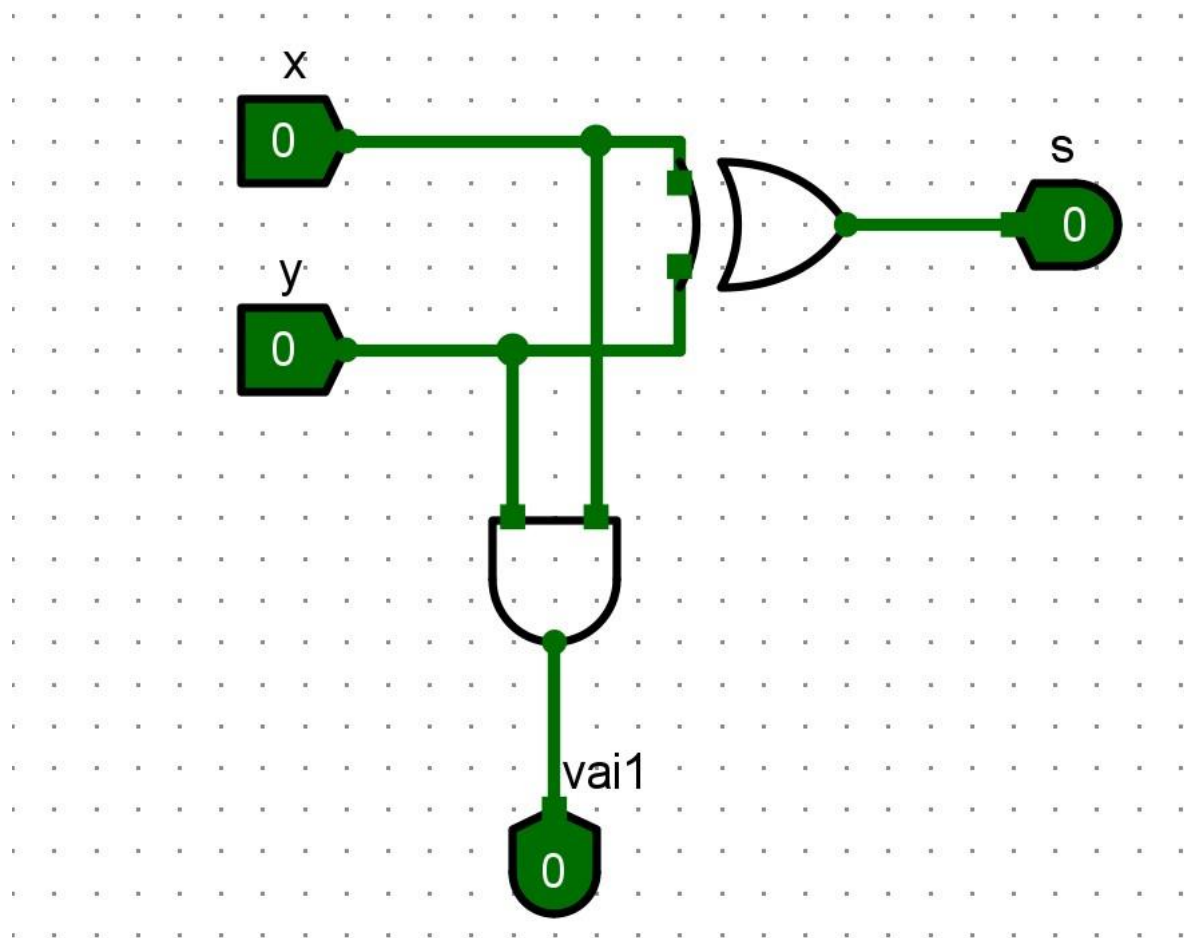


## Arquitetura de Computadores 2 - Exercício Prático 1

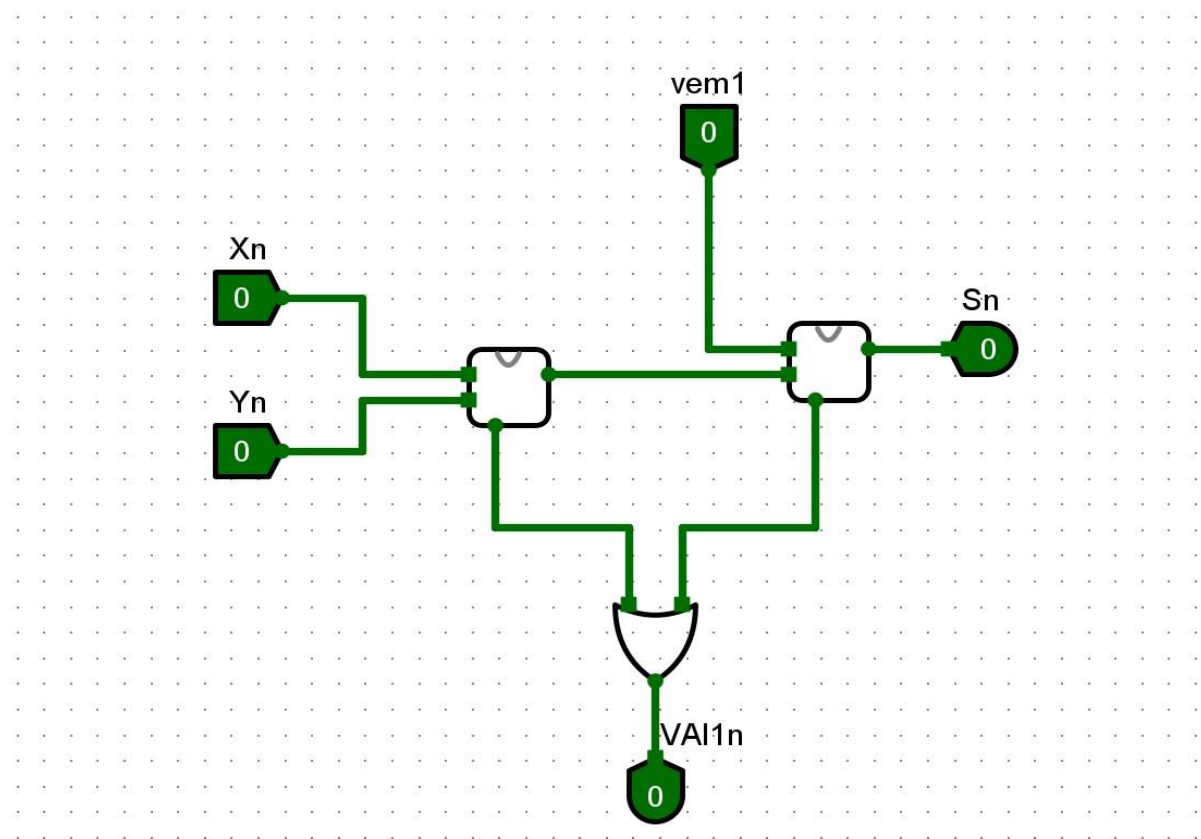
Victor Souza Lima – 835287

- LOGISIM

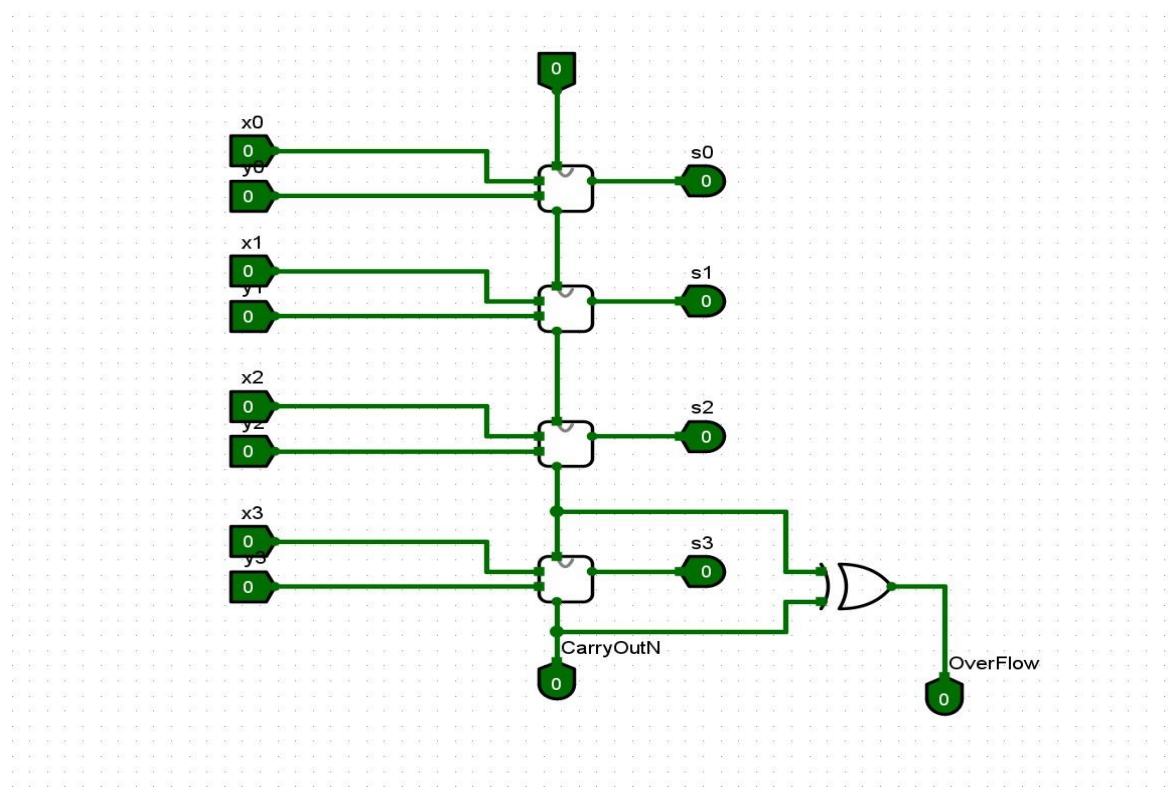
-Circuito Meia Soma



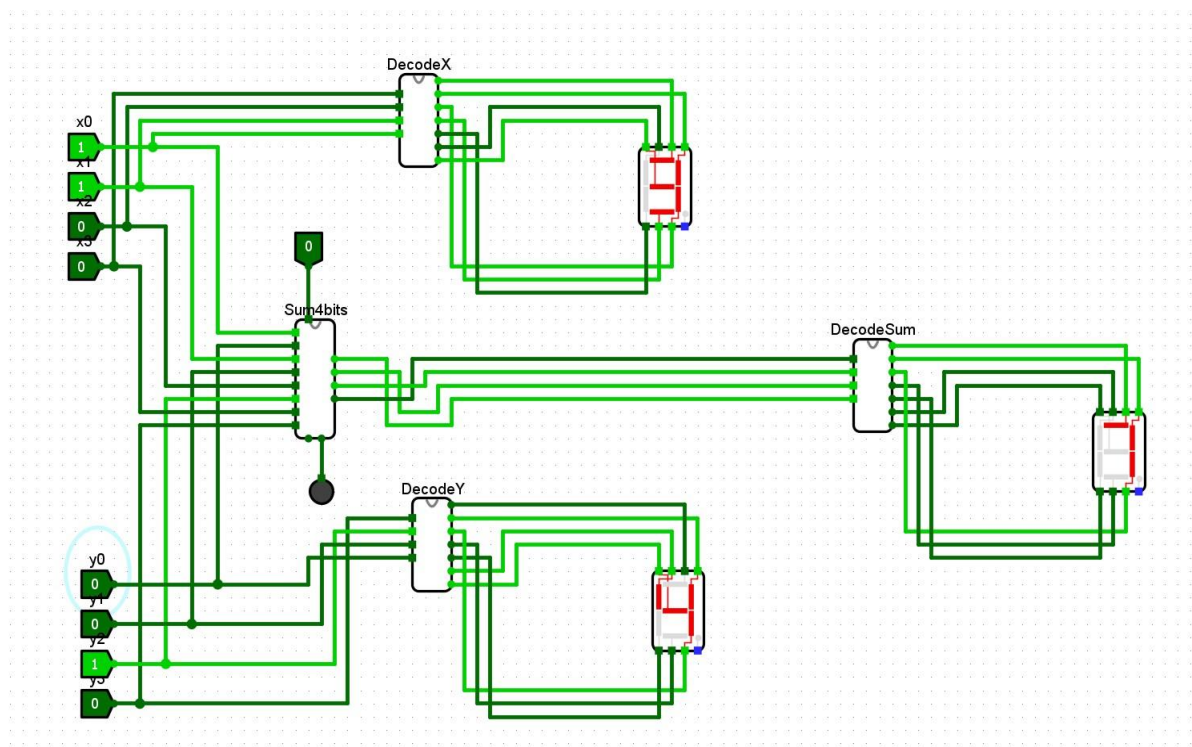
### -Circuito Soma Completa



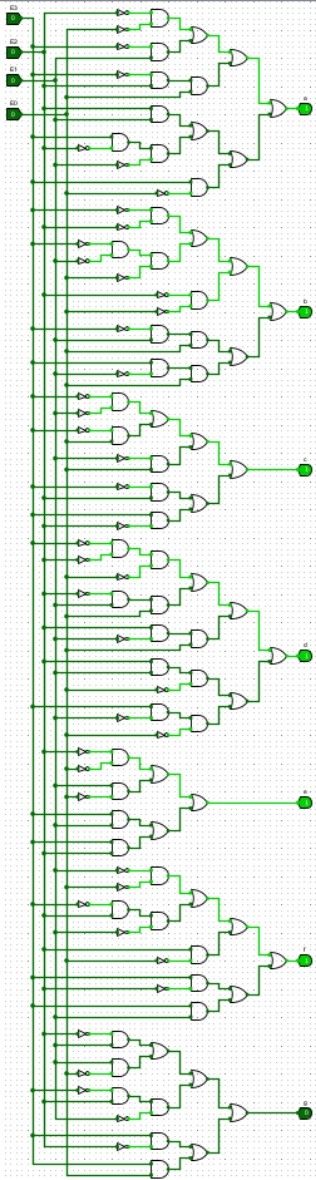
### -Circuito Somador de 4 bits



-Circuito 4 bits com decodificadores ligados aos displays



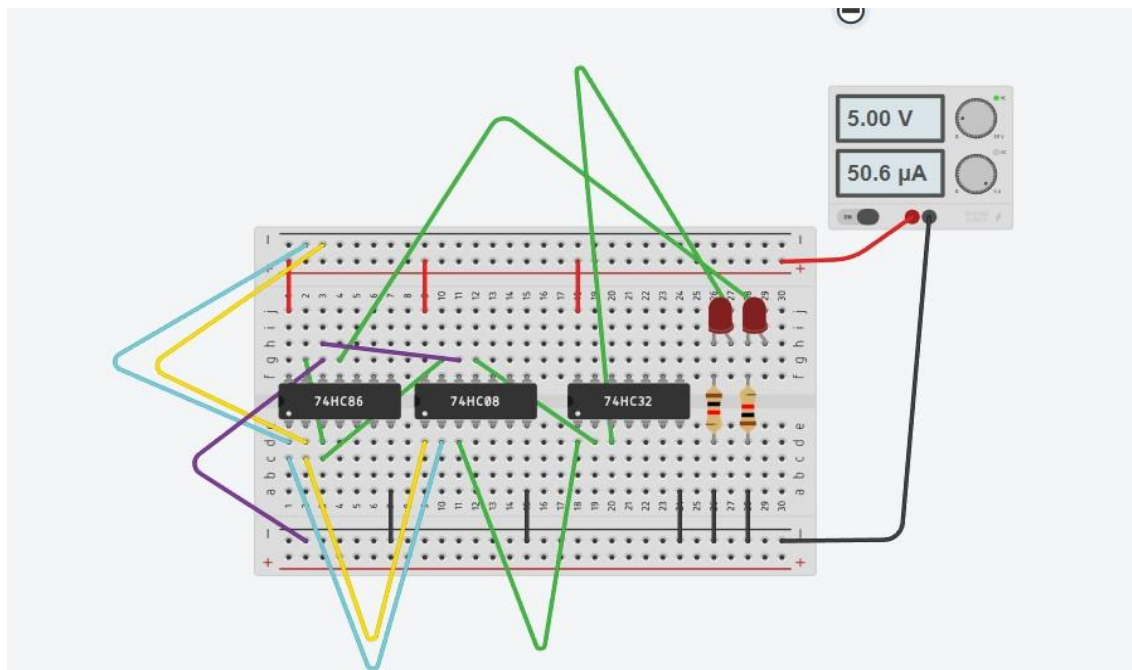
-Lógica dos decodificadores



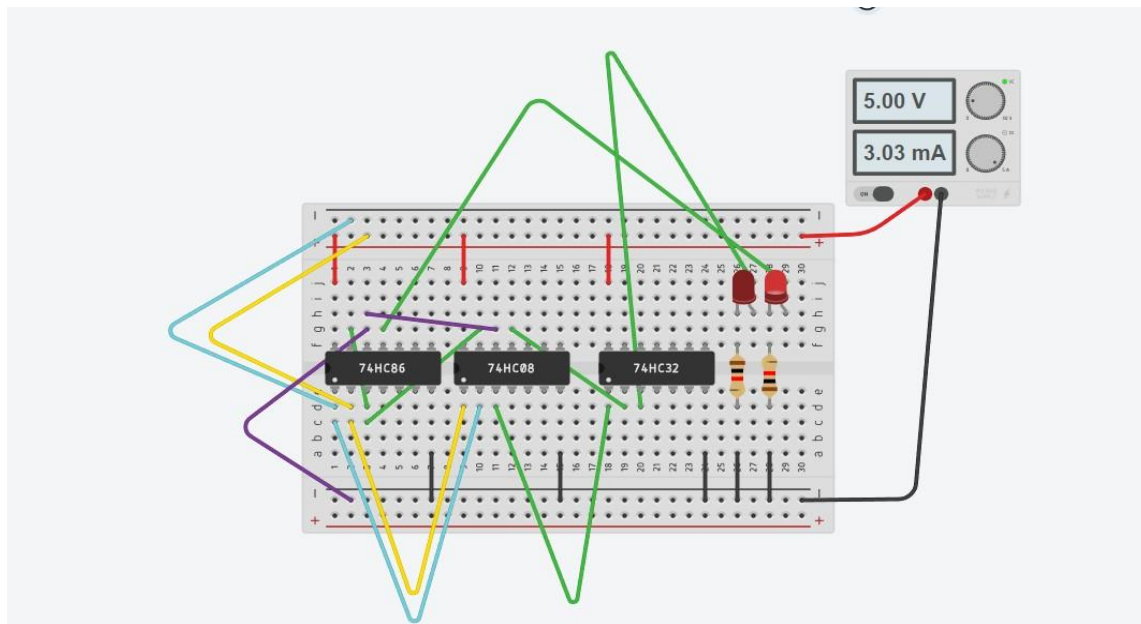
- TINKERCAD

Somador Completo de 1 bit:

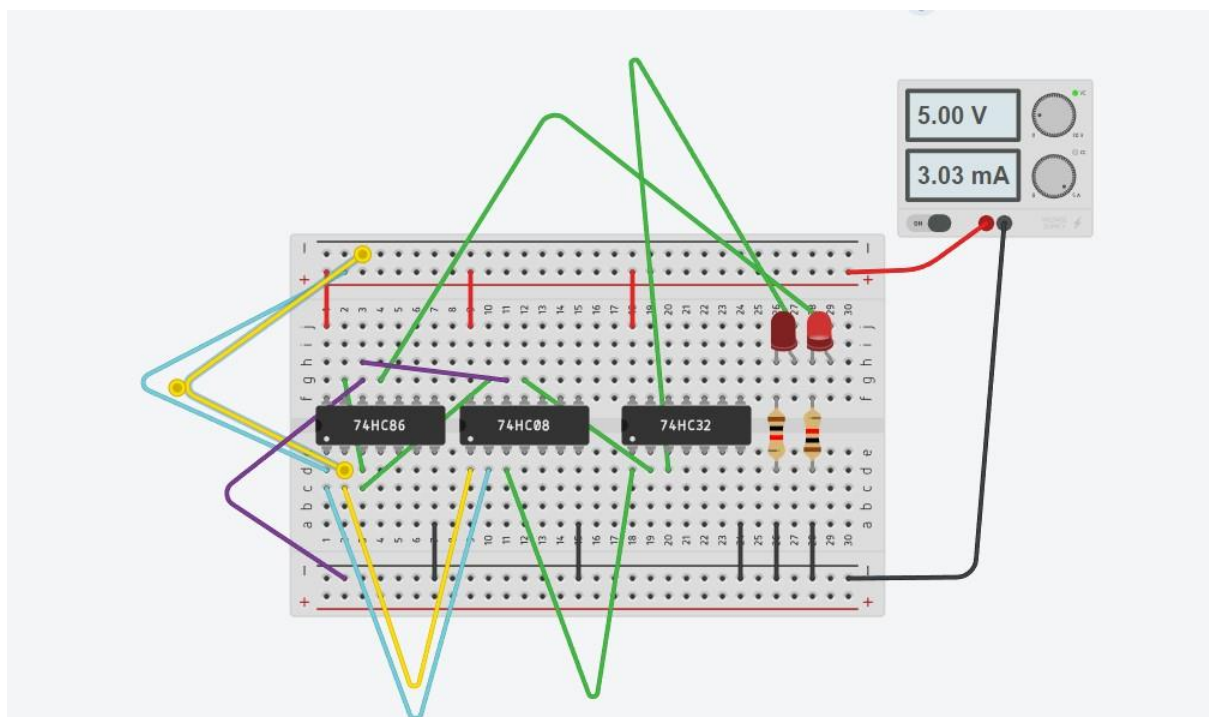
- 0+0:



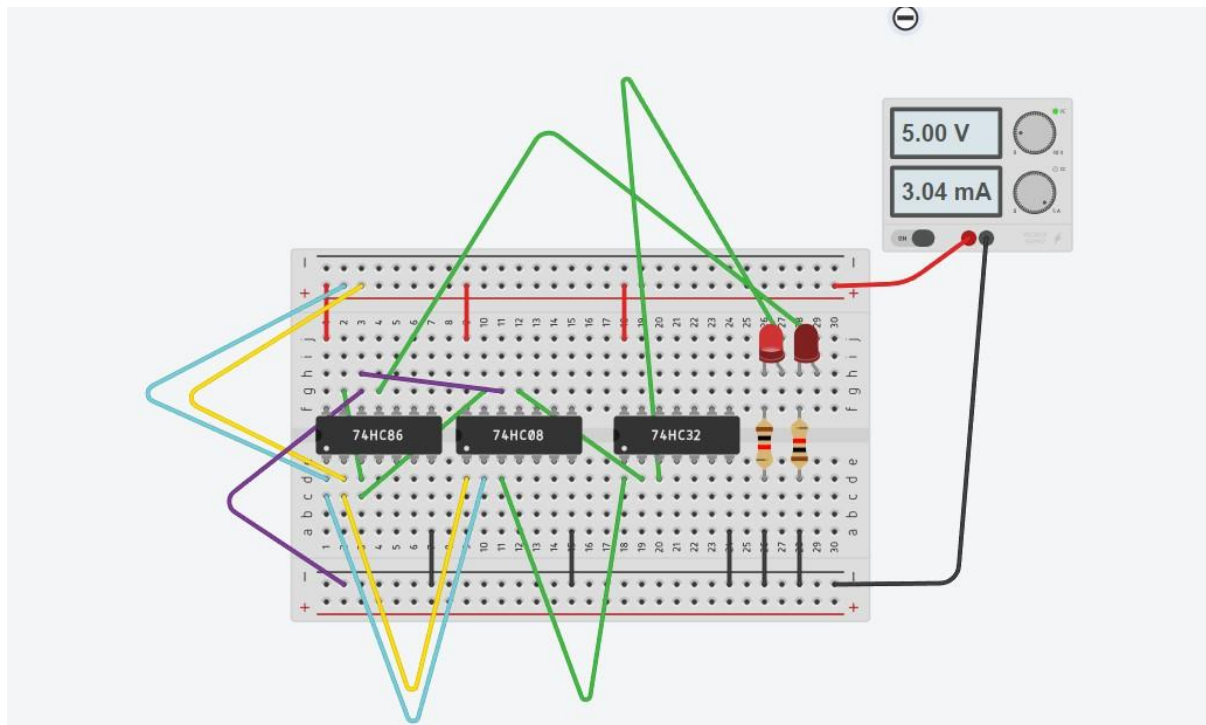
- 0+1:



- 1+0:



- 1+1:



- PERGUNTAS

2) Qual o problema de tempo associado a esse tipo de somador (pense no carry), considere o atraso médio de cada porta lógica de 10 ns.

Resp: Por ter várias portas sequenciais, o tempo de execução aumenta consideravelmente. Uma vez que um sinal deve “esperar” o outro para liberar uma resultante.

3) Qual o tempo necessário para a computação de uma soma e do vai um em um somador de 4 bits.

Resp: Considerando que cada porta possui atraso de 10 ns, o tempo gasto para passar pelo primeiro somador seria de 30 ns.

Sinal 1 --> 10 ns até a porta or do CarryOut (1 and)

Sinal 2 --> 20 ns até a porta or do CarryOut (1 xor , 1 and)

Sinal1 or Sinal2 = + 10 ns;

Total = 30 ns;

Para calcular o atraso dos 4 somadores, devemos considerar os circuitos paralelos:

No instante  $t_0$ , todos os sinais estão no mesmo ponto;

No instante  $t_1$ , os Sinais $1_n$  já estão na porta ou antes do CarryOut, e os Sinais $2_n$  passaram pela primeira porta xor;

Para que os Sinais $2_n$  passem pela porta and e caminhem para o anterior ao CarryOut, é necessário receber o sinal do CarryIn, este que chega após 20 ns;

Portanto, dado um Somador de Nbits, temos que o atraso total se dá pela seguinte fórmula:

$$\text{Atraso}(N) = 30 + 20 \cdot N - 1 \quad , N = \text{numero de bits do somador}$$

$$\text{Para 4 bits} \rightarrow \text{Atraso}(4) = 30 + 20 \cdot (4 - 1) = 90 \text{ ns}$$

4) O que seria necessário para um somador de 32 bits ?

Utilizando a fórmula desenvolvida na questão anterior:

$$\text{Atraso}(N) = 30 + 20 \cdot N - 1$$

$$\text{Atraso}(32) = 30 + 20 \cdot (32 - 1)$$

$$= 30 + 620$$

$$= 650 \text{ ns}$$

5) Considerando esses tempos acima, calcule a frequência de operação de um somador de 32 bits.

Seja a frequência  $F = 1/T$ , T em ns, temos que:



$$\begin{aligned}
 F &= 1/650 * 10^{(-9)} \\
 &= 1/6,5 * 10^{(-7)} \\
 &= 10^{7/6,5} \\
 &= (10/6,5) * 10^6 \text{ hz} \\
 &\approx 1,538 \text{ mhz}
 \end{aligned}$$

6) Você consegue propor alguma forma de tornar essa soma mais veloz?

Utilizando a tabela verdade de um somador de Nbits, podemos determinar uma expressão lógica através dos mintermos (SoP), de forma que, se aumentarmos o número de entradas, podemos então paralelizar o circuito.

Seguindo esta ideia, podemos escrever esta expressão em função de propagadores e geradores. Chamamos esta técnica de Carry-LookAhead.