

Grid Synchronisation

Simon Peter

March 5, 2025

Abstract

Dieses Repository enthält eine einfach zu implementierende Grid-Synchronisationsschaltung.

1 Einleitung

Das Repository enthält die Hardware, bestehend aus einem KiCad-Schaltplan und einem zugehörigen Layoutentwurf. Außerdem ist die Software für einen STM32 Nucleo H755 enthalten.

2 Hardware

Nachfolgend wird eine Schaltung vorgestellt, mit der die Netzfrequenz isoliert abgegriffen und der aktuelle Netzzeitpunkt softwareseitig ermittelt werden kann. Die Schaltung besteht aus zwei Komparatoren, welche die Höhe der Netzspannung vergleichen und so auf den Nulldurchgang schließen. Nachteilig an Komparatoren ist die Notwendigkeit einer Spannungsversorgung. Deshalb werden Opto-Emulatoren vom Typ ISOM8710 verwendet, die sich ähnlich wie Optokoppler verhalten. Opto-Emulatoren haben gegenüber Optokopplern jedoch verbesserte Parameter, wie beispielsweise eine höhere Störfestigkeit gegenüber schnellen Gleichtaktspannungen (engl. *High Common Mode Transient Immunity* CMTI).

Der erste Opto-Emulator (Abbildung 1 oben) soll schalten, wenn in der positiven Halbwelle die Eingangsspannung u_{in} ausreichend hoch ist. In der anderen Halbwelle darf er nicht schalten. Mit einer Z-Diode wird diese Eingangsspannung gebildet. Wird die Z-Diode in Sperrrichtung betrieben, liegt die Zenerspannung (6,2 V) an. In der Halbwelle mit entgegengesetzter Polarität befindet sich die Z-Diode in Durchlassrichtung, weshalb die Eingangsspannung zu gering ist. Somit schaltet der Opto-Emulator kurz nach dem Nulldurchgang zur positiven Halbwelle ein und vor dem Nulldurchgang zur negativen Halbwelle aus. Zu beachten ist, dass der Ausgang des ISOM8710 negiert ist. Der Ausgang ist also im Ruhezustand 1 (3,3 V).

Die beschriebene Schaltung ist doppelt ausgeführt, wobei die zweite Schaltung die Netzspannung entgegengesetzt aufnimmt. Abbildung 2 veranschaulicht die beschriebenen Signalverläufe. Der Mikrocontroller kann die Flanken auswerten, hieraus den Nulldurchgang rekonstruieren und somit die Netzfrequenz berechnen. Durch einen internen Takt können zudem jederzeit die aktuellen Winkelverhältnisse des Netzes rekonstruiert werden.

Im Folgenden wird die Schaltung dimensioniert. Es wird ein minimaler Eingangsstrom von $i_{\text{in}} = 2,5 \text{ mA}$ gewählt, der geringfügig über dem empfohlenen minimalen Eingangsstrom

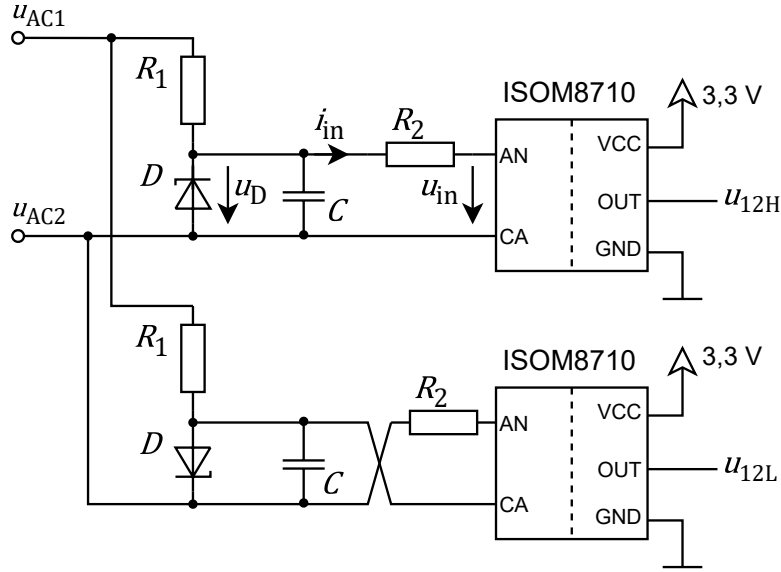


Figure 1: Isolierte Erfassung des Netznulldurchgangs um die Netzfrequenz sowie softwareseitig den Netzzeitpunkt zu ermitteln.

von 2 mA liegt. Die Eingangsspannung beträgt hierbei $u_{in} = 1,5$ V. Der minimale Rückwärtsstrom der Z-Diode ist auf $i_D = 1$ mA festgelegt, wobei die Zenerspannung hierbei $u_D = 6,2$ V beträgt. Die minimale netzseitige Eingangsspannung wird auf $U_{AC1} = 40$ V gesetzt. Mithilfe der Gleichungen 1 und 2 können nun die erforderlichen Widerstände berechnet werden. Der Kondensator in der Schaltung dient zur Unterdrückung von Störungen.

$$R_1 = \frac{\hat{u}_{AC12} \cdot \sqrt{2} - u_D}{i_{in} + i_D} = \frac{40 \text{ V} \cdot \sqrt{3} \cdot \sqrt{2} - 6,2 \text{ V}}{2,5 \text{ mA} + 1 \text{ mA}} = 26,22 \text{ k}\Omega \quad (1)$$

$$R_2 = \frac{u_D - u_{in}}{i_{in}} = \frac{6,2 \text{ V} - 1,5 \text{ V}}{2,5 \text{ mA}} = 1,88 \text{ k}\Omega \quad (2)$$

3 Software

Zur Bestimmung der Netzfrequenz und der aktuellen Phasenlage muss der Mikrocontroller die Signalfanken von $u_{S12\{L,H\}}$ auswerten und in Relation zu einem internen Takt setzen. Wie Abbildung 2 zeigt, finden Nulldurchgänge zwischen folgenden Flanken statt.

- Nulldurchgang der Eingangsspannung in Richtung der positiven Polarität:
 - Positive Flanke von u_{S12L} gefolgt von negativer Flanke von u_{S12H}
- Nulldurchgang der Eingangsspannung in Richtung der negativen Polarität:
 - Positive Flanke von u_{S12H} gefolgt von negativer Flanke von u_{S12L}

Die Detektion der Flanken erfolgt über die Input-Capture-Einheit eines Timers des Mikrocontrollers. Der Timer zählt in der Betriebsart Upcounting. Die Input-Capture-Einheit ermöglicht bei externen Signalfanken die Zwischenspeicherung des aktuellen Timer-Wertes. Beide Signalleitungen triggern jeweils einen Kanal der Input-Capture-Einheit.

4 Inbetriebnahme

In diesem Kapitel werden die Signalverläufe der Phasenerkennungsschaltung und die Betriebseigenschaften anhand der Abbildung 2 erläutert. Obwohl die Schaltung für $U_{AC1} = 40 \text{ V}$ dimensioniert wurde, funktioniert sie bereits bei etwa $U_{AC1} = 12 \text{ V}$. Ohne Anpassung des Vorwiderstandes der Z-Diode wird somit ein großer Spannungsbereich abgedeckt. Die Schaltung ist zwischen L1 und L2 angeschlossen, softwareseitig können daraus jedoch sämtliche Winkelbeziehungen (z.B. zwischen L1 und N) berechnet werden. $u_{12\{L,H\}}$ sind die Ausgangssignale der Opto-Emulatoren, welche vom Mikrocontroller für die Nulldurchgangsrekonstruktion ausgewertet werden. u_t ist ein Testausgangspin des Mikrocontrollers zur Überprüfung der Phasenerkennung. Er wird während der positiven Halbwelle auf 1 und bei der negativen Halbwelle auf 0 geschaltet.

Aufgrund der Hysterese der Opto-Emulatoren stellt sich ein konstanter Winkelfehler von 5 Grad ein. Dies ist in Abbildung 2 ersichtlich, da die steigende Flanke von u_{12L} sowie die fallende Flanke von u_{12H} nicht symmetrisch um den Zeitpunkt $t = 0$ liegen. Dies wird softwareseitig kompensiert, wodurch der Winkelfehler auf unter 1 Grad verbessert wird. Dies sind in Anbetracht des einfachen Schaltungsaufbaus gute Ergebnisse.

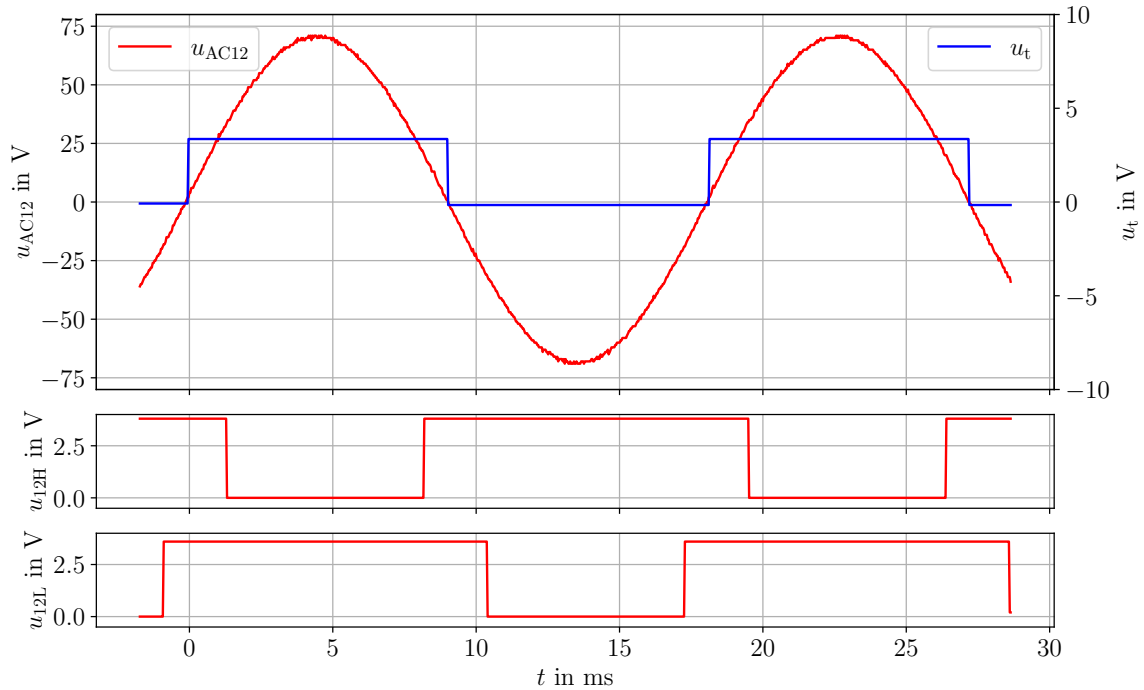


Figure 2: Signalverläufe der Phasenerkennungsschaltung bei $f = 55 \text{ Hz}$. Durch die Auswertung der Ausgangssignale $u_{12\{L,H\}}$ der Opto-Emulatoren kann der Mikrocontroller den Nulldurchgang exakt vorhersagen (siehe Testausgangssignal u_t).