Nelinearni sistemi upravljanja 2

Projekat 1

Buck-Boost konvertor

Studenti:

Marina Mojsilović 0211/2017

Viktor Todosijević 0050/2017

Sadržaj

[Uvod 3](#_Toc56359403)

[Opis, namena, struktura buck-boost konvertora 3](#_Toc56359404)

[Model 4](#_Toc56359405)

[Opseg dozvoljenih vrednosti upravljačkog signala 4](#_Toc56359406)

[Analiza 4](#_Toc56359407)

[Nelinearni simulink model 4](#_Toc56359408)

[Nelinearni sistem bez šuma 5](#_Toc56359409)

[Nelinearni sistem sa šumom 8](#_Toc56359410)

[Nominalne vrednosti i linearizovani model 11](#_Toc56359411)

[6.Poremećaj 11](#_Toc56359412)

[7.Projektovanje kontrolera 11](#_Toc56359413)

[Kontroleri za pracenje reference 12](#_Toc56359414)

[Kontroler za potiskivanje poremćaja 16](#_Toc56359415)

[Zatvaranje sprege 17](#_Toc56359416)

[Performansi kontrolera bez šuma 17](#_Toc56359417)

[Performansi kontrolera + šum 26](#_Toc56359418)

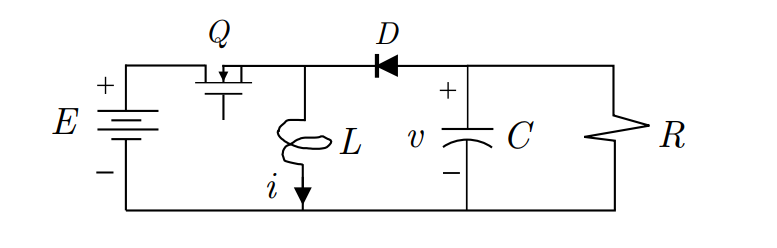
[Zaključak 34](#_Toc56359419)

[Literatura 34](#_Toc56359420)

# Uvod

## Opis, namena, struktura buck-boost konvertora

Buck-Boost DC/DC konvertor je prekidački izvor napona .Pod pretpostavkom da su elementi kola idealni buck-boost konvertor se realizuje kao:



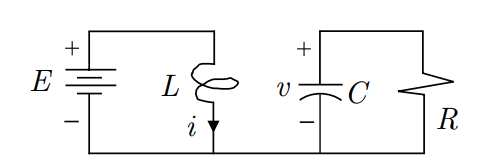
Slika 1. Shema invertujućeg buck-boost konvertora

Svrha ovog kola je pojačanje (smanjenje) napona sa ulaza na izlazu tj. potrošaču. U teoriji idealni buck-boost ima pojačanje od 0 do ∞. U praksi to nije tako zbog postojanja otpornosti kalema i kondenzatora.

Kažemo da je invertujući jer je napon na potrošaču obrnutog polariteta od napona izvora .

Princip rada je sledeći :

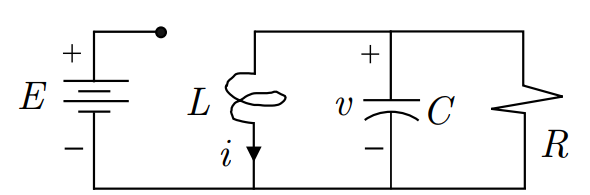
Kada tranzistor vodi dioda je inverzno polarisana i električno kolo možemo predstaviti kao:



Slika 2. Ekvivalentna shema kada je tranzostor uključen.

Tokom ovog režima energija sa DC generatora E akumulira se na kalemu L. Energija sa kondenzatora C se troši na potrošaču R.

Kada dioda vodi tranzistor je isključen i ekvivalentna topologija kola postaje:



Slika 3. Ekvivalentna shema kola kada je tranzistor isključen.

Tokom ovog perioda akumulisana energija sa kalema odlazi na kondenzator i potrošač .

Shodno tome, za duty cycle u opsegu odd 0.5 do 1 vrši se pojačanje ulaznog napona, a u opsegu od 0 do 0.5) smanjenje.

## Model

Električno kolo menja svoju strukturu te se usrednjavanjem dobija objedinjeni set diferencijalnih jednačina koji ga opisuje.

## Opseg dozvoljenih vrednosti upravljačkog signala

Upravljanje se vrši preko tranzistora i to dužinom uključenosti tj. isključenosti istog u okviru jedne periode prekidanja (Impulsnom širinskom modulacijom - PWM). Dakle opseg dozvoljenih vrednosti naše upravljačke promenljive je od 0 do 1 tj. uključenost od 0% do 100% periode.



Slika 4. Impulsna širinska modulacija – PWM

# Analiza

## Nelinearni simulink model

Prema datim diferencijalnim jednačinama modeliramo sistem u prostoru stanja.

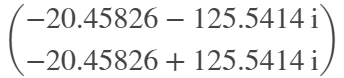
Naš nelinearni sistem ima kontinualan skup stanja koja zadovoljavaju jednačine:

Data nam je nominalna vrednost izlazne varijable stanje .

Na osnovu toga I .

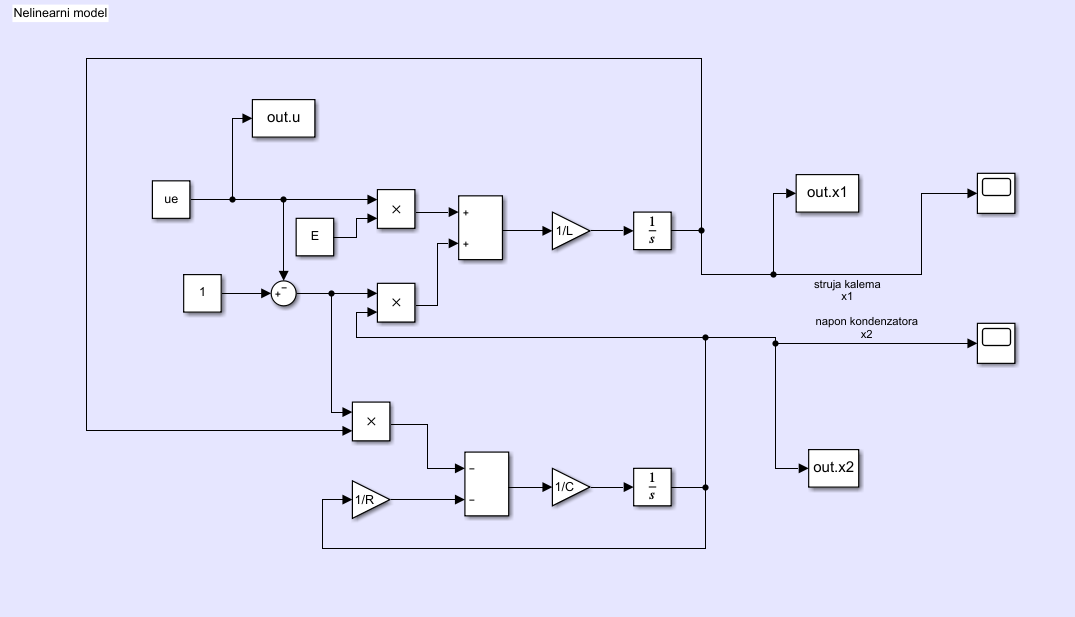
Karakteristični polinom sistema linearizovanog u ovom ravnotežnom stanju glasi:

C:\Users\M & M\AppData\Local\Temp\ConnectorClipboard1603738391724256652\image16053605226240.png

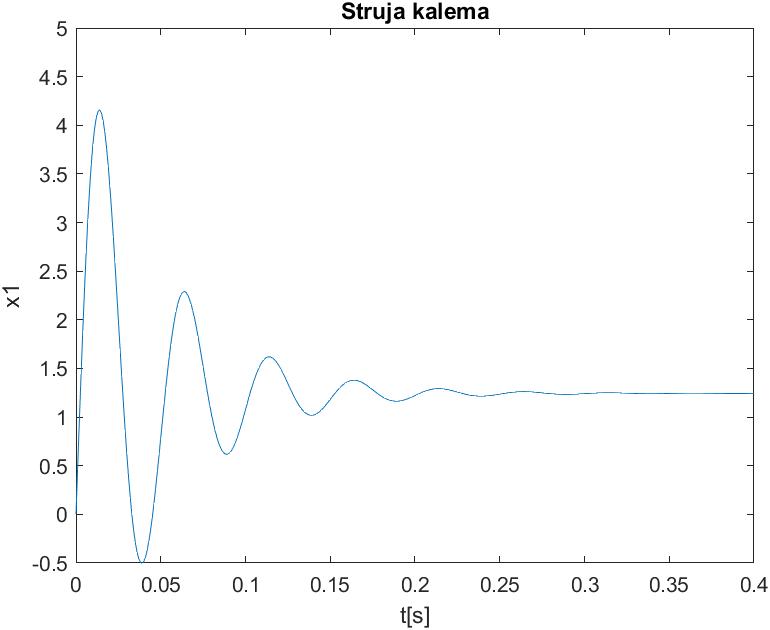
te su nule ovog polinoma 

Na osnovu indirektnog metoda Ljapunova možemo da tvrdimo da je ovo stanje lokalno asimptotski stabilno.

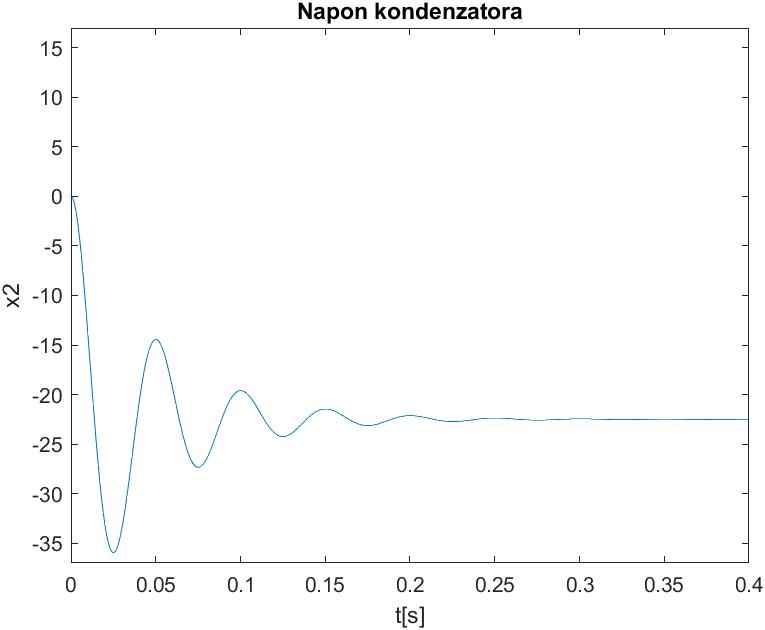
### Nelinearni sistem bez šuma merenja



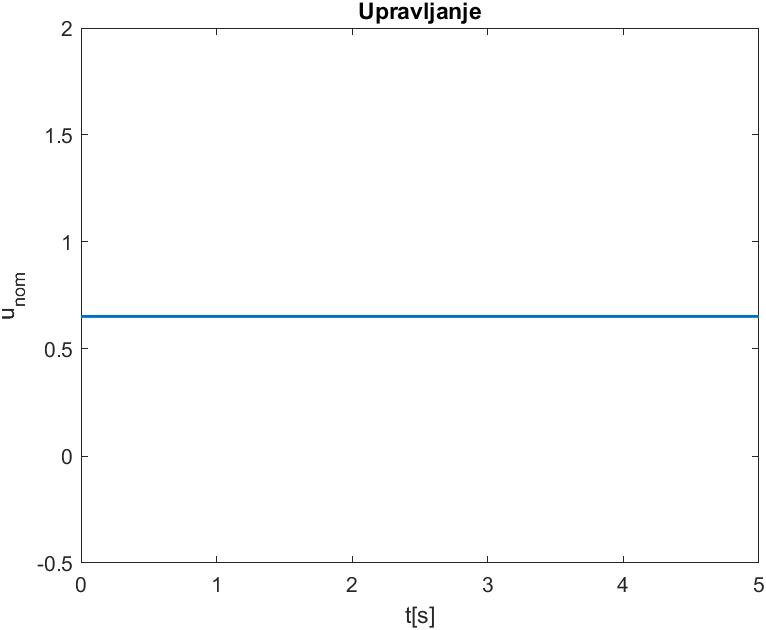
Slika 5. Blok shema modela.



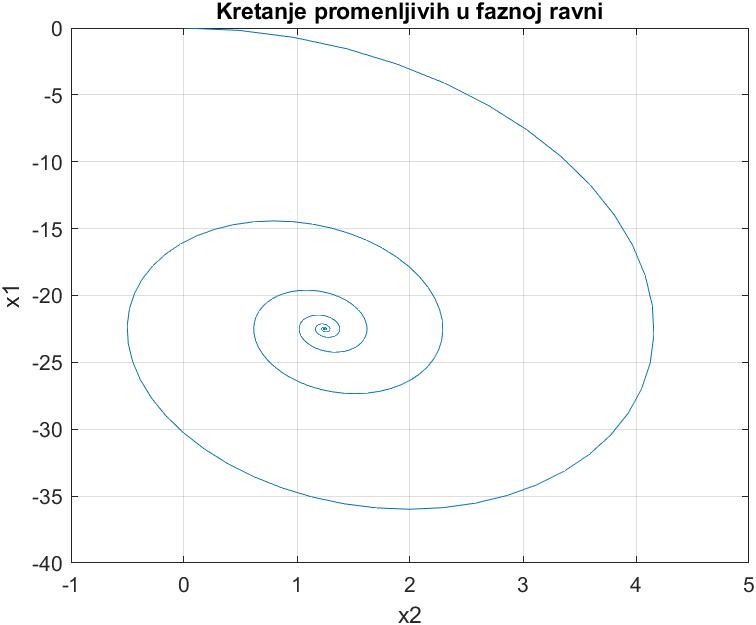
Slika 6. Vremenski oblik struje kalema pri prelasku iz početnog u nominalno stanje.



Slika 7. Vremenski oblik napona kondenzatora pri prelasku iz početnog u nominalno stanje.

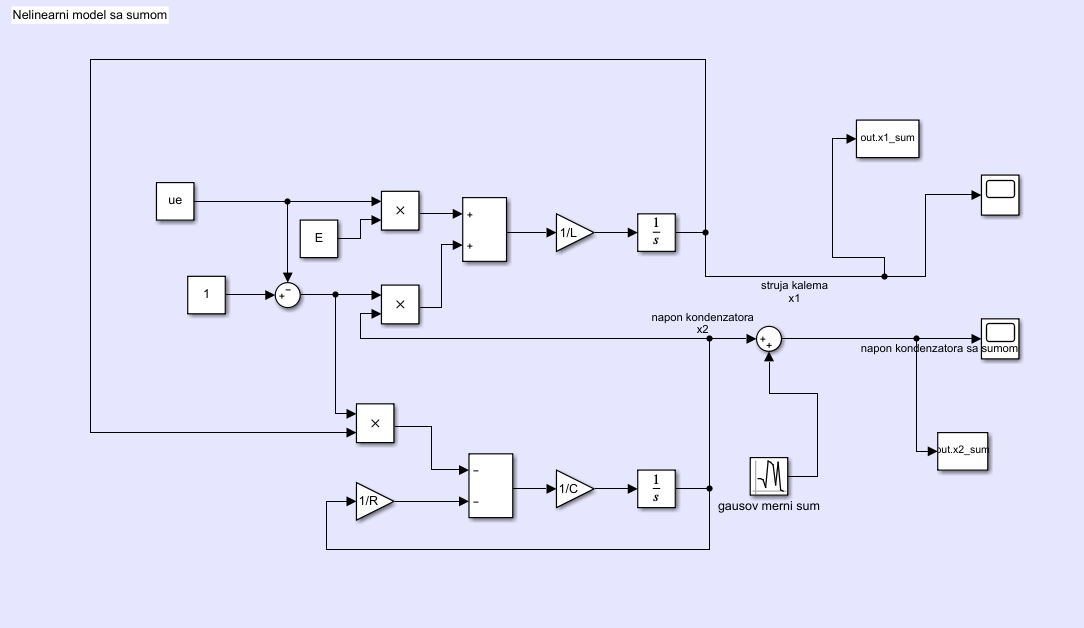


Slika 8. Upravljanje u otvorenoj sprezi koje dovodi u nominalno stanje.

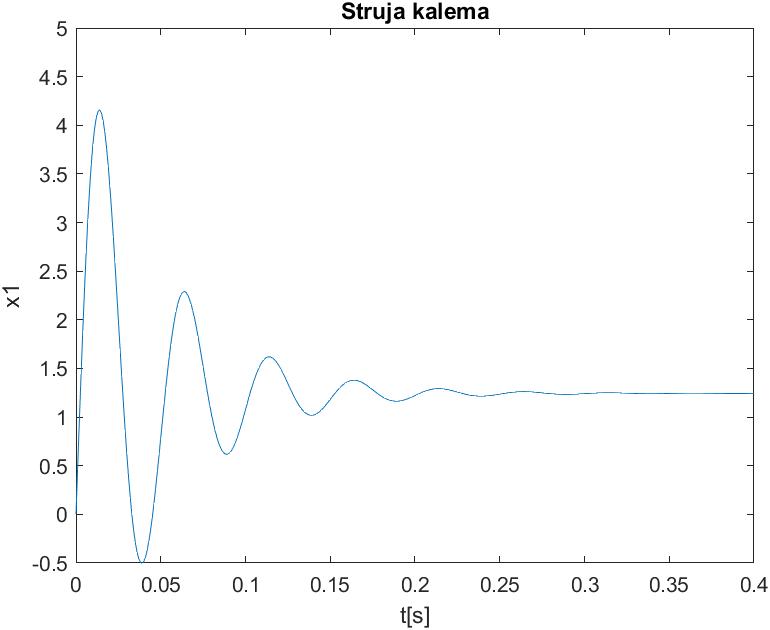


Slika 9. Fazni portret sistema pri prelasku iz početnog u nominalno stanje.

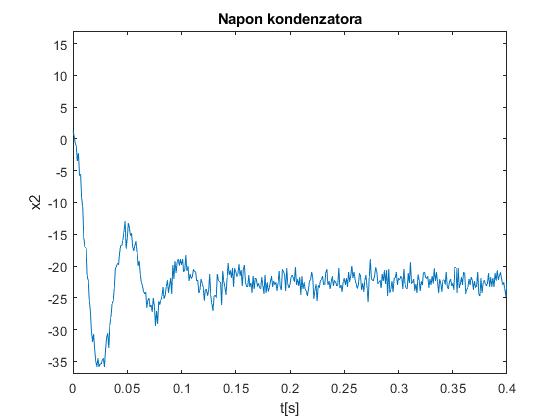
### Nelinearni sistem sa šumom merenja



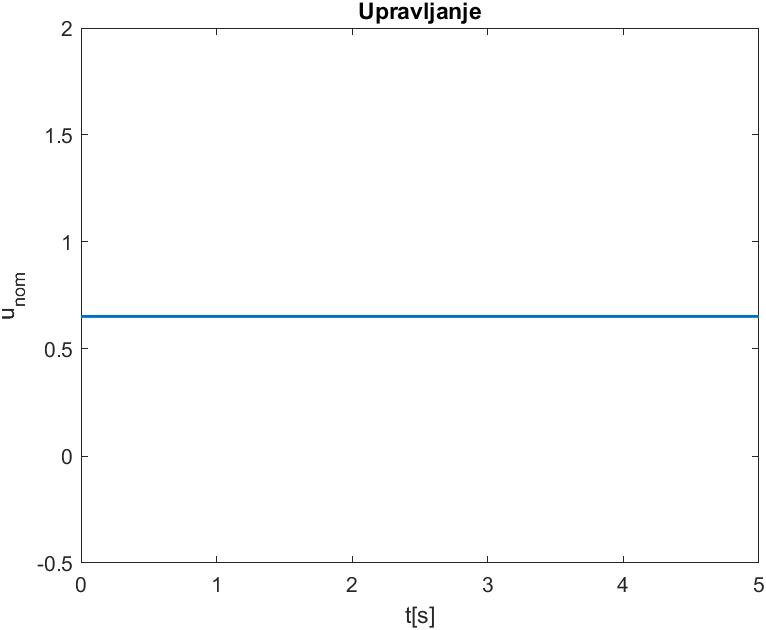
Slika 10. Shema modela sa aditivnim šumom merenja na izlazu



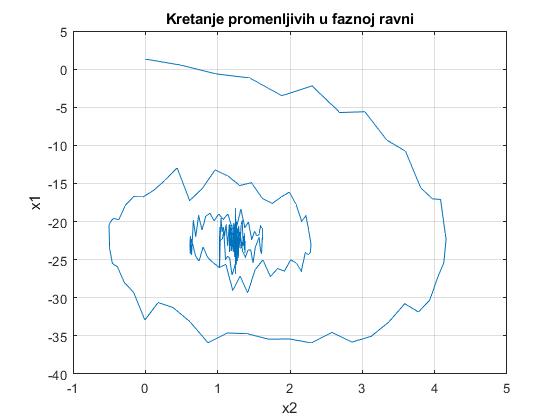
Slika 11. Vremenski oblik struje kalema pri prelasku iz početnog u nominalno stanje.



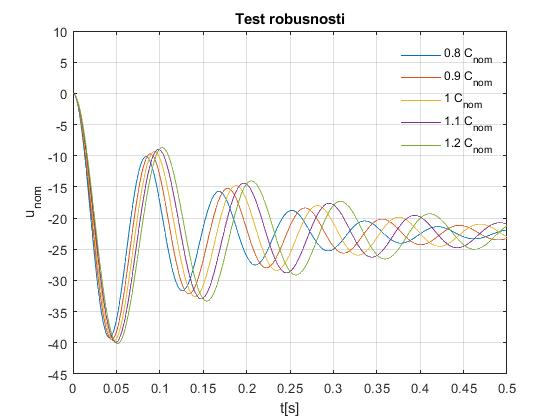
Slika 12. Vremenski oblik napona kondenzatora napadnutog aditivnim mernim šumom pri prelasku iz početnog u nominalno stanje.



Slika 13. Upravljanje u otvorenoj sprezi koje dovodi u nominalno stanje.



Slika 14. Fazni portret sistema pri prelasku iz početnog u nominalno stanje gde je napon kondenzatora napadnut aditivnim mernim šumom.



Slika 15. Vremenski oblik napona kondenzatora pri prelasku iz početnog u nominalno stanje za različite vrednosti kapicitivnosti kondenzatora konvertora. Uočavamo da su za veće vrednosti kondenzatora oscilacije veće.

**Fajlovi za ovu tačku:**

**nelinearni\_model.m**

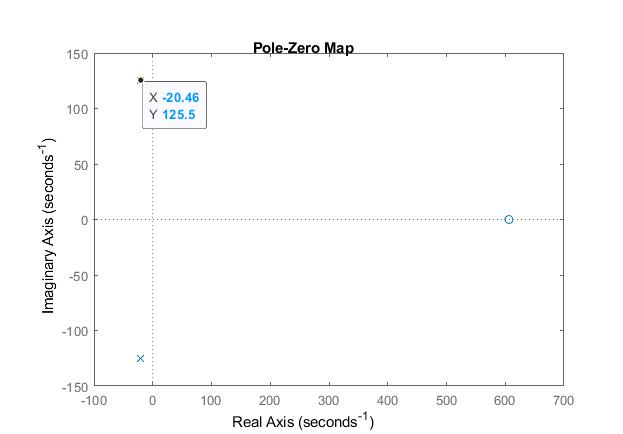
**nelinearni\_model\_sim.slx**

## Nominalne vrednosti i linearizovani model

U postavci nam je data nominalna vrednost napona te je

Linearizacijom u ovoj tački dobijamo

Primetimo da je objekat upravljanja neminimalnofazni ⇒ sa nulom u DPR na i ima negativno statičko pojačanje što je i očekivano jer je buck-boost invertujući.



Slika 16. Položaj nula i polova linearizovanog sistema.

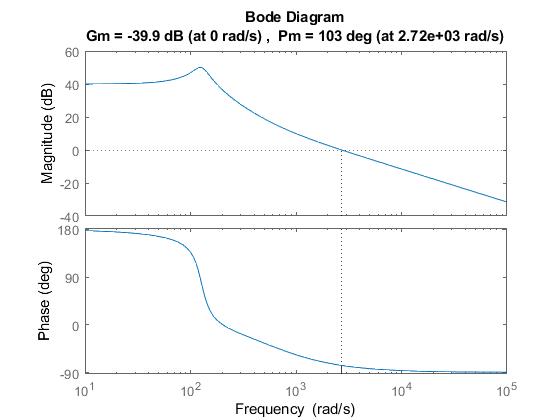
## 6.Poremećaj

Kao izvor poremećaja u sistemu identifikovali smo napon napajanja E. Linearizacijom sistema od poremećaja do izlaza dobili smo sledeću funkciju prenosa poremećaja:

Tip signala i maksimalnu amplitudu poremećaja nismo ekplicitno odredili jer je dijapazon kvarova koji mogu snaći napajanje veliki.

## 7.Projektovanje kontrolera

Naš sistem ima frekvencijske karakteristike prikazane na slici 17. Može se videti da je sistem nestabilan u zatovrenoj sprezi.

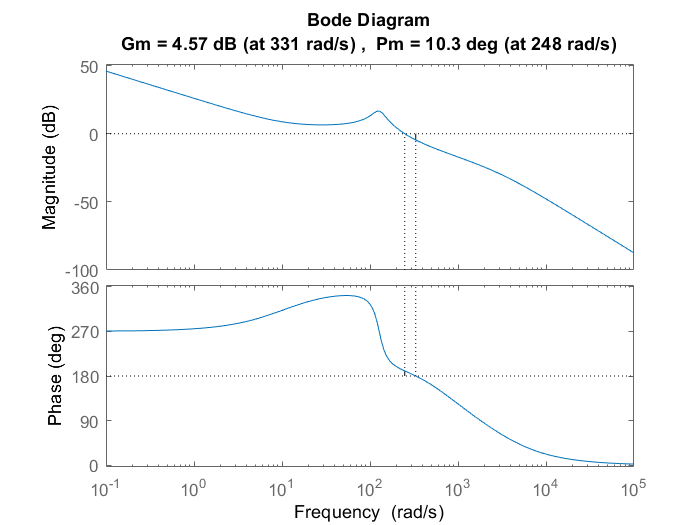


Slika 17. Bodeovi dijagrami linearizovanog sistema upravljanja.

### Kontroler na bazi inverzije dinamike za potiskivanje poremećaja

Kako je zadatak DC–DC konvertora često držanje napona izlaza na konstantnoj vrednosti (npr. 3.3V, 5V, 12V, 24V, 48V ...) logičan izbor kontrolera je kontroler na bazi inverzije dinamike za potiskivanje poremećaja.

Nakon postupka projektovanja takvog kontrolera dobija se regulisani sistem koji je u zatvorenoj sprezi nestabilan, a nakon popravke njegovih rezervi stabilnosti dobija se sistem sa nedovoljno velikim rezervama stabilnosti kao sto se može videti na slici 18. Iz tog razloga u daljoj analizi ovakav kontroler nije ni razmatran.



Slika 18. Bodeovi dijagrami za sistema regulisanog kontrolerom na bazi inverzije dinamike za potiskivanje poremećaja. Možemo videti da ni pretek faze, a ni pretek pojačanja nisu zadovoljavajući.

### Kontroler na bazi inverzije dinamike za praćenje reference

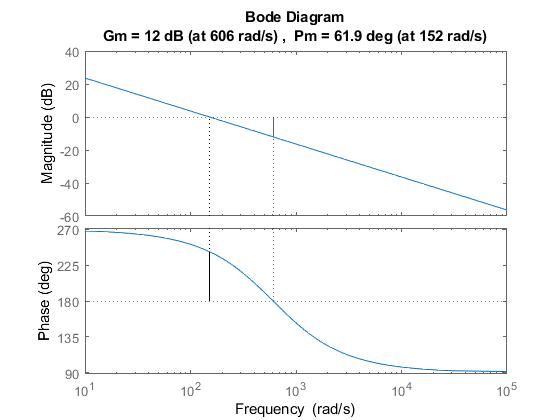
Sledeći kontroler dobijen je poznatim postupkom.

Aproksimiramo nulu u desnoj poluravni nulom u levoj.

Zarad ostvarivanja boljeg preteka faze usvajamo odgovarajući propusni opseg na četiri puta manjoj (umesto dva puta manjoj) učestanosti od učestanosti nule jer kako imamo nulu u desnoj poluravni fazna karakteristika sistema neće biti konstantnih .

Transfer funkcija objekta upravljanja ima negativno stacionarno pojačanje pa dodajemo minus u kontroler!

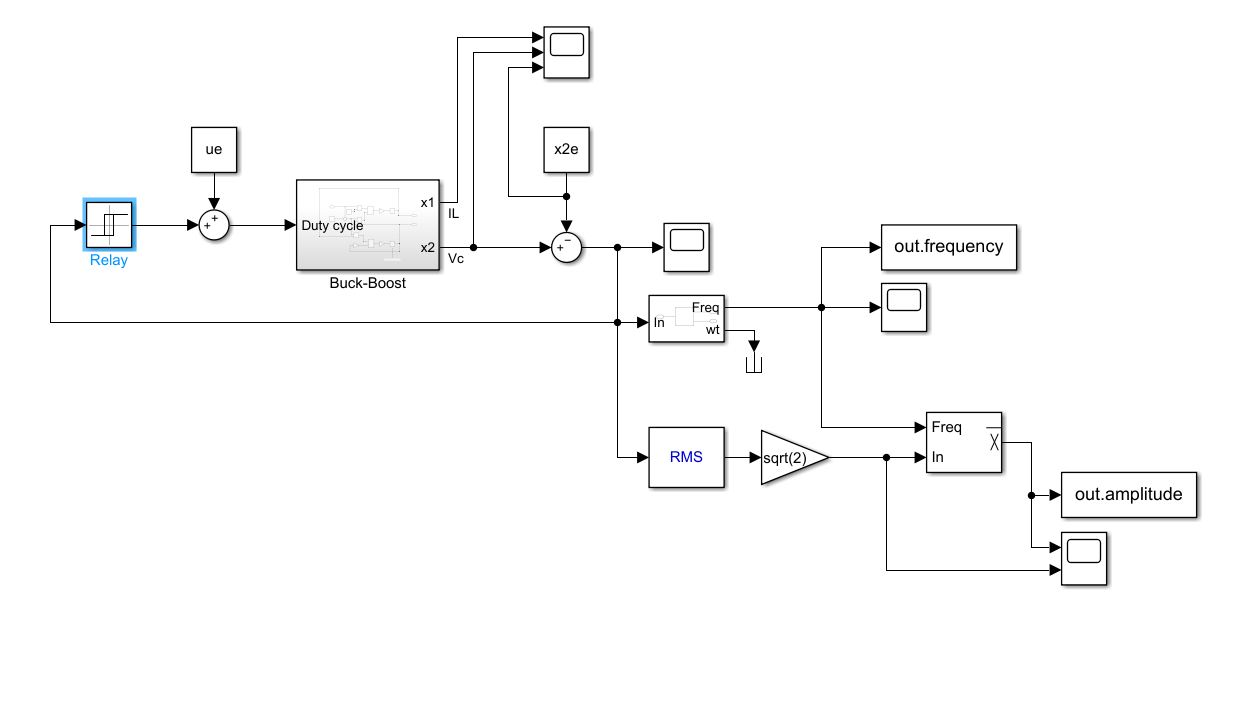
Dakle naš kontroler ima dole navedenu formu. Možemo primetiti da su nule kontrolera konjugovno kompleksne pa se za realizaciju može koristiti samo paralelni PID kontroler.



Slika 19. Bodeovi dijagrami kontrolera na bazi inverzije dinamike za praćenje reference.

Parametri ovog kontrolera u PID formatu:

### Ziegler-Nichols – podešavanje parametara PID-a na osnovu frekvencijskog odziva



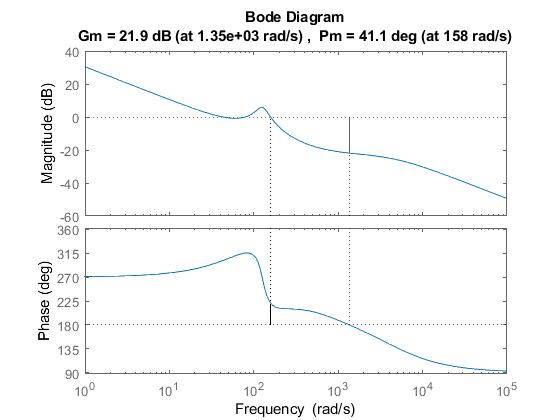
Slika 20. Shema modela za izvodjenje relejnog eksperimenta.

Dovodimo sistem do samooscilacija, merimo periodu i amplitudu oscilacija i dobijamo kritične parametre: i .

Učestanost oscilacija merimo pomoću PLL (Phase Locked Loop) bloka, a amplitudu preko RMS \* (Root Mean Squared) bloka.

Paremetri PID kontrolera prema Ziegler-Nichols tablici su stoga:

Opet, zbog negativnog statičkog pojačanja objekta upravljanja dodajemo jedan minus ispred kontrolera.



Slika 21. Bodeovi dijagrami kontrolera dobijenog primenom relejnog eksperimenta.

### Ziegler-Nichols podešavanje parametara PID-a na osnovu odskočnog odziva

Diagram

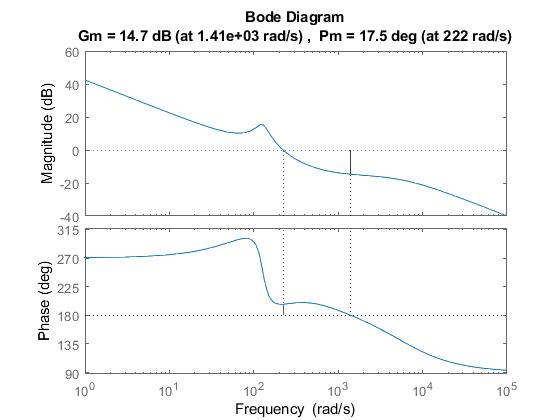
Description automatically generated

Slika 22. Shema izvodjenja ZN eksperimenta na osnovu odskočnog odziva

Eksperimentalno snimamo odskočni odziv recimo, amplitude , u otvorenoj sprezi. Čitamo i računamo potrebne parametre u tački infleksije , , = 66.2791

Prema ZN dobijamo :

Opet, zbog negativnog statičkog pojačanja objekta upravljanja dodajemo jedan minus ispred kontrolera.



Slika 23. . Bodeovi dijagrami kontrolera dobijenog primenom ZN eksperimenta na osnovu odskočnog odziva.

## Zatvaranje povratne sprege bez dodavanja šuma

Diagram, schematic

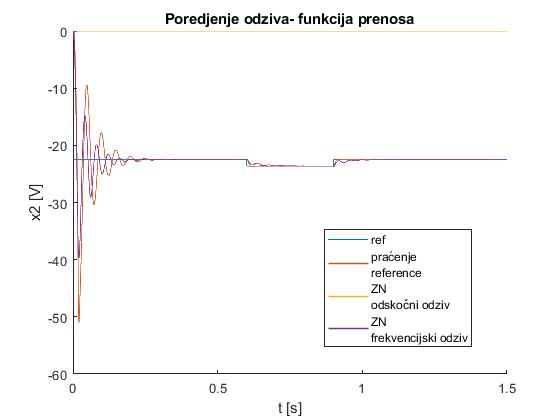
Description automatically generated

Slika 24. Shema modela u zatvorenoj sprezi. Gornji model prati referencu dok donji potiskuje šum. Podešavanjem parametra kontroler\_pik bira se forma kontrolera.

Testirani su gore navedeni kontroleri u tri različite realizacije:

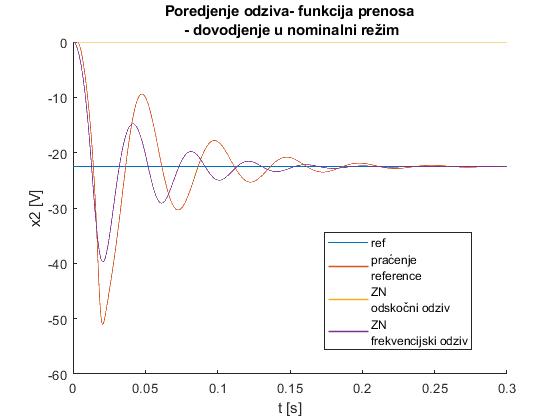
1. Kontroler u formi funkcije prenosa.
2. Kontroler u formi PID-a sa anti-windup shemom.
3. Kontroler u formi PID-a sa anti-windup shemom i izmeštenim diferencijalnim delovanjem.

### Kontroler u formi funkcije prenosa

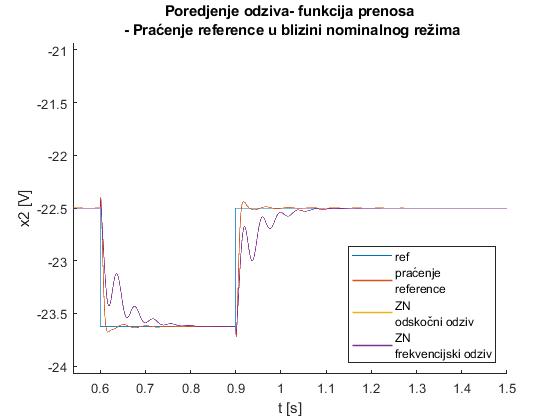


Slika 25. Vremenski dijagram odziva izlaza sistema na referencu

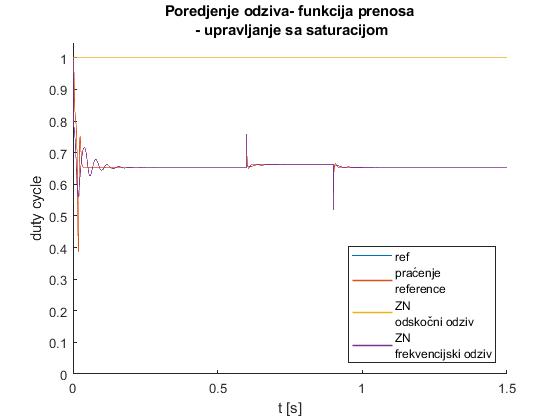
Primetimo da kontroler dobijen ZN eksperimentom na bazi odskočnog odziva ne funkcionise u ovoj formi.



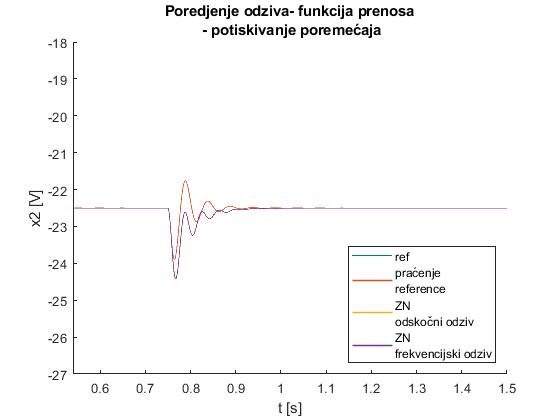
Slika 26. Vremenski dijagram odziva izlaza sistema pri prelasku iz početnog u nominalno stanje. Vidimo da i K\_pref i K\_znf imaju značajne preskoke.



Slika 27. Vremenski dijagram odziva izlaza sistema pri praćenju reference u blizini nominalne vrednosti. Vidimo da se i K\_pref i K\_znf solidno ponašaju. K\_pref je brži i ima manji preskok dok K\_znf nema preskok ali je sporiji.



Slika 28. Vremenski dijagram upravljanja. K\_zno je od starta navijen. Ostali kontroleri imaju izražene skokove pri promeni reference.



Slika 29. Vremenski dijagram izlaza sistema pri poremećaju. Oba kontrolera potiskuju poremećaj.



Slika 30. Fazni portret. Vidimo da su oba odziva oscilatorna.

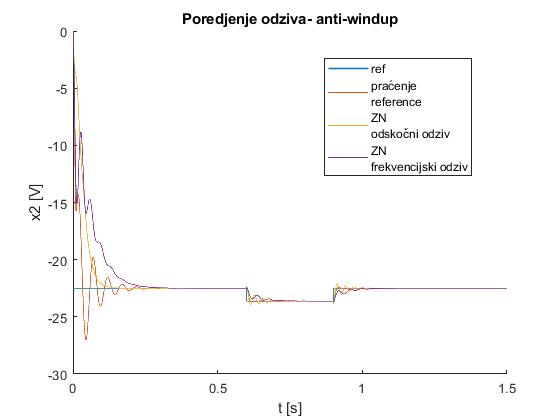
### PID+ANTIWINDUP

Diagram

Description automatically generated

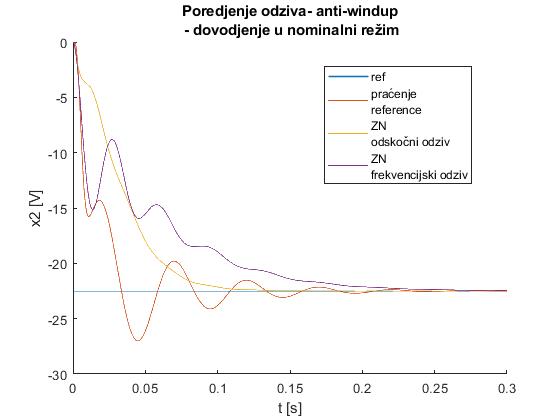
Slika 31. Shema kontrolera

Izabrana je ova anti-windup shema jer smatramo da problema zbog malog Tt (=1e-3 s) pri kratkotrajnim ulascima u saturaciju neće biti na osnovu prethodnih dijagrama upravljanja.



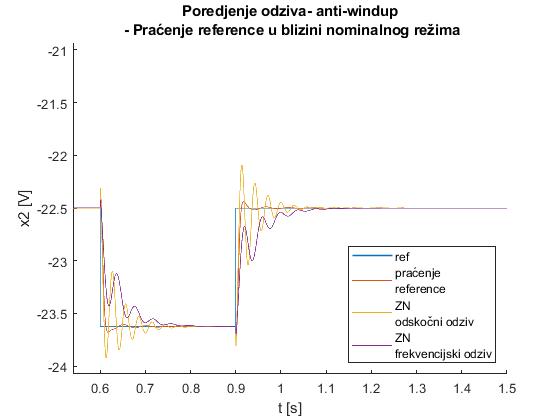
Slika 32. Vremenski dijagram odziva izlaza sistema na referencu

Možemo primetiti da K\_zno sada funkcioniše.

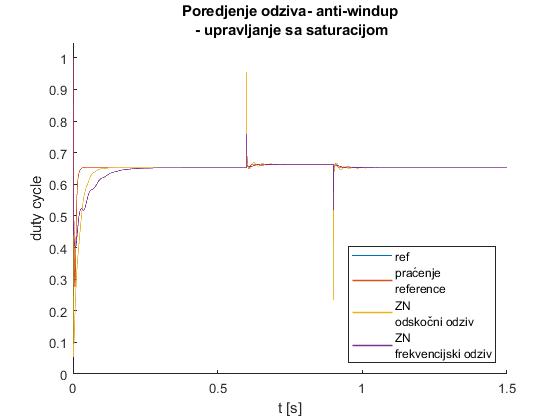


Slika 33. Vremenski dijagram odziva izlaza sistema pri prelasku iz početnog u nominalno stanje.

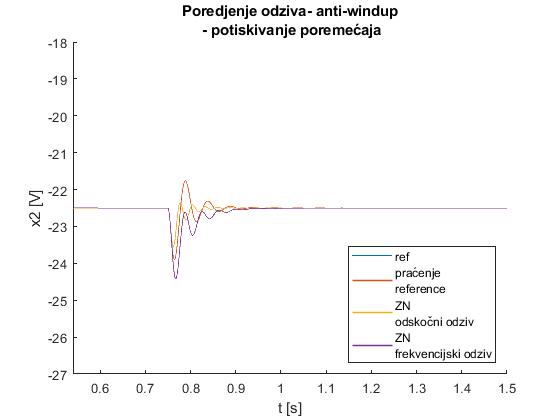
Preskok za K\_pref i K\_znf je znatno smanjen ili više ne postoji dok K\_zno ima najbolji prelazak u nominalni režim.



Slika 34. Vremenski dijagram odziva izlaza sistema pri praćenju reference u blizini nominalne vrednosti. Vidimo da se K\_pref i K\_znf ponašaju kao i ranije dok K\_zno koji sada radi nema zadovoljavajuće tranzijente.



Slika 35. Vremenski dijagram upravljanja. K\_zno ima znatno veće pikove upravljanja.



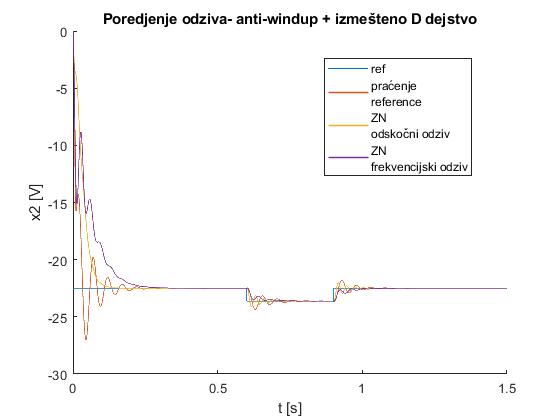
Slika 36. Vremenski dijagram izlaza sistema pri poremećaju. Poremećaj najbolje potiskuje K\_zno.

### PID+ANTIWINDUP+IZMESTENO DIFERENCIJALNO DEJSTVO

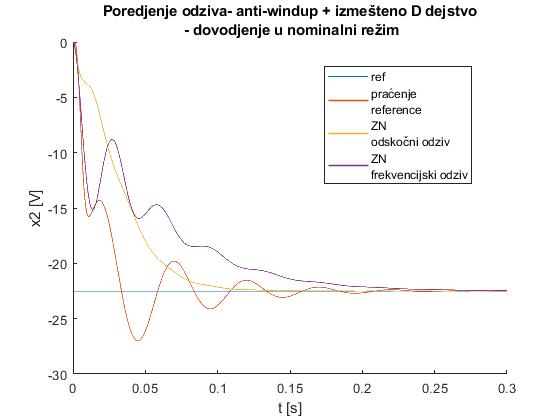
Diagram, schematic

Description automatically generated

Slika 37. Shema kontrolera

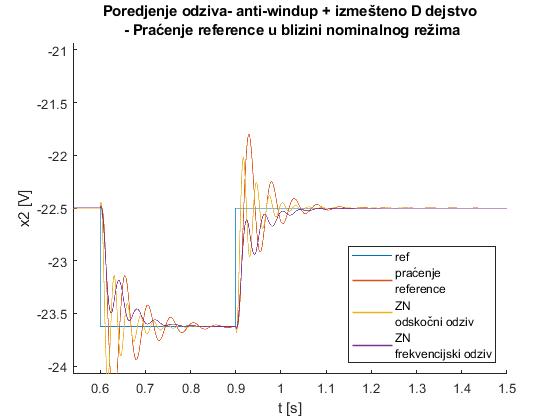


Slika 38. Vremenski dijagram odziva izlaza sistema na referencu

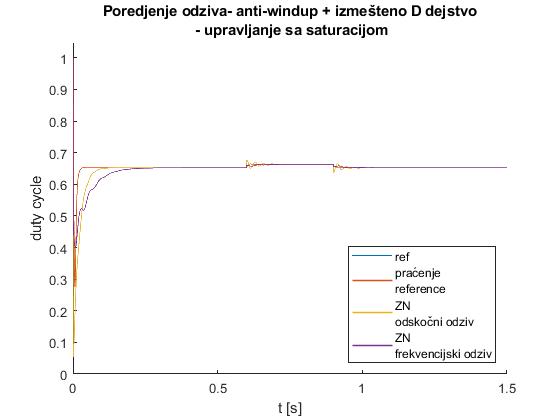


Slika 39. Vremenski dijagram odziva izlaza sistema pri prelasku iz početnog u nominalno stanje.

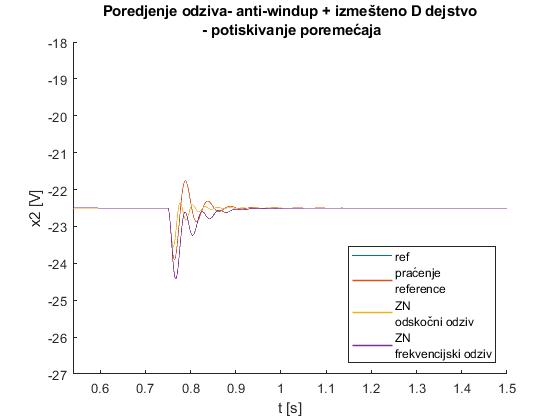
Bez razlike u odnosu na prethodni slučaj.



Slika 40. Vremenski dijagram odziva izlaza sistema pri praćenju reference u blizini nominalne. Vidimo da su performanse K\_pref znatno narušene jer kako je to kontroler dizajniran za praćenje reference očigledno je da mu je izostavljena informacija o referenci iz D dejstva jako bitna.



Slika 41. Vremenski dijagram upravljanja. Vidimo mnogo manje pikove upravljanja.



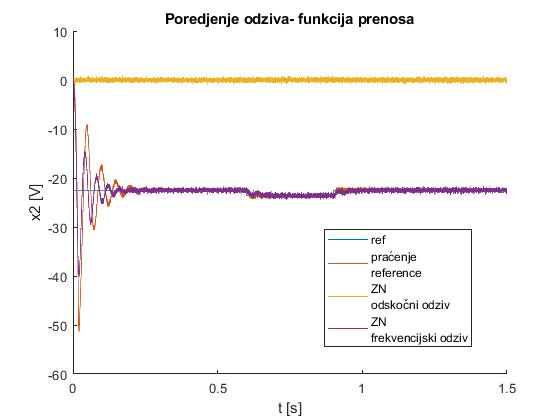
Slika 42. Vremenski dijagram izlaza sistema pri poremećaju. Potiskivanje poremećaja je na istom nivou kao u prethodnom slučaju.

## Zatvaranje povratne sprege bez dodavanja šuma

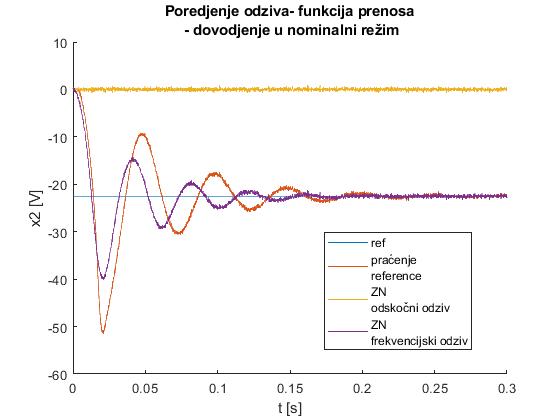
Za ovu analizu odabrana je standardna devijacija belog gausovog šuma jednaka 1% nominalne vrednosti izlaza iz jednostavnog razloga sto se za veće vrednosti na dijagramima ne može ništa raspoznati.

Ispostaviće se da ovakav šum nema efekta na ponašanje sistema.

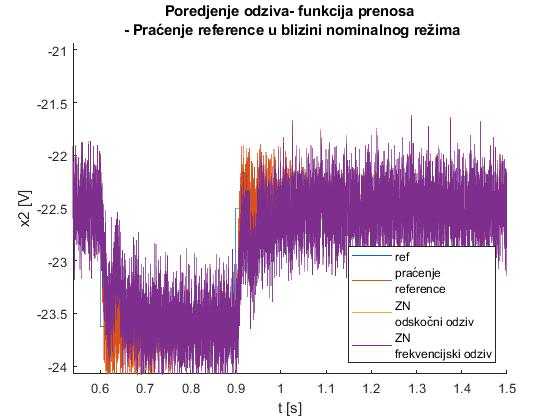
### Kontroler u formi funkcije prenosa



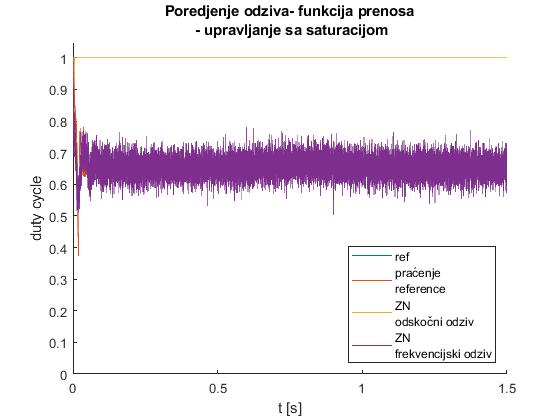
Slika 43. Vremenski dijagram odziva izlaza sistema na referencu



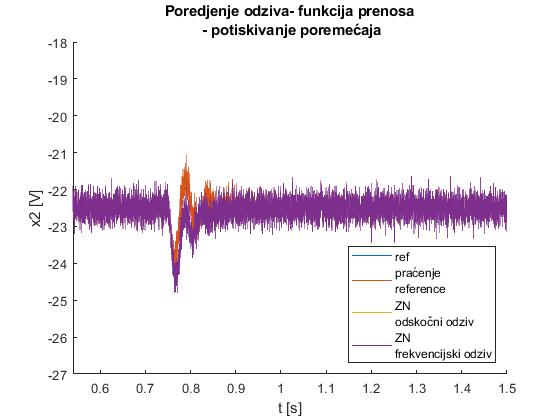
Slika 44. Vremenski dijagram odziva izlaza sistema pri praćenju reference u blizini nominalne.



Slika 45. Vremenski dijagram odziva izlaza sistema pri praćenju reference u blizini nominalne.



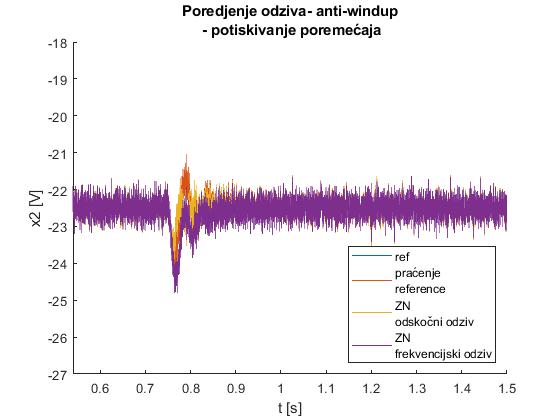
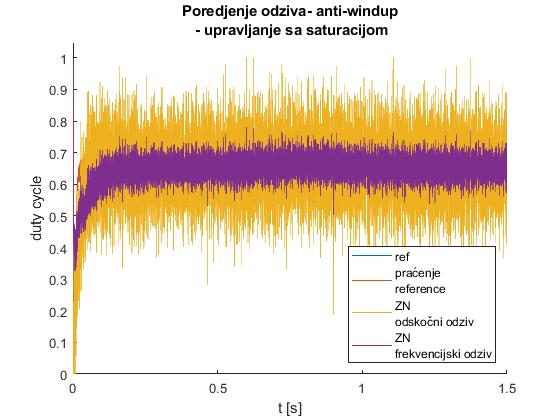
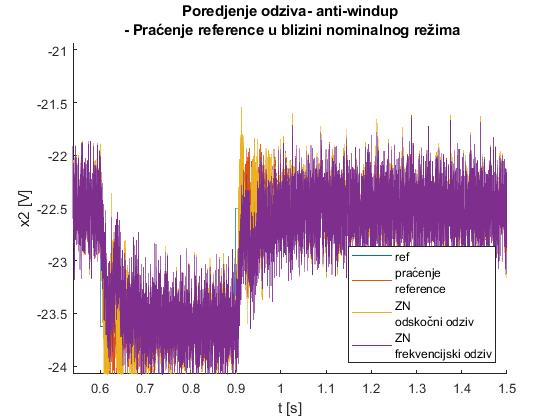
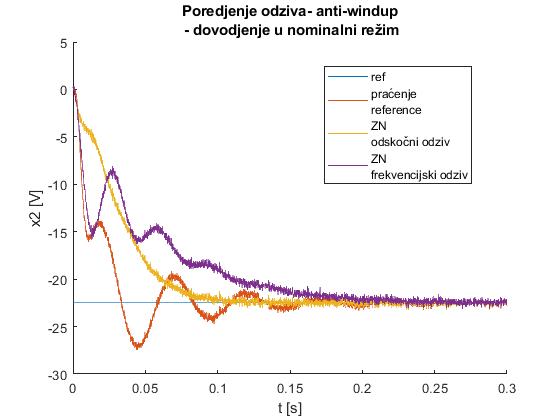
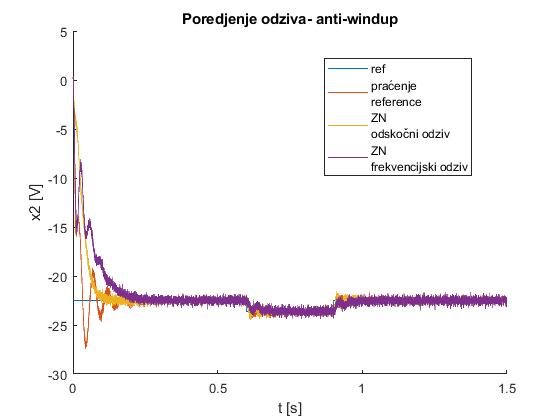
Slika 46. Vremenski dijagram upravljanja.



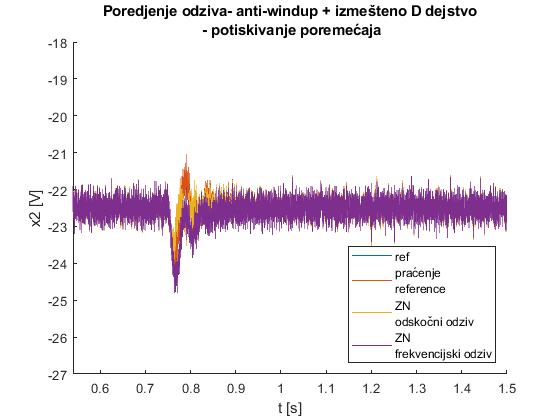
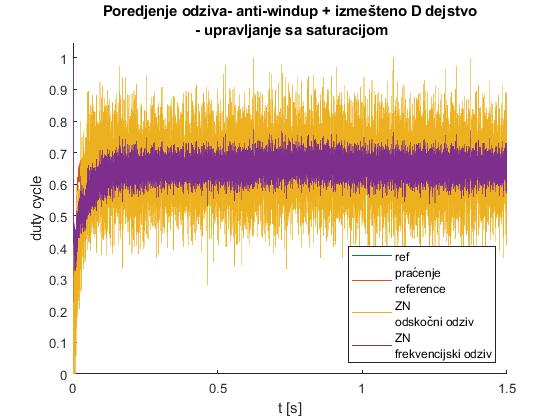
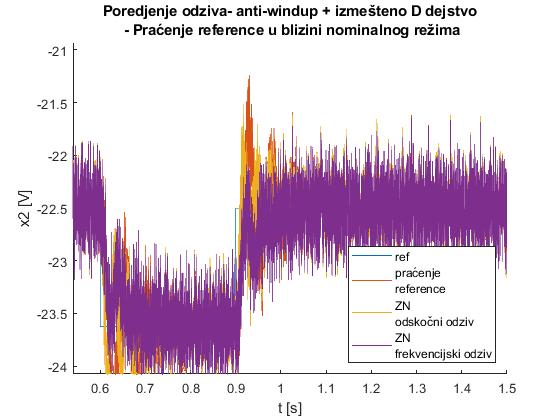
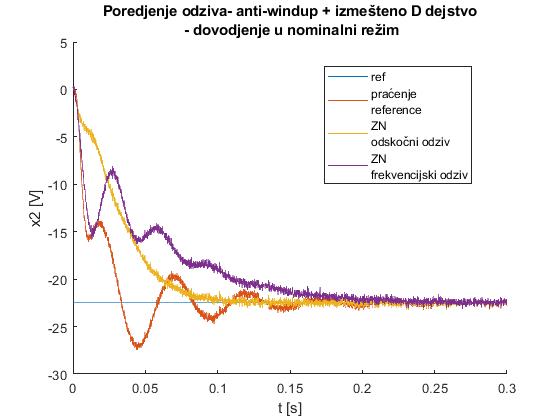
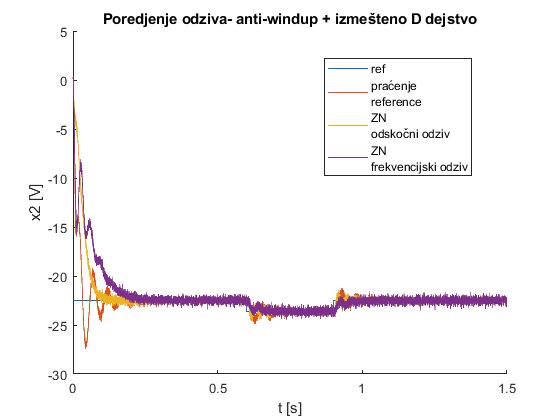
Slika 47. Vremenski dijagram izlaza sistema pri poremećaju.



#### PID+ANTIWINDUP



#### PID+ANTIWINDUP+IZMEŠTENO DIFERENCIJALNO DEJSTVO



# Zaključak

# Literatura

Control Design Techniques in Power Electronics Devices, Hebertt Sira-Ramírez and Ramón Silva-Ortigoza, México