#### V 1.0 - De: 13/agosto/2017 por Ney Calazans Organização e Arquitetura de Computadores II

Organização e Arquitetura de Computadores II  
Trabalho Prático 1

Comunicação Serial Periférico-Processador

# INTRODUÇÃO

A Unidade I deste curso aborda a questão de entrada e saída em sistemas computacionais sob vários aspectos. Em disciplina anterior, os alunos estudaram os principais conceitos de arquitetura e organização de processadores, a implementação funcional de tais processadores em VHDL e a simulação dos mesmos. Foram estudadas organizações monociclo e multiciclo de uma arquitetura estudo de caso, com suporte à execução de um subconjunto das instruções previstas na arquitetura MIPS R2000.

O objetivo do presente trabalho é exercitar o processo de realizar entrada e saída de sistemas computacionais na prática, dadas a organização multiciclo de um processador (com seu *testbench*), e uma interface de comunicação serial baseada no padrão de comunicação RS-232 (incluindo igualmente um *testbench* para este). O estudo de caso de processador a ser usado é o processador MIPS\_S, conforme descrito no documento “[Processador Multiciclo – MIPS\_S](http://www.inf.pucrs.br/~calazans/undergrad/orgcomp_EC/mips_multi/Arq_MIPS_Multiciclo_Spec.pdf)”. O link para o projeto completo desta organização de partida é [MIPS multiciclo](http://www.inf.pucrs.br/~calazans/undergrad/orgcomp_EC/mips_multi/Files_MIPS_mult_div.zip). O link para o projeto completo da interface serial é [Interface Serial](http://www.inf.pucrs.br/~calazans/undergrad/orgcomp_EC/mips_multi/InterfaceSerial.zip).

Para que o objetivo mencionado seja atingido, o trabalho pressupõe o desenvolvimento de hardware, software e de um *testbench*, de forma a criar um sistema computacional dotado de capacidade para realizar operações de entrada e saída programada com um dispositivo que emprega a interface serial fornecida. O detalhamento da especificação do trabalho baseia-se na estrutura ilustrada na Figura 1 abaixo, e é explicado após a Figura.



Figura 1 – Estrutura geral da organização que resolve o trabalho T1 – Os blocos marcados com (TB) são modelados abstratamente no *testbench* final e devem derivar do código dos *testbenches* do processador e da interface serial. O bloco central, denominado Mapeamento de Periférico é o único hardware a ser desenvolvido no escopo do trabalho T1. No bloco designado Memória (TB) deve ser carregado o programa que aciona a comunicação para realizar entrada e saída programada.

O hardware a desenvolver é o bloco no centro da Figura 1, e realiza o mapeamento dos diversos componentes do ambiente de entrada e saída em endereços do mapa de memória do MIPS. O grupo deve identificar quantos e quais endereços usar, e deve garantir que estes endereços não conflitam com aqueles endereços reservados para programas e dados, conforme definido no *testbench* do processador.

O software a desenvolver deve implementar a entrada e saída programada. O grupo deve elaborar uma aplicação, e deve também criar sub-rotinas que efetivam o acionamento do periférico. A única necessidade da aplicação é que esta opere em segundo um esquema do tipo: (1) obtém dados do periférico [entrada]; (2) processa os dados [processamento]; (3) envia os resultados do processamento para o periférico [saída].

O *testbench* do sistema deve derivar dos dois *testbenches* originalmente fornecidos (do MIPS\_S e da interface serial), expandindo a funcionalidade do periférico conforme as necessidades da aplicação elaborada.

# FORMAÇÃO DOS GRUPOS

**Formação dos grupos**: Os grupos deverão ser de 2 ou 3 alunos. Não se aceitam trabalhos individuais.

# TRABALHO A SER DESENVOLVIDO E REGRAS DO JOGO

Estudem o problema e proponham a solução, documentando a forma escolhida de implementar esta.

Formato do trabalho e avaliação: O trabalho deverá ser entregue via sala do Moodle até o fim do dia 06/09/2017. Este deve conter os arquivos do projeto apenas. O trabalho entregue deve contemplar 4 itens, a saber: (1) A implementação VHDL do hardware (2,5 pontos); (2) O software, incluindo a aplicação e as rotinas de acionamento do periférico, ou seja, o *driver* do periférico (2,5 pontos); (3) O *testbench* do sistema computacional (2,5 pontos); (4) A documentação, incluindo uma descrição textual da aplicação elaborada e formas de onda que mostrem o funcionamento do sistema (2,5 pontos).

Valor do trabalho: Este trabalho vale 1/3 da nota de Trabalho Prático da disciplina. Lembrando que o TP corresponde a 30% da composição da nota de G1, o T1 corresponde a 10% do G1.