

LABORATÓRIO DE CIRCUITOS – CODIFICAÇÃO E SIMULAÇÕES
ATIVIDADE AVALIATIVA – ENTREGA: 22/11/2022

ATENÇÃO: Descrever as soluções (no formato de um relatório técnico) com o máximo de detalhes possível, inclusive a forma como os testes (de unidades ou análise de tabela verdade) foram feitos. Todos os artefatos (relatório, código fonte de programas e outros) gerados para este trabalho devem ser adicionados em um repositório no site github.com, com o seguinte formato AOC_Nome1Nome2_UFRR_LabCircuitos_2020.

Implemente os componentes abaixo usando o **Logisim** (simulador digital de circuitos) ou a **linguagem VHDL**, para cada componente apresente a: (i) Descrição (os pinos e a lógica) do componente e sua funcionalidade; (ii) Imagem dos componentes do circuito integrado; (iii) Os testes do componente; e (iv) Descrição dos testes, apresentando os pinos de entrada, as conexões ativas e o resultado dos pinos de saída.

[COMPONENTE 01]. Registrador Flip-Flop do tipo D e do tipo JK.

[COMPONENTE 02]. Multiplexador de quatro opções de entrada.

[COMPONENTE 03]. Porta lógica XOR usando port map com os componentes: AND, NOT, e OR.

[COMPONENTE 04]. Somador de 8 bits que recebe um valor inteiro e soma com o valor 4.

[COMPONENTE 05]. Memória ROM de 8 bits.

[COMPONENTE 06]. Memória RAM de 8 bits.

[COMPONENTE 07]. Banco de Registradores de 8 bits.

[COMPONENTE 08]. Somador de 8 bits.

[COMPONENTE 09]. Unidade de controle unicycle do MIPS de 16 bits.

[COMPONENTE 10]. ULA de 8 bits, utilizando port map, com as seguintes operações: AND, OR, NOT, NOR, NAND, XOR, SHIFT de 2 bits à esquerda, SHIFT de bits à direita, soma e subtração.

[COMPONENTE 11]. Extensor de sinal de 4 bits para 8 bits.

[COMPONENTE 12]. Implemente a maquina de estados ao lado.

[COMPONENTE 13]. Contador Síncrono.

