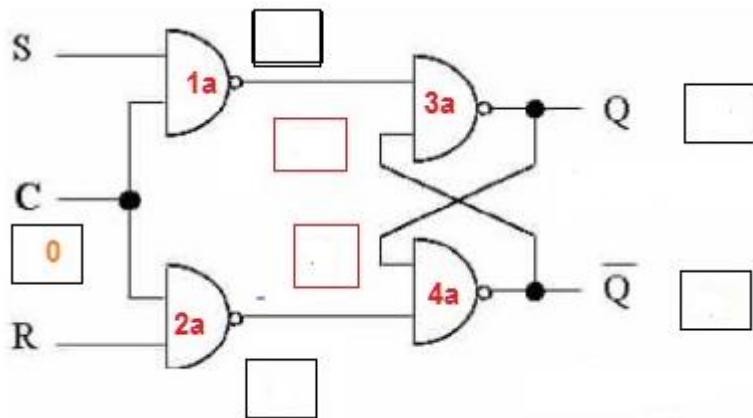
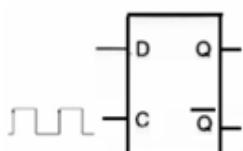


Lista de Exercícios – Latch

01. O circuito abaixo representa um LATCH/ FLIP FLOP com entrada de controle. Mostre que quando C=0 o estado é de memória, ou seja, o valor da saída Q não se altera. Preencha também as entradas e saídas das portas lógicas (colocando os valores lógicos nos quadrados em branco).



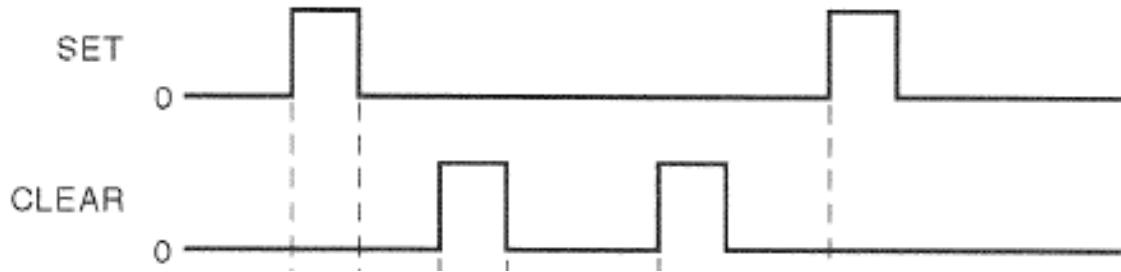
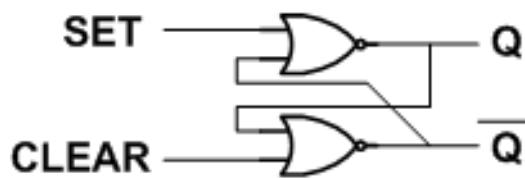
02. LATCH/ FLIP FLOP é um circuito básico utilizado para armazenar informações em um sistema digital. Ele permite a escrita e a leitura de um valor binário (0 e 1). Nos LATCH D abaixo preencha a tabela verdade com valor de saída e o estado relacionado. Na tabela /Q (significa Q barra).



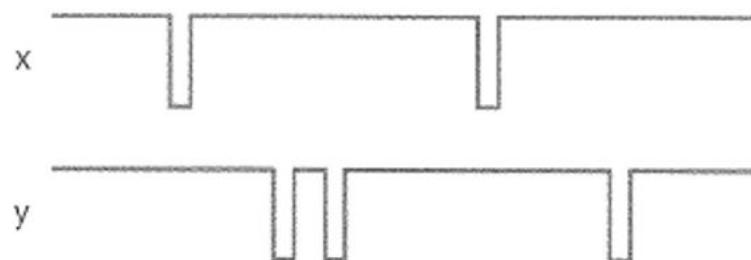
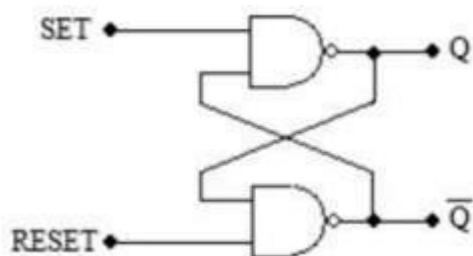
X → SIGNIFICA NÃO IMPORTA

C	D	Q	/Q	ESTADO

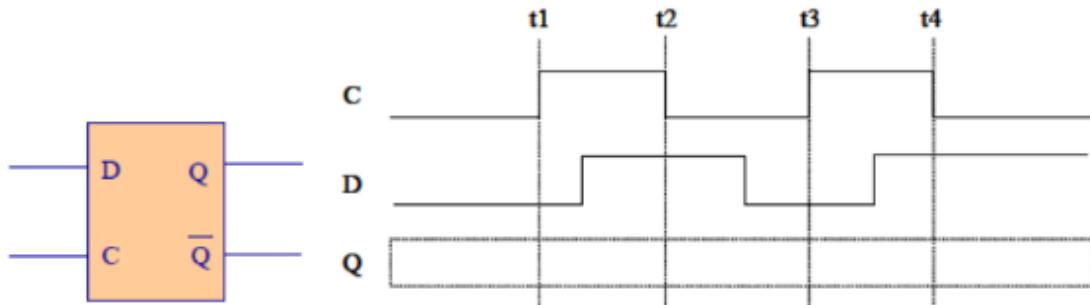
03. Suponha que, inicialmente, $Q = 0$. Determine a forma de onda para saída Q do latch NOR da figura abaixo.



04. Considerando que inicialmente $Q = 0$, aplique as formas de onda de X e Y das figuras a seguir nas entradas SET e CLEAR de um latch NAND, e determine a forma de onda de Q .



5. Desenhe as formas de onda para as saídas Q do latch D abaixo.



6. Responda:

- Qual é a condição normal de repouso das entradas de um latch NOR.
- Quando o latch é “setado” quais são os estados de e ?
- Em um latch NOR, qual é a única forma de fazer a saída mudar de 1 para 0?
- Qual é o estado normal de repouso das entradas SET’ e RESET’? Qual é o estado ativo de cada entrada?
- Verdadeiro ou falso? A entrada SET’ nunca pode ser usada para fazer $Q = 0$.

7. Considerando um *latch* S-R implementado com portas NAND, assinale a opção correta:

- A Se $\overline{SET} = 0$ e $\overline{RESET} = 1$, ambas as saídas serão iguais a 1 e o *latch* estará no estado set.
- B Se $\overline{SET} = 1$ e $\overline{RESET} = 0$, o *latch* estará no estado set e as saídas serão dadas por $Q = 1$ e $\overline{Q} = 0$.
- C Se $\overline{SET} = 1$ e $\overline{RESET} = 1$, a saída do *latch* permanecerá inalterada.
- D Se $\overline{SET} = 1$ e $\overline{RESET} = 1$, o *latch* estará no estado reset e será, portanto, zerado.
- E Se $\overline{SET} = 0$ e $\overline{RESET} = 0$, a saída do *latch* permanecerá inalterada.

8. São chamados de biestáveis por terem dois estados lógicos estáveis:

- A Os Tiristores.
- B Os transistores bipolares de potência.
- C Os flip-flops e latches.
- D Os Diodos Zeners.
- E Os mosfets de potência.

9. Qual a principal diferença entre o latch e o flip-flop?

10. Em um lach nor é possível realizar a operação de setar e resetar ao mesmo tempo? O que aconteceria com a saída nessa operação?

11. Considerando que um latch NOR estava com as saídas no estado inválido e rapidamente as entradas SET e RESET foram para nível zero. Quais valores são assumidos pelas saídas?