**FACULTATEA DE AUTOMATICĂ ȘI CALCULATOARE**

**DEPARTAMENTUL CALCULATOARE**

**PROIECT**

PROCESORUL MIPS 32 – CICLU UNIC

**ARHITECTURA CALCULATOARELOR**

**Nume student:**

**Macavei Alina – Maria**

**Grupa: 30224**

### An academic: 2023 – 2024

**Cuprins**

### Introducere

### Instructiuni MIPS

### Tabel cu valorile variabilelor de control

### Explicatie cod

### Corectitudinea codului

### Bibliografie

1. **Introducere**

Proiectul presupune dezvoltarea unui procesor MIPS, ciclu unic, pe 32 biți folosind limbajul de descriere hardware VHDL si Vivado pentru a putea testa microprocesorul pe placa FPGA. Programul meu trebuie sa rezolve urmatoarea problema :

Să se înlocuiască toate elementele dintr-un șir cu tripul lor, dacă sunt mai mari

decât X, atlfel cu jumătatea lor obținută prin împărțire întreagă. Șirul se află în

memorie începând cu adresa A (A≥12) și are N elemente. A, N și X se citesc din

memorie de la adresele 0, 4, respectiv 8. Pentru verificare, se poate adăuga o

buclă de citire a elementelor șirului, la final.

1. **Instructiuni MIPS**

Pentru MIPS putem sa avem 3 tipuri de instrucțiuni:

* De tip R
* De tip I
* De tip J

Din setul minimal de instrucțiuni al procesorului fac parte urmatoarele:

De tip R:

* ADD (adăugare)
* SUB (scădere)
* SRL (shift right logic)
* SLL (shift left logic)
* AND
* OR
* XOR

De tip I:

* ADDI (add immediate)
* ANDI
* BEQ (branch on equal)
* BGTZ
* SLT
* LW (load word)
* SW (store word)
* ORI

De tip J:

* Jump

1. **Tabel cu valorile variabilelor de control**

A screenshot of a computer

Description automatically generated

1. **Explicatie cod**

**COD C:**

**A screenshot of a computer program

Description automatically generated**

**Codul Assembly este atasat intr un document word separat .**

1. **Corectitudinea codului**

Procesorul contine toate componentele necesare descrise in VHDL (Instruction Fetch, Instruction Decode, Seven segment display, MPG, Main Control, Execution Unit si Memory Block-ul)

A screenshot of a computer

Description automatically generated

Programul compileaza si genereaza bitsream-ul fara probleme, dar nu am reusit sa verific corectitudinea pe placuta FPGA, pentru ca proiectul nu era gata miercuri cand aveam sansa sa il pun pe placuta .

1. **Bibliografie**

<https://users.utcluj.ro/~vcristian/AC.html>

A diagram of a branch address

Description automatically generated

A diagram of a computer program

Description automatically generated

A diagram of a control system

Description automatically generatedA diagram of a computer system

Description automatically generated

A diagram of a computer data processing

Description automatically generatedA diagram of a computer data processing

Description automatically generated