



Universidad
de Huelva

Fundamentos de Computadores

1º Curso del Grado en Ingeniería Informática

Práctica 4

Combinación de bloques MSI combinacionales

Objetivos

- Comprensión del modo de funcionamiento de diferentes bloques funcionales MSI combinacionales.
- Combinación de diferentes bloques funcionales MSI de tipo combinacional.
- Implementación de procesadores combinacionales mediante el empleo de circuitos MSI.
- Visualización de números mediante displays de siete segmentos.

Material disponible



- PC con el paquete de software Digital Works instalado.
- Entrenador de prácticas GPT 783 71 de Sidac.
- Comparador de 4 bits (C.I. 7485).
- Cuádruple multiplexor de dos canales (C.I. 74157).
- Detector/generador de paridad (C.I. 74180).

Especificaciones

Diseñar un circuito que reciba dos números **A** y **B** expresados en BCD Natural y que realice las siguientes acciones:

- Representar en el visualizador izquierdo de 7 segmentos del entrenador de prácticas el mayor de los dos valores recibidos y un cero en el caso de que la paridad de este número sea par.
- Representar en el visualizador de 7 segmentos derecho del entrenador de prácticas el menor de los dos valores.

Proceso operativo

1. Obtener el diagrama lógico del circuito propuesto.
2. Realizar en Digital Works el diagrama lógico del circuito y comprobar su correcto funcionamiento (Introducir los valores de entrada al circuito mediante elementos del tipo **Interactive Input** ⇒ ).
3. Realizar en Digital Works el diagrama hardware del circuito y comprobar su correcto funcionamiento (Introducir los valores de entrada al circuito mediante elementos del tipo **Interactive Input** ⇒ ).
4. Implementar el circuito en el entrenador de prácticas y comprobar su funcionamiento.