



# Sociedade de Engenharia de Áudio

## Artigo de Convenção

Apresentado na VII Convenção Nacional  
26-28 de maio de 2003, São Paulo, Brasil

*Este artigo foi reproduzido do original entregue pelo autor, sem edições, correções e considerações feitas pelo comitê técnico deste evento. Outros artigos podem ser adquiridos através da Audio Engineering Society, 60 East 42<sup>nd</sup> Street, New York, New York 10165-2520, USA, [www.aes.org](http://www.aes.org). Informações sobre a seção brasileira podem ser obtidas em [www.aesbrasil.org](http://www.aesbrasil.org). Todos os direitos reservados. Não é permitida a reprodução total ou parcial deste artigo sem autorização expressa da AES Brasil.*

---

## Modulação Sigma Delta em Áudio

Christian Gonçalves Herrera

Departamento de Engenharia Eletrônica, Universidade Federal de Minas Gerais

Av. Antônio Carlos, 6627, Campus - Pampulha

CEP 31270-901 Belo Horizonte, MG - Brasil

[herrera@cpdee.ufmg.br](mailto:herrera@cpdee.ufmg.br)

### RESUMO

A modulação sigma delta resulta numa codificação do sinal que tem se mostrado extremamente útil em aplicações de engenharia de áudio. Estas aplicações vão desde a conversão A/D e D/A até a amplificação em potência de sinais de áudio. Neste trabalho são abordados as principais características e aplicações relacionadas a este tipo de modulação.

### INTRODUÇÃO

Uma tendência relativamente recente, porém já consolidada, é a de lidar com sinais no domínio digital, embora no mundo real estes se apresentem, na maioria das vezes, na forma analógica. As vantagens compreendem, entre outras, as facilidades em se transmitir, armazenar e processar diversos tipos de sinais. Entre eles, podemos destacar os sinais de áudio e vídeo e os sinais biomédicos, ambos por demandarem alta precisão na representação e, em muitas aplicações, sofisticado processamento realizado por computadores ou processadores digitais de sinais dedicados (DSPs).

A conversão de um sinal do domínio analógico para o digital, e vice-versa, é realizada pelos conversores A/D e D/A, que são circuitos eletrônicos que se apresentam sob diversas topologias, cada qual com suas vantagens e limitações. As características que diferenciam estes conversores entre si são a resolução e a faixa de frequências com que são capazes de trabalhar.

Este artigo trata de uma solução específica para a conversão A/D e D/A: os conversores sigma delta. Sua principal característica é a utilização de circuitos cuja

precisão pode ser muito menor do que a precisão do conversor como um todo. Como será apresentado no decorrer do texto, é possível obter uma resolução equivalente a 16 bits na conversão A/D e D/A utilizando um quantizador de apenas 1 bit (comparador), uma solução que encontra larga aplicação hoje em dia em sistemas de gravação e reprodução de áudio (e.g.: CD players).

Outra aplicação é a amplificação em potência de sinais de áudio. No caso da modulação sigma delta, a sequência de bits resultante pode ser diretamente aplicada a um amplificador classe D e entregue com potência suficiente a um alto falante.

Serão apresentados e discutidos neste artigo os principais aspectos da conversão A/D, como a amostragem e a quantização. A modulação sigma delta será caracterizada e comparada com a modulação por código de pulsos (PCM), que é a mais tradicional e utiliza quantizadores de alta resolução.

Uma análise sobre as não linearidades do processo de quantização será desenvolvida, o que levará a uma razoável compreensão sobre o desempenho dos conversores A/D no que diz respeito à resolução. Serão listadas as principais áreas nas quais a modulação sigma delta encontra aplicabilidade,

assim como alguns circuitos integrados que realizam esta modulação.

## CONVERSÃO ANALÓGICO DIGITAL

### Amostragem e quantização

Na conversão analógico digital, ou digitalização, de um sinal elétrico, duas operações básicas são efetuadas sobre o sinal: a amostragem no tempo e a quantização na amplitude [1].

O processo de amostragem para um sinal analógico  $x(t)$  é descrito pela Eq.1 e representado graficamente na Fig.1.

$$x[n] = x(nT_s), \quad (1)$$

onde  $T_s$  é o período de amostragem e  $x[n]$  é o sinal amostrado no instante  $n$ .

No domínio da frequência, o efeito da amostragem é de criar versões periodicamente repetidas do espectro do sinal amostrado, centradas em frequências múltiplas da frequência de amostragem  $f_s = 1/T_s$ . Este comportamento é descrito pela Eq.2 e mostrado na Fig.2.

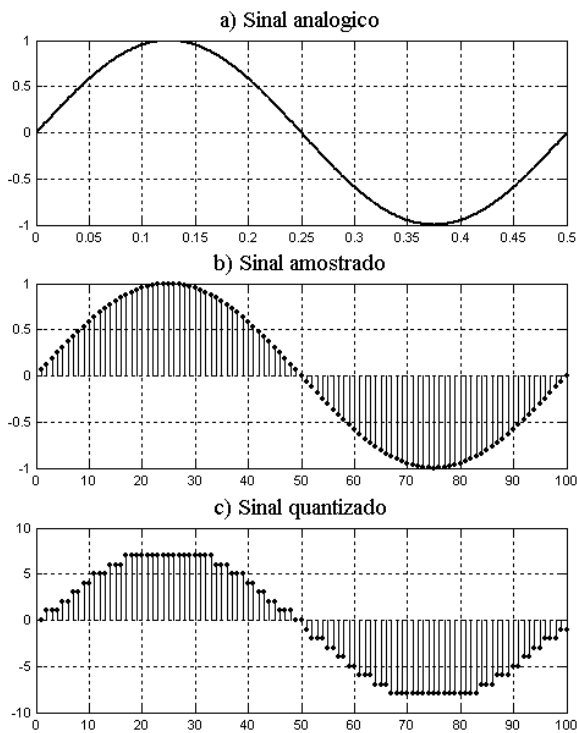


Fig.1: a) Sinal senoidal analógico (2 Hz). b) amostragem (200 pontos por segundo) e c) quantização (16 níveis ou 4 bits).

$$X_s(f) = \frac{1}{T_s} \sum_{k=-\infty}^{\infty} X(f - kf_s), \quad (2)$$

onde  $X_s(f)$  representa o espectro do sinal amostrado. Como é possível observar na Fig.2, se a largura da faixa espectral  $f_b$  do sinal amostrado for maior que a metade da frequência de

amostragem  $f_s$ , ocorrerá uma “invasão” do conteúdo espectral entre duas repetições adjacentes. Este fenômeno é chamado *aliasing*, e é prevenido aplicando o sinal a ser amostrado num filtro passa baixas cuja frequência de corte é a metade da frequência de amostragem. Na Fig.2 a resposta deste filtro *antialiasing* aparece em linhas tracejadas. É importante mencionar, embora seja óbvio, que trata-se de um filtro exclusivamente analógico, uma vez que precede o processo de digitalização do sinal. Assim sendo, sua implementação sofre das limitações práticas intrínsecas aos filtros analógicos, como por exemplo, a inviabilidade de se conseguir um filtro de alta ordem (6ª ou maior), o que é necessário quando deseja-se uma faixa de corte relativamente estreita.

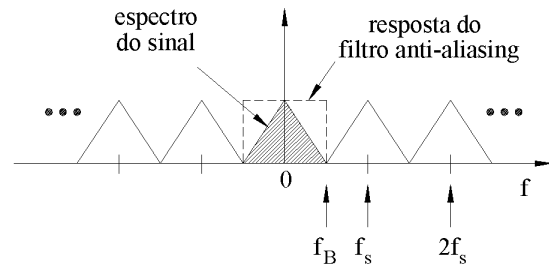


Fig.2: Representação no domínio da frequência do sinal de largura de banda  $f_b$  amostrado com frequência de amostragem  $f_s$ .

O processo de amostragem é uma operação reversível, uma vez que nenhuma informação é perdida e o sinal pode ser perfeitamente reconstruído.

A quantização na amplitude de um sinal é um processo não reversível, uma vez que mapeia um número infinito de valores de entrada num número finito de valores de saída. Estas saídas são representadas normalmente como uma palavra digital com um número finito de bits. Um quantizador com  $Q$  níveis de saída é usualmente caracterizado como tendo  $N$  bits de resolução, onde  $N = \log_2(Q)$ . Assim,  $Q$  deve ser escolhido como sendo uma potência de 2, para que  $N$  seja um número inteiro. Se  $V$  é a amplitude máxima do sinal de saída, somente valores de entrada separados de no mínimo  $\Delta = 2V/(Q-1)$  podem ser distinguidos entre dois níveis diferentes (Fig.3).

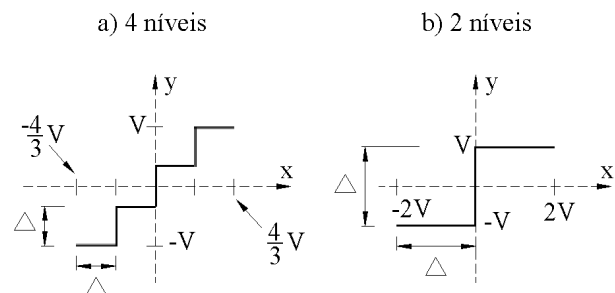


Fig.3: Função de transferência: a) quantizador de 4 níveis e b) quantizador de 2 níveis (comparador).

Na Fig.1 é mostrado um exemplo de um sinal senoidal quantizado com 16 ( $2^4$ ) níveis. Uma palavra digital de 4 bits é suficiente para representar todos os possíveis níveis de

amplitude deste sinal. Na Fig.3 são mostradas as funções de transferência de dois tipos de quantizadores uniformes.

O processo de quantização é inerentemente não linear, o que dificulta a sua análise. Além disso, o erro introduzido no processo depende da diferença entre a amplitude da entrada e o nível referido na saída. Este erro é responsável pela introdução de um ruído no sinal, e o desempenho de um conversor A/D é mensurado justamente pela quantidade de ruído introduzido na quantização. É claro que quanto maior for o número de níveis de quantização, melhor será o desempenho do conversor.

Entretanto, a implementação eletrônica de um quantizador de alta resolução é extremamente complexa, principalmente quando os circuitos são integrados em chips VLSI (*Very Large Scale Integration*). Uma das limitações refere-se à precisão necessária no casamento dos capacitores usados para realizar repetidas divisões por 2 de uma tensão de referência. Numa conversão A/D de  $N$  bits, a precisão requerida é de, no mínimo, uma parte em  $2^N$ . Por exemplo, um quantizador de 10 bits demanda uma precisão da ordem de 0,1% no casamento dos capacitores, o que é extremamente difícil em VLSI.

### Análise de desempenho

O interessante na análise do desempenho de um conversor A/D é o comportamento do erro de quantização  $e[n]$ , que é a diferença entre o sinal de saída  $y[n]$  e o sinal de entrada  $x[n]$ :

$$e[n] = y[n] - x[n], \quad (3)$$

Como  $e[n]$  é resultante de um processo genuinamente não linear, para facilitar a análise algumas aproximações são adotadas a respeito do seu comportamento estatístico e da sua dependência com relação ao sinal de entrada [2].

1.  $e[n]$  é não correlacionado com o sinal de entrada  $x[n]$ .
2.  $e[n]$  é uma sequência amostrada de um processo estocástico estacionário.
3.  $e[n]$  é uma sequência independente e identicamente distribuída (i.i.d.), i.e.,  $e[n]$  é um ruído branco com média zero.
4.  $e[n]$  é uniformemente distribuído no intervalo  $[-\Delta/2, \Delta/2]$ .
5.  $x[n]$  é também um processo estocástico i.i.d., uniformemente distribuído no intervalo  $[-V, V]$  e de média zero.

Estas aproximações simplificam muito a análise do sistema, uma vez que substituem uma não linearidade determinística por um sistema linear estocástico, permitindo o uso de técnicas de análise de sistemas lineares.

Embora sejam largamente adotadas na literatura científica sobre conversão A/D, estas suposições sofrem sérias limitações. A principal delas refere-se ao fato do erro  $e[n]$  ser de fato uma função determinística da entrada, não podendo, pois, ser estatisticamente independente desta (propriedade 1). Em [2] são discutidas com detalhes as limitações das suposições consideradas acima, bem como métodos matemáticos alternativos de análise para o processo aqui abordado.

No caso de valerem todas as aproximações, a variância ou potência de  $e[n]$  é definida pela Eq.4, para o caso do quantizador de  $Q=2^N$  níveis:

$$\begin{aligned} \sigma_e^2 &= \frac{\Delta^2}{12} = \frac{(2V/Q - 1)^2}{12} \\ &= \frac{(2V/2^N - 1)^2}{12} \cong \frac{(2V/2^N)^2}{12} \end{aligned} \quad (4)$$

Um importante parâmetro de análise do desempenho é a relação sinal ruído SQNR (*Signal to Quantization Noise Ratio*). Sendo  $\sigma_x^2$  a variância do sinal de entrada, a SQNR é expressa pela Eq.5:

$$\begin{aligned} SQNR &= 10 \log \left( \frac{\sigma_x^2}{\sigma_e^2} \right) \\ &= 10 \log \left( \frac{\sigma_x^2}{V^2} \right) + 4,77 + 6,02N \text{ (dB)} \end{aligned} \quad (5)$$

Assim, para cada bit a mais na resolução do conversor (i.e., para cada incremento em  $N$ , há uma melhora de aproximadamente 6 dB na SQNR. Ou seja, há uma relação direta entre a resolução do conversor e a sua SQNR.

Outro parâmetro a ser definido é a faixa dinâmica  $R$ , que é uma medida do intervalo de valores de entrada para os quais o conversor produz uma SQNR positiva. Para entradas senoidais, a faixa dinâmica é definida como a razão entre a potência máxima do sinal senoidal ( $V^2/2$ ) e a potência mínima do sinal senoidal que resulta numa SQNR igual a 0 dB ( $\sigma_e^2 = \Delta^2/12$ ):

$$\begin{aligned} R &= \frac{V^2/2}{\Delta^2/12} \cong \frac{V^2/2}{(2V/2^N)^2/12} \\ R &= 6,02N + 1,76 \text{ (dB)} \end{aligned} \quad (6)$$

A mesma análise de desempenho pode ser feita no domínio da frequência. Aplicando a transformada Z na Eq. 3, obtemos:

$$Y[z] = X[z]H_x[z] + E[z]H_e[z], \quad (7)$$

onde foram introduzidas as funções de transferência  $H_x[z]$  e  $H_e[z]$  relativas à modulação do sinal de entrada e do erro de quantização, respectivamente. A densidade de potência espectral na saída do conversor,  $P_{ey}(f)$ , fornece a informação necessária para se determinar a potência do ruído gerado por  $e[n]$ :

$$P_{ey}(f) = P_e(f) |H_e(f)|^2, \quad (8)$$

onde  $P_e(f)$  é a densidade de potência espectral do erro de quantização. No caso de  $|H_e(f)| = 1$ , e de  $e[n]$  obedecer às condições citadas, pode-se afirmar que:

$$P_{ey}(f) = P_e(f) = \sigma_e^2 / f_s, \quad (9)$$

onde  $f_s$  é a frequência de amostragem. A integral da densidade de potência espectral  $P_{ey}(f)$  somente na faixa de frequências de interesse  $f_B$ , tem como resultado a covariância cruzada ou potência média  $\sigma_{ey}^2$  gerada pelo ruído de quantização na saída:

$$\begin{aligned}\sigma_{ey}^2 &= \int_{-f_B}^{f_B} P_{ey}(f) df = 2 \int_0^{f_B} P_{ey}(f) df \\ \sigma_{ey}^2 &= \int_{-f_B}^{f_B} P_{ey}(f) df = 2 \int_0^{f_B} P_{ey}(f) df \\ &= \int_0^{f_B} \frac{2\sigma_e^2}{f_s} df = \sigma_e^2 \left( \frac{2f_B}{f_s} \right)\end{aligned}\quad (10)$$

Este é um resultado muito interessante, uma vez que relaciona a potência do ruído na saída do conversor com a razão entre a largura da faixa espectral do sinal amostrado  $f_B$  e a frequência de amostragem  $f_s$ . Se o conversor utiliza a taxa de Nyquist,  $f_s = 2f_B$  o resultado é o mesmo da Eq. 4. No entanto, se o sinal for amostrado a uma taxa superior à taxa de Nyquist, a Eq. 10 informa que a potência do ruído gerado será menor que no primeiro caso. Esta técnica é chamada sobreamostragem, e seu efeito na prática é o de trocar velocidade por resolução. Em outras palavras, aumentando a frequência de amostragem de um sinal, consegue-se uma mesma relação sinal ruído utilizando-se um quantizador de menor resolução que gera um ruído de maior potência.

Uma explicação razoável para este fenômeno parte da suposição que o erro de quantização é um ruído branco distribuído uniformemente entre  $-f/2$  e  $f/2$ . Se  $f_s = 2f_B$ , então toda a potência do ruído encontra-se distribuída na mesma banda espectral do sinal amostrado. Entretanto, no caso da sobreamostragem, a mesma potência será distribuída numa extensão maior que  $f_B$ , restando apenas uma fração desta potência no interior da banda do sinal. Um filtro passa baixas digital é capaz de facilmente remover o ruído que está fora da banda de interesse. O resultado é o aumento na SQNR, e conseqüentemente no desempenho do conversor A/D.

A expressão da SQNR pode ser rescrita na forma mais generalizada:

$$\begin{aligned}SQNR &= 10 \log \left( \frac{\sigma_x^2}{\sigma_{ey}^2} \right) \\ &= 10 \log(\sigma_x^2) - 10 \log(\sigma_e^2) + 10 \log \left( \frac{f_s}{2f_B} \right) \quad (dB)\end{aligned}\quad (11)$$

Se a razão  $f_s/2f_B = 2r$ , a expressão assume a forma:

$$SQNR = 10 \log(\sigma_x^2) - 10 \log(\sigma_e^2) + 3,01r \quad (dB)\quad (12)$$

Assim, cada vez que a frequência de amostragem tiver seu valor dobrado, ocorrerá uma melhora de aproximadamente 3 dB na relação sinal ruído do conversor.

Um dos benefícios da sobreamostragem é a possibilidade de se utilizar um filtro *anti aliasing* com a faixa de corte menos radical do que no caso da amostragem na taxa de Nyquist.

## MODULAÇÃO SIGMA DELTA

As funções de transferência  $H_x[z]$  e  $H_e[z]$  introduzidas na Eq. 7 podem ser escolhidas de tal forma que os sinais  $x[n]$  e  $e[n]$  sofram modulações que venham a melhorar o desempenho da conversão A/D. É o caso da modulação sigma delta, onde  $H_e[z]$  é projetado de forma a concentrar o ruído de quantização fora da banda do sinal a ser amostrado. Contudo,  $H_x[z]$  deve ser tal a manter  $x[n]$  inalterado. Conclui-se, então, que  $H_e[z]$  deve ser a função de transferência de um filtro passa altas, uma vez que o sinal a ser amostrado ocupa a banda espectral entre DC e  $f_B$ .

Outra possível implementação acontece no caso do sinal apresentar uma largura de banda igual a  $[f_c - f_B/2, f_c + f_B/2]$ , onde  $f_c \gg f_B$  é a frequência central da banda do sinal. Neste caso, uma função de transferência realizando um filtro passa banda pode ser utilizado.

A implementação básica de um modulador sigma delta é representado pela Eq. 13:

$$Y[z] = X[z]z^{-1} + E[z](1 - z^{-1})^L, \quad (13)$$

onde  $L$  é a ordem do filtro passa altas, e conseqüentemente, a ordem do modulador. É fácil perceber que quanto maior for  $L$ , uma maior energia do ruído  $e[n]$  será colocado para fora da banda de interesse e melhor será o desempenho do conversor. O sinal de entrada aparece na saída intacto, apenas com um atraso imposto por  $z^{-1}$ .

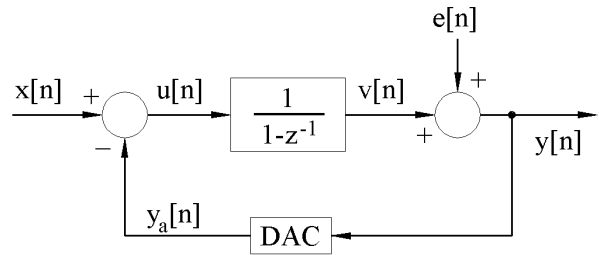


Figura 4: Diagrama de blocos do modulador sigma delta de primeira ordem.

Diversas variações para  $H_x[z]$  e  $H_e[z]$  já foram propostas. Entre elas, destacam-se as topologias em cascata ou multistágio [3-6], paralelo [7,8] e multibanda [9]. Quantizadores de diversos níveis também são utilizados. Neste artigo, contudo, serão abordados apenas os moduladores sigma delta de primeira e segunda ordens com quantizadores de 2 níveis (1 bit).

### Modulação Sigma Delta de Primeira Ordem

O diagrama de blocos de um modulador sigma delta de primeira ordem é mostrado na Fig. 4. A saída do modulador  $Y(z)$  é expressa pela equação:

$$Y[z] = X[z]z^{-1} + E[z](1 - z^{-1}). \quad (14)$$

No domínio do tempo, a Eq. 14 pode ser rescrita:

$$y[n] = x[n-1] + e[n] - e[n-1]. \quad (15)$$

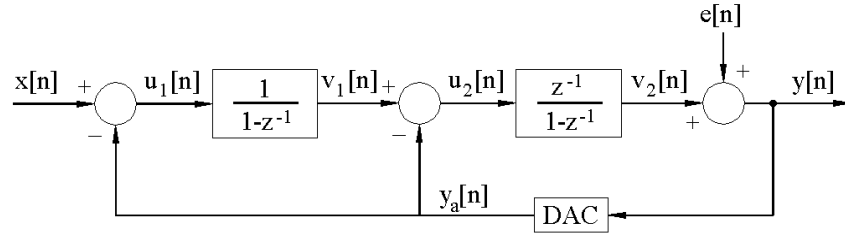


Figura 5: Diagrama de blocos do modulador sigma delta de segunda ordem.

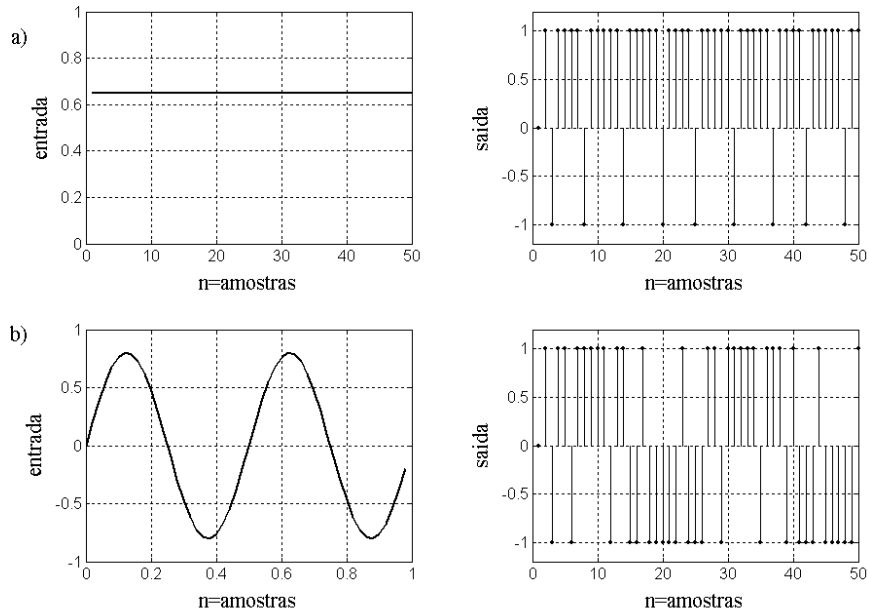


Figura 6: Resposta de um modulador sigma delta de primeira ordem: a) sinal DC e b) sinal senoidal.

Utilizando  $H_i = z^{-1}$  e  $H_e = (1 - z^{-1})$  nas Eqs. 8, 9 e 10, a potência do erro de quantização na saída do conversor é:

$$\sigma_{ey}^2 = \sigma_e^2 \frac{\pi^2}{3} \left( \frac{2f_B}{f_s} \right)^3 \quad (16)$$

A relação sinal quantizado ruído é, então:

$$SQNR = 10 \log(\sigma_x^2) - 10 \log(\sigma_e^2) - 10 \log\left(\frac{\pi^2}{3}\right) + 30 \log\left(\frac{f_s}{2f_B}\right) \quad (dB) \quad (17)$$

Se a razão  $f_s/2f_B = 2^r$ :

$$SQNR = 10 \log(\sigma_x^2) - 10 \log(\sigma_e^2)$$

$$-10 \log\left(\frac{\pi^2}{3}\right) + 9,01r \quad (dB) \quad (18)$$

Cada vez que a frequência de amostragem tiver seu valor dobrado, ocorrerá uma melhora de 9 dB na relação sinal ruído do conversor, ou equivalentemente, um aumento de 1.5 bit na resolução.

### Modulação Sigma Delta de Segunda Ordem

O diagrama de blocos de uma modulador sigma delta de segunda ordem é mostrado na Fig. 5. A estrutura agora contém dois integradores. As equações para a saída do conversor e para a SQNR são:

$$Y[z] = X[z]z^{-1} + E[z](1 - z^{-1})^2 \quad (19)$$

$$y[n] = x[n-1] + e[n] - 2e[n-1] + e[n-2]. \quad (20)$$

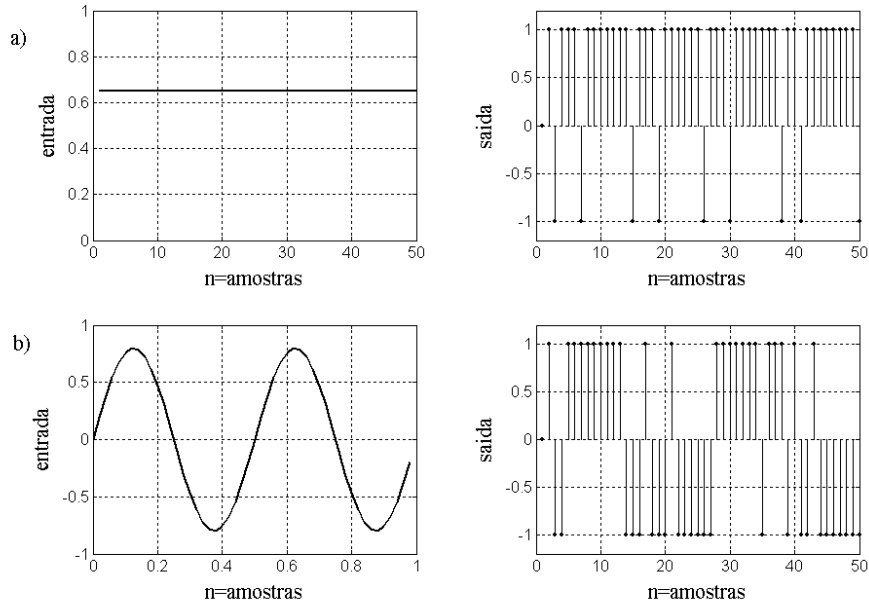


Figura 7: Resposta de um modulador sigma delta de segunda ordem: a) sinal DC e b) sinal senoidal.

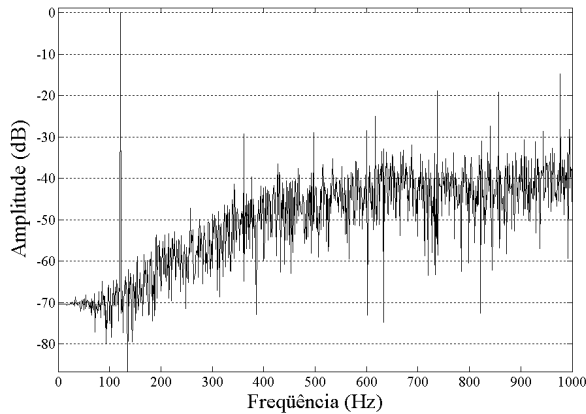


Figura 8: Resposta em frequência de um modulador sigma delta de segunda ordem com  $f_s = 8129$  Hz e um sinal senoidal (pico mais alto) de 120 Hz e amplitude igual a 0.8 na entrada.

$$\sigma_{ey}^2 = \sigma_e^2 \frac{\pi^4}{5} \left( \frac{2f_B}{f_s} \right)^5 \quad (21)$$

$$SQNR = 10\log(\sigma_x^2) - 10\log(\sigma_e^2) - 10\log\left(\frac{\pi^4}{5}\right) + 15,05r \text{ (dB)} \quad (22)$$

Neste caso, um incremento em  $r$  correspondente a uma multiplicação por 2 na frequência de amostragem,

proporciona um aumento de 2.5 bits na resolução do conversor, ou 15 dB de melhora na SQNR.

O modulador de segunda ordem incorpora um integrador a mais em sua função de transferência. Teoricamente, este integrador contribui para atenuar o ruído de quantização na banda de interesse e reforça-lo em frequências altas.

### Comportamento Qualitativo

A modulação sigma delta pode ser vista como um conversor PCM com realimentação, que tenta forçar a saída  $y[n]$  a ser igual à entrada  $x[n]$ . Considerando o caso onde um quantizador de 1 bit é utilizado, sendo  $V=1$ , a saída do comparador assume os valores  $+1$  ou  $-1$ . Sendo assim, sempre haverá um erro  $u[n] \neq 0$ , exceto quando a entrada assumir exatamente um dos valores citados acima.

Considerando uma entrada DC entre 0 e 1 no modulador de primeira ordem da Fig. 4, quando  $y[n] = 1$  o erro  $u[n]$  acumulado pelo integrador é negativo, já que  $u[n] = x[n] - y[n]$ . Após um determinado número de ciclos estes valores negativos acumulados serão suficientes para mudar o estado do comparador para  $y[n] = -1$ . O sinal do erro muda para um valor positivo e é acumulado novamente no integrador por alguns ciclos até mudar o estado do comparador de volta para  $+1$ . A densidade de  $+1$ 's e  $-1$ 's num período de tempo é relacionado ao valor DC da entrada, de maneira que quanto maior o valor da entrada, maior a densidade de  $+1$ 's na saída, e vice-versa. Por essa razão, o modulador sigma delta utilizando um quantizador de 1 bit é comumente denominado modulador por densidade de pulsos (PDM).

No modulador de segunda ordem o comportamento é parecido. Contudo, a entrada do quantizador  $v_2[n]$  é uma versão mais refinada, ou precisa, do erro entre a entrada e a saída, uma vez que este erro  $u_1[n]$  é aplicado num integrador antes de ser subtraído de  $y[n]$  e gerar  $u_2[n]$ . O resultado é uma representação mais precisa do sinal de entrada.

Nas Figs. 6 e 7 são mostradas as respostas dos moduladores de primeira e segunda ordens aos sinais DC e senoidal. É possível perceber as diferentes distribuições de pulsos implementadas por cada modulador.

A resposta em frequência da saída de um modulador sigma delta de segunda ordem é mostrada na Fig. 8. O pico mais alto refere-se ao sinal senoidal de frequência igual a 120 Hz e amplitude igual a 0.8 aplicado à entrada. A frequência de amostragem neste caso é de 8192 Hz, o que corresponde a uma taxa de sobreamostragem de aproximadamente 68. É interessante observar a atenuação do ruído de quantização nas baixas frequências, provida pelo filtro passa altas  $H_e = (1-z^{-1})^2$ , enquanto o sinal de entrada permanece inalterado.

Algumas imperfeições nos circuitos eletrônicos responsáveis pela implementação do modulador podem degradar o seu desempenho [2], como é o caso do integrador. Se o ganho não for unitário e houver um fator de fuga considerável, a função de transferência do erro de quantização sofre mudanças em seus parâmetros que se traduzem numa pior atenuação do ruído dentro da faixa de frequências de interesse.

Imperfeições no conversor D/A e no quantizador também são suscetíveis de ocorrer, no entanto não chegam a comprometer o desempenho do conversor como um todo.

Contudo, um aspecto que merece especial atenção refere-se à natureza não linear do conversor, à realimentação, e ao fato de o ruído de quantização não ser branco como assumido. Tudo isso leva ao aparecimento de componentes periódicas (*limit cycle oscillations*) na saída do conversor [10]. Estas componentes podem se situar dentro da banda do sinal de entrada, principalmente em conversores de primeira ordem, o que é extremamente indesejável em aplicações de áudio e voz.

### Comportamento Quantitativo

Nesta seção o objetivo é traçar um paralelo entre as diversas implementações de conversores A/D discutidas neste

artigo com um exemplo numérico baseado nas equações propostas ao longo do texto.

O exemplo é um conversor A/D para aplicação em áudio de alta fidelidade, onde a largura de banda é igual a 20 kHz e a relação sinal ruído requerida é de 98 dB, ou 16 bits como é o caso dos conversores PCM utilizados nos CDs *players* de áudio.

A Tabela 1 reúne os resultados das frequências de amostragem necessárias para atingir o desempenho esperado.

### Implementação Prática

Um modulador sigma delta de segunda ordem foi implementado num DSP (*Digital Signal Processor*) da família TMS320C2407 do fabricante Texas Instruments.

O algoritmo escrito na linguagem de programação C++ executa uma leitura nos conversores A/D de 10 bits internos ao DSP e calcula a saída  $y[n]$  baseado nas equações desenvolvidas anteriormente neste artigo. A frequência de amostragem escolhida foi a maior possível, respeitando o *clock* do DSP de 30 MHz. Como foi medido que o algoritmo gasta cerca de 90 ciclos de *clock* para realizar todas as operações do cálculo de  $y[n]$ , a frequência de amostragem ficou estabelecida em 300 kHz.

**Tabela 1: Frequência de Amostragem para Conversão A/D em Áudio de Alta Fidelidade**  
 $f_s = 20 \text{ kHz}$ , SQNR = 98 dB

Tecnologia	Frequência de Amostragem
PCM 16 bits	44.1 kHz
PCM Sobreamostrado 12 bits	10 MHz
PCM Sobreamostrado 8 bits	2.64 GHz
Sigma Delta Primeira Ordem 1 bit	96.78 MHz
Sigma Delta Segunda Ordem 1 bit	6.12 MHz
Sigma Delta Segunda Ordem 5 bits	1.53 MHz
Sigma Delta Terceira Ordem 1 bit	1.92 MHz

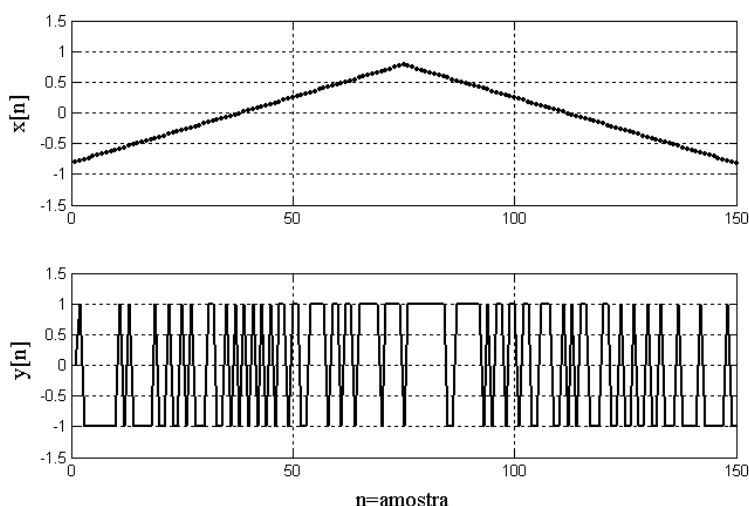


Fig. 9: Resultado da simulação de um conversor sigma delta de segunda ordem com taxa de sobreamostragem igual a 150. O sinal de entrada é uma onda triangular com amplitude variando entre  $-0.8$  e  $+0.8$ .

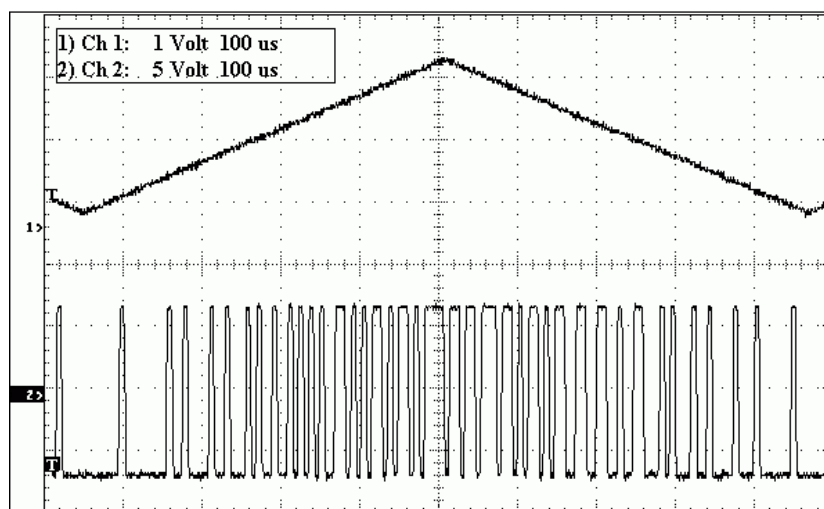


Fig. 10: Formas de onda na entrada (triangular, 1 kHz) e na saída do DSP TMS320C2407 com taxa de amostragem igual a 150.

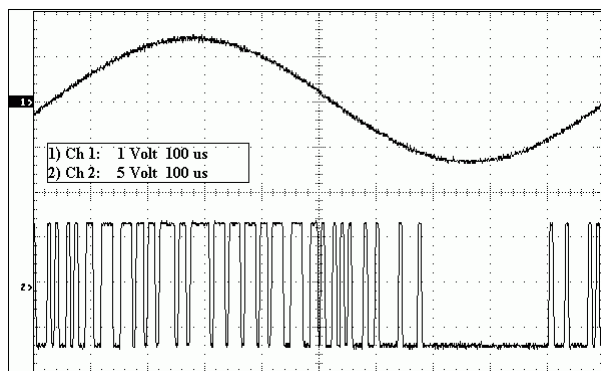


Fig. 11: Saída modulada do DSP para um sinal senoidal de entrada com frequência igual a 1 kHz.

Na Fig. 9 é mostrado o resultado de uma simulação na qual é aplicada à entrada do modulador um sinal triangular, onde  $f_s/2f_b = 150$ . Esta figura é comparada à forma de onda adquirida da saída do DSP, mostrada na Fig. 10.

A Fig. 11 mostra os sinais de entrada e saída do modulador, onde a entrada é um sinal senoidal de 1000 Hz.

Infelizmente não foi viável realizar uma análise no domínio da frequência da saída do modulador sigma delta implementado devido à impossibilidade em se adquirir com o equipamento disponível um número de pontos que permitisse uma resolução em frequência razoável.

#### APLICAÇÕES DE CONVERSORES SIGMA DELTA

Nesta seção são apresentadas algumas das principais situações onde os conversores sigma delta encontram grande aplicabilidade. Os parâmetros resolução e largura de banda são os mais importantes na avaliação dos resultados conseguidos pelas diversas implementações. Na Tabela 2 estão agrupados vários exemplos encontrados na literatura.

A conversão de dados em instrumentação demandam altos níveis de resolução (19-20 bits), embora envolvam frequências até aproximadamente 500 Hz, na maioria dos casos. Taxas de amostragem ( $f_s$ ) iguais a 128 ( $f_c = 128$  kHz) são comumente encontradas e a SQNR pode chegar a 120 dB.

Em codificação de voz para aplicações de telefonia, a largura de banda requerida é de 4 kHz com uma resolução de 13 ou 14 bits. Aqui, para atingir 80 dB de SQNR, pode-se encontrar conversores de 1 bit e primeira ordem com  $tsa = 500$ , ou de segunda ordem com  $tsa = 128$ .

Sistemas de áudio digital de alta fidelidade tem especificações mais rigorosas, com largura de banda igual a 20 kHz e resolução de, no mínimo, 16 bits. Várias arquiteturas têm sido propostas, utilizando quantizadores de 1 ou 4 bits, topologias de primeira, segunda ou quarta ordens, ou mesmo circuitos em cascata.

Em sistemas de telecomunicações como ISDN ou telefonia celular, a modulação sigma delta também encontra aplicabilidade. A largura de banda nestes casos é relativamente grande, e a resolução varia entre 12 e 14 bits na maioria dos casos. A topologia mais utilizada é a cascata com filtragem passa banda.

Na Tabela 3 estão listados alguns dos principais fabricantes de circuitos integrados para aplicações em conversão A/D que mantêm modelos utilizando a modulação sigma delta.

#### CONCLUSÕES

Este trabalho apresentou a tecnologia de codificação de sinais utilizando a modulação sigma delta. Para isso, foi feita uma revisão dos conceitos envolvidos em conversão analógico digital. Foram definidos os principais parâmetros para a avaliação do desempenho destes conversores, e apontados os principais pontos fracos que podem levar a um comprometimento na qualidade do conversor.

A modulação sigma delta se apresenta como uma excelente solução para a conversão A/D e D/A de sinais de áudio. Sua principal vantagem sobre outras topologias é o fato de sua precisão não estar limitada pela precisão dos circuitos elementares que conformam o conversor. Além disto, a sequência de bits resultante da conversão pode ser diretamente aplicada num amplificador classe D para amplificação em potência. A demodulação consiste simplesmente numa filtragem das frequências fora da banda espectral de interesse.

O aumento crescente na velocidade de funcionamento dos circuitos integrados tem tornado cada vez mais viável a utilização da modulação sigma delta em aplicações de áudio.



Tabela 2: Aplicações Típicas de Conversores Sigma Delta\*

Largura de Banda do Sinal ( $f_s$ )	Frequência de Amostragem ( $f_a$ )	TSA ( $f_a/2f_s$ )	Resolução (bits)	Estrutura do Modulador	Quantizador	Aplicação	Referência
492 Hz	128 kHz	128	20	4ª ordem	1 bit	instrumentação	[11]
500 Hz	128 kHz	128	20	4ª ordem	1 bit	abalos sísmicos	[12]
4 kHz	4 MHz	500	13	1ª ordem	1 bit	voz	[13]
4 kHz	1.024 MHz	128	13	2ª ordem	1 bit	voz	[14]
20.5 kHz	5.25 MHz	128	16	2ª ordem	4 bits	áudio	[15]
24 kHz	6.144 MHz	128	18	4ª ordem	4 bits	áudio	[16]
24 kHz	3.072 MHz	64	16	2ª ordem	1 bit	áudio	[17]
25 kHz	6.4 MHz	128	17	"2-1" cascata	1 bit	áudio	[6]
40 kHz	10.24 MHz	128	14	2ª ordem	1 bit	ISDN	[18]
40 kHz	2.56 MHz	32	13	"2-1" cascata	1 bit	ISDN	[4]
100 kHz	3.25 MHz	16	15	"2-2-2" cascata	3 níveis	celular digital	[19]
160 kHz	20.48 MHz	24	16	"2-1" cascata	1 bit	-	[5]
250 kHz	32 MHz	32	14	4ª ordem	1 bit	-	[20]
1 MHz	50 MHz	20	12	"2-1" cascata	1 bit e 3 bits	ultra-som	[21]

\* Retirado de [23].

Tabela 3: Conversores Sigma Delta em Circuitos Integrados

Fabricante	Modelo	Largura de Banda do Sinal ( $f_s$ )	Frequência de Amostragem ( $f_a$ )	TSA ( $f_a/2f_s$ )	Resolução (bits)	Quantizador	Estrutura do Modulador
Analog Devices	AD7720	98 kHz	25 MHz	128	16	1 bit	7ª ordem
	AD1878	21.7 kHz	3.5 MHz	81	16	1 bit	5ª ordem
Texas Instruments	PCM1760	24 kHz	3.072 MHz	64	20	4 bits	4ª ordem
National Semiconductor	TLC320AD57	24 kHz	3.072 MHz	64	18	1 bit	4ª ordem
	ADC16071	21.6 kHz	6.144 MHz	142	16	1 bit	2ª ordem
Motorola	DSP56ADC16	45.5 kHz	6.144 MHz	71	16	1 bit	3ª ordem

## REFERÊNCIAS BIBLIOGRÁFICAS

- [1] A. Oppenheim e R. Schaffer, *Discrete Time Signal Processing*, (Prentice-Hall, 1989).
- [2] S. R. Norsworthy, R. Schreier, G. C. Temes, *Delta Sigma Data Converters*, (IEEE Press, 1996).
- [3] K. Uchimura, T. Hayashi, T. Kimura e A. Iwata, "Oversampling A-to-D e D-to-A converters with multistage noise shaping modulators," *IEEE Transactions on Acoustics, Speech, and Signal Processing*, pp. 1899-1905, December, 1988.
- [4] L. Longo e M. Copeland, "A 13 bit ISDN-band oversampled ADC using two-stage third order noise shaping," *Proceedings, IEEE Custom Integrated Circuits Conference*, pp. 21.2.1-21.2.4, 1988.
- [5] G. Yin, F. Stubbe, W. Sansen, "A 16-b 320 kHz CMOS A/D converter using two-stage third order noise shaping," *IEEE Journal of Solid State Circuits*, pp.640-647, June, 1993.
- [6] L. Williams e B. Wooley, "Third order sigma-delta modulator with extended dynamic range," *IEEE Journal of Solid State Circuits*, pp.193-202, March, 1994.
- [7] W. Black e D. Hodges, "Time interleaved converter arrays," *IEEE Journal of Solid State Circuits*, pp.1022-1029, December, 1980.
- [8] A. Petraglia e S. Mitra, "High speed A/D converters using QMF banks," *IEEE International Symposium on Circuits and Systems*, pp. 2797-2800, 1990.
- [9] P. Aziz, H. Sorensen, J. Van der Spiegel, "Multiband sigma delta modulation," *Electronics Letters*, pp. 760-762, April 29, 1993.

- [10] V. Friedman, "The structure of limit cycles in sigma delta modulation," *IEEE Transactions on Communications*, pp. 972-979, August, 1988.
- [11] C. Thompson, S. Bernadas, "A digitally corrected 20b delta-sigma modulator," *Digest of Technical Papers, International Solid State Circuits Conference*, pp. 194-195, 1994.
- [12] D. Derth, D. Kasha, et al, "A 120 dB linear switched-capacitor delta-sigma modulator," *Digest of Technical Papers, International Solid State Circuits Conference*, pp. 194-195, 1994.
- [13] B. Leung, R. Neff, P. Gray, R. Broderson, "Area-efficient multichannel oversampled PCM voice-band coder," *IEEE Journal of Solid State Circuits*, pp.1351-1357, December, 1988.
- [14] V. Friedman, D. Brinthaup, et al, "A dual-channel voice-band PCM codec using sigma delta modulation technique," *IEEE Journal of Solid State Circuits*, pp.274-280, April, 1989.
- [15] M. Sarhang-Nejad e G. Temes, "A high-resolution multibit sigma-delta ADC with digital correction and relaxed amplifier requirements," *IEEE Journal of Solid State Circuits*, pp.648-660, June, 1993.
- [16] R. Adams, "Design and implementation of an audio 18-bit analog-to-digital converter using oversampling techniques," *Journal of the Audio Engineering Society*, pp. 153-166, March, 1986.
- [17] D. Welland, B. Del Signore, et al, "A stereo 16-bit sigma-delta A/D converter for digital audio," *Journal of the Audio Engineering Society*, pp. 476-486, June, 1989.
- [18] S. Norsworthy, I. Post, H. Fetterman, "A 14-bit 80kHz sigma-delta A/D converter: modeling, design and

performance evaluation,” *IEEE Journal of Solid State Circuits*, pp.256-266, April, 1989.

[19] I. Dedic, “A sixth-order triple-loop sigma-delta CMOS ADC with 90 dB SNR and 100 kHz bandwidth,” Digest of Technical Papers, *International Solid State Circuits Conference*, pp. 188-189, 1994.

[20] F. Op’t Eynde, G. Yin, W. Sansen, “A CMOS fourth-order 14-bit 500k-sample/s sigma-delta converter,” Digest of Technical Papers, *International Solid State Circuits Conference*, pp. 62-63, 1991.

[21] B. Brandt and B. Wooley, “A CMOS oversampling A/D converter with 12-bit resolution at conversion rates above 1 MHz,” Digest of Technical Papers, *International Solid State Circuits Conference*, pp.64-65, 1991.

[22] A. Leon-Garcia, “*Probability and Random Processes for Electrical Engineering*,” (Addison-Wesley Publishing Company, 1989).

[23] P. M. Aziz, H. V. Sorensen, J. Van der Spiegel, “An Overview of Delta-Sigma Converters,” *IEEE Signal Processing Magazine*, pp.61-84, January 1996.