



**PONTIFÍCIA UNIVERSIDADE CATÓLICA DE MINAS
GERAIS**

Instituto de Ciências Exatas e de Informática

Exercício prático Arquitetura de Computadores - II

Vitor Costa Oliveira Rolla

Pontifícia Universidade Católica de Minas Gerais

09 de junho de 2024

Resumo

Este exercício prático tem como objetivo aplicar os conhecimentos adquiridos na disciplina de Arquitetura de Computadores, por meio da simulação de circuitos digitais utilizando o software Logisim. Mais precisamente, serão implementados uma ULA de 1 Bit e posteriormente uma ULA de 4 bits.

Meio-Somador

O meio-somador é um circuito lógico que realiza a soma de dois bits, produzindo um bit de soma e um bit de carry (vai-um). A seguir, temos a representação esquemática do meio-somador:

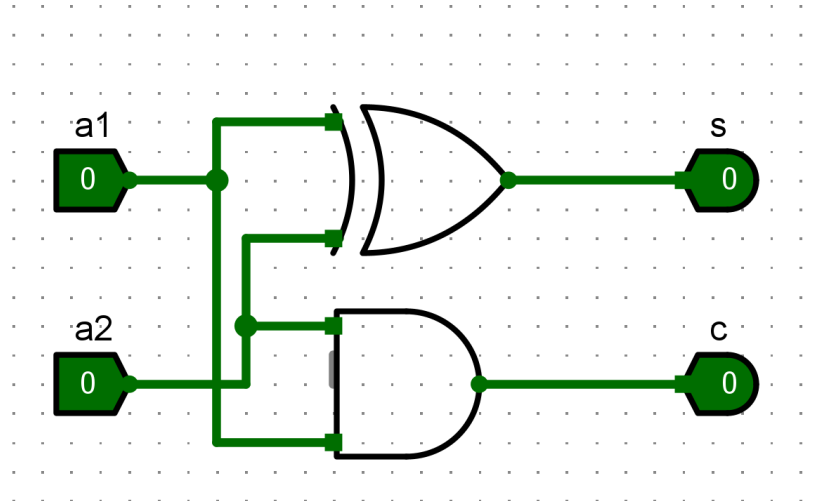


Figura 1: Circuito do meio-somador.

Somador Completo

O somador completo é um circuito lógico que realiza a soma de três bits: dois bits de entrada (A e B) e um bit de entrada de carry (C_{in}). Ele produz dois bits de saída: o bit de soma (S) e o bit de carry (C_{out}), que pode ser levado para a próxima posição de ordem superior na adição binária.

A seguir, temos a representação esquemática do somador completo:

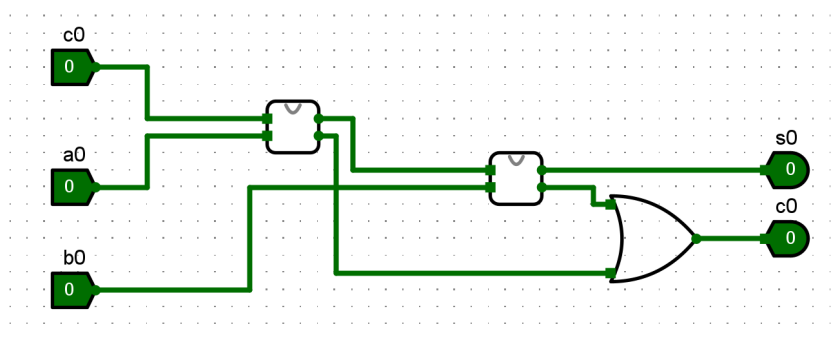


Figura 2: Circuito do somador completo.

ULA de 1 bit

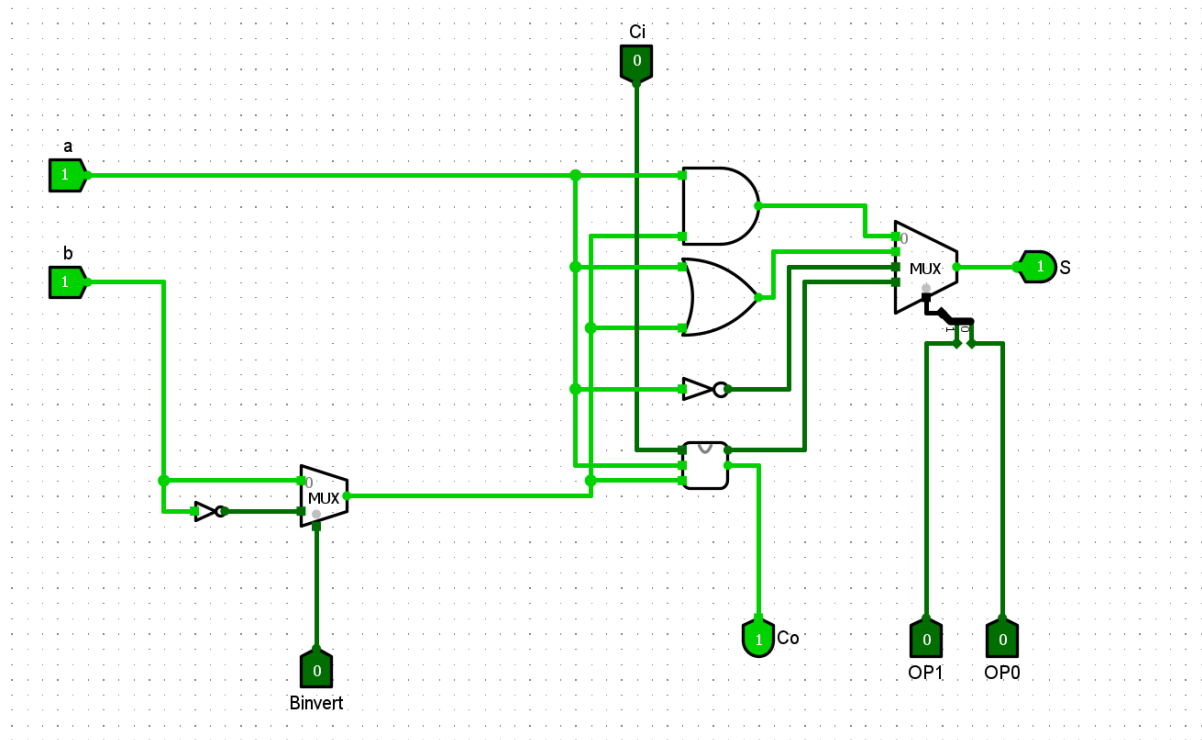


Figura 3: Unidade Lógica e Aritmética de 1 bit

A ULA (Unidade Lógica e Aritmética) de 1 bit é o bloco básico usado para construir ULAs maiores, responsáveis por executar operações matemáticas e lógicas em processadores. Ela trabalha apenas com valores de um único bit por vez, realizando operações como soma, AND, OR, NOT e entre outras. As operações são determinadas pelo OPCODE que é utilizado como chave seletora em um MUX, através disso é possível determinar a operação. Na figura apresentada, temos os seguintes OPCODES: 00(AND), 01(OR), 10(NOT), 11(SOMA).

ULA de 4 bits

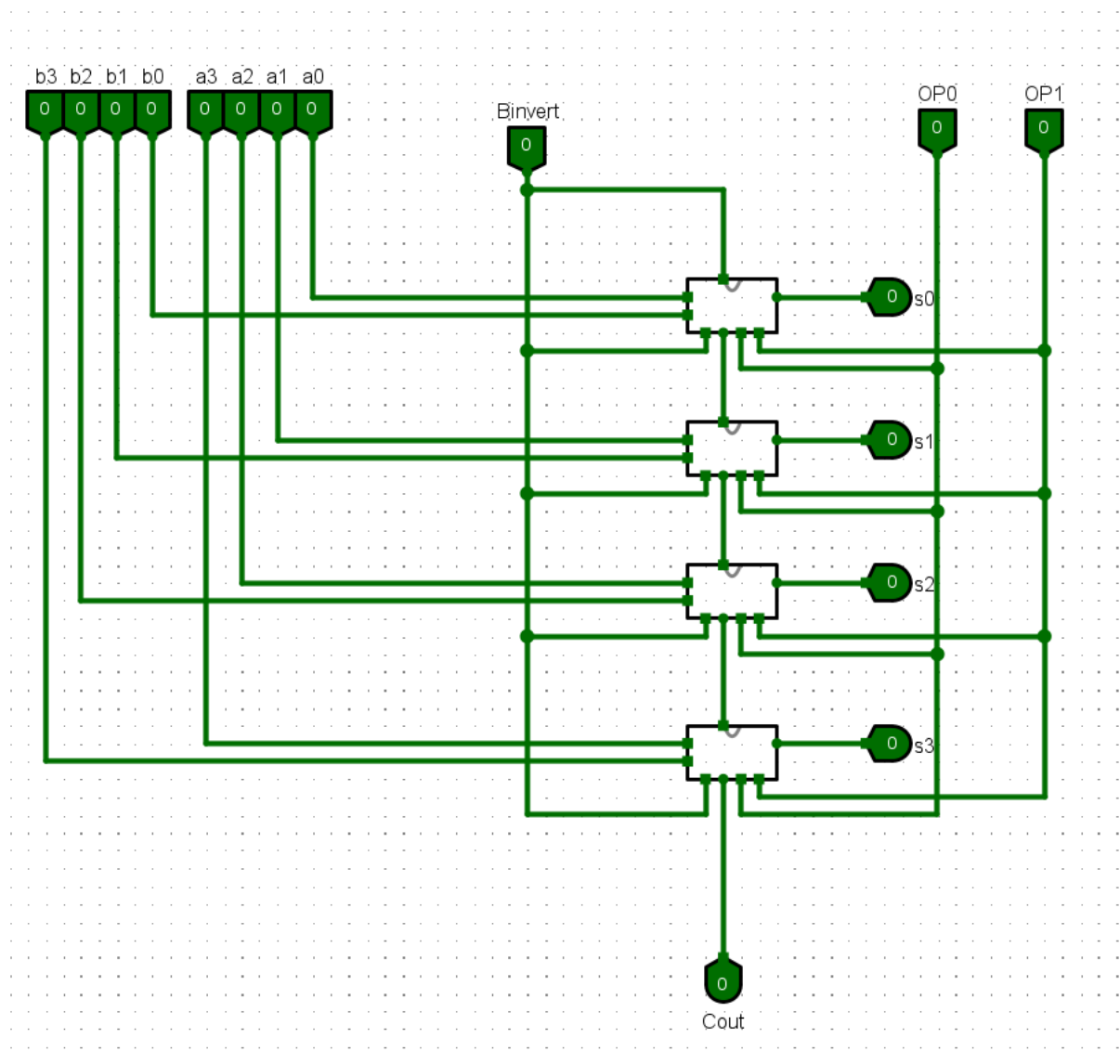


Figura 4: Unidade Lógica e Aritmética de 4 bit

A ULA de 4 bits é formada pela ligação de quatro ULAs de 1 bit, permitindo realizar operações lógicas e aritméticas com números de quatro bits. Cada ULA de 1 bit recebe um par de bits das entradas A e B e executa a operação escolhida pelo OPCODE, que é o mesmo para todas as unidades. O OPCODE funciona como uma chave que define qual operação será feita, como AND, OR, NOT ou SOMA.

Nas operações lógicas (AND, OR, NOT), cada bit é processado de forma independente, e o resultado final é a junção dos quatro bits de saída. Já na soma, o “vai-um” (carry) gerado em cada posição é passado para a próxima, garantindo que a adição binária seja feita corretamente. Assim, a ULA de 4 bits pode trabalhar com números maiores que a de 1 bit, mas mantendo o mesmo princípio de funcionamento.

Testes ULA de 4 bits

Serão realizados alguns teste sobre a ULA de 4 bits implementada e ao fim será exibida uma tabela contendo os resultados dos testes.

Teste 1

Operação: AND

OPCODE: 00

Dados: A(0010) e B(0001)

Resultado: 0000

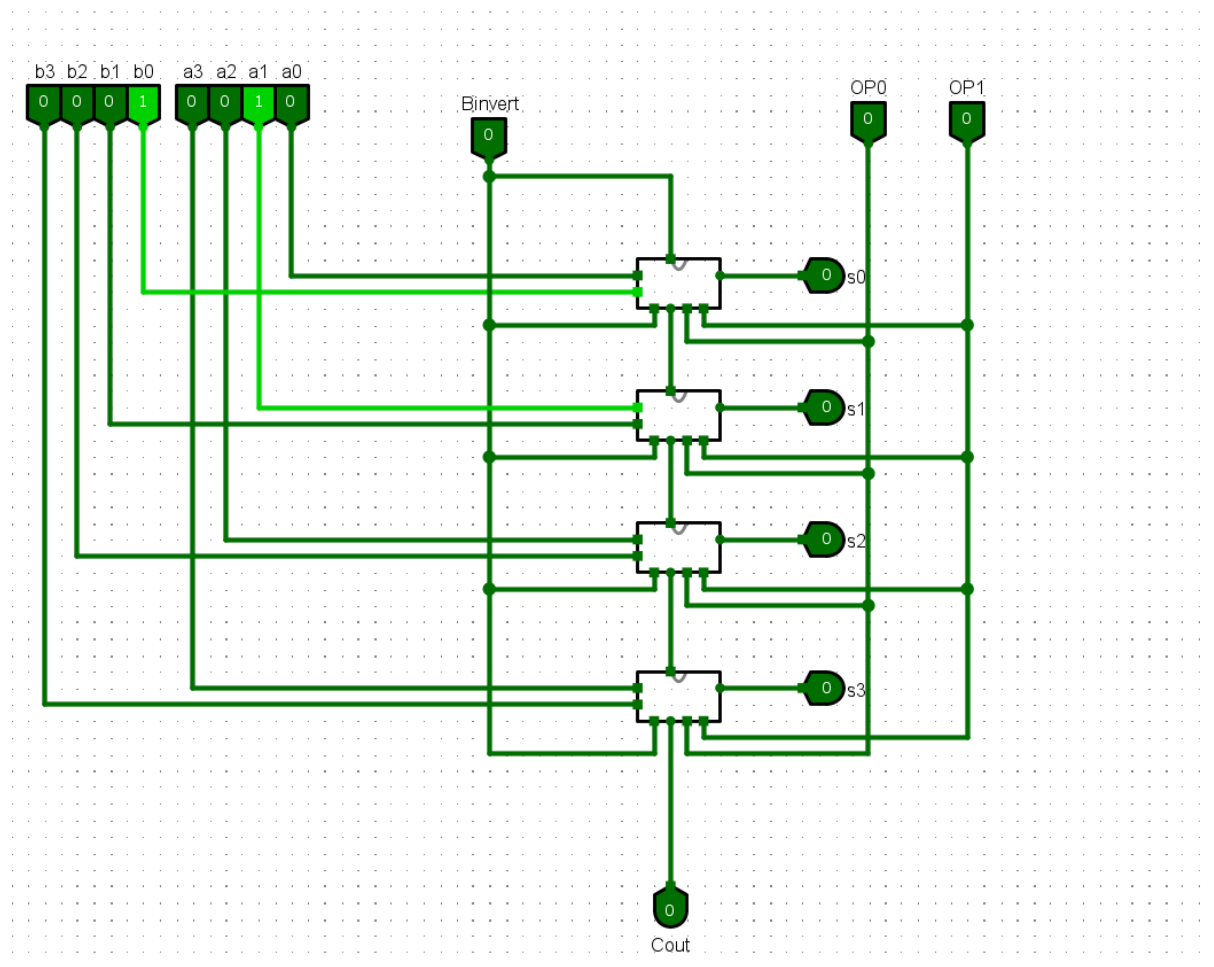


Figura 5: Unidade Lógica e Aritmética de 4 bit

Teste 2

Operação: OR

OPCODE: 01

Dados: A(0010) e B(0011)

Resultado: 0011

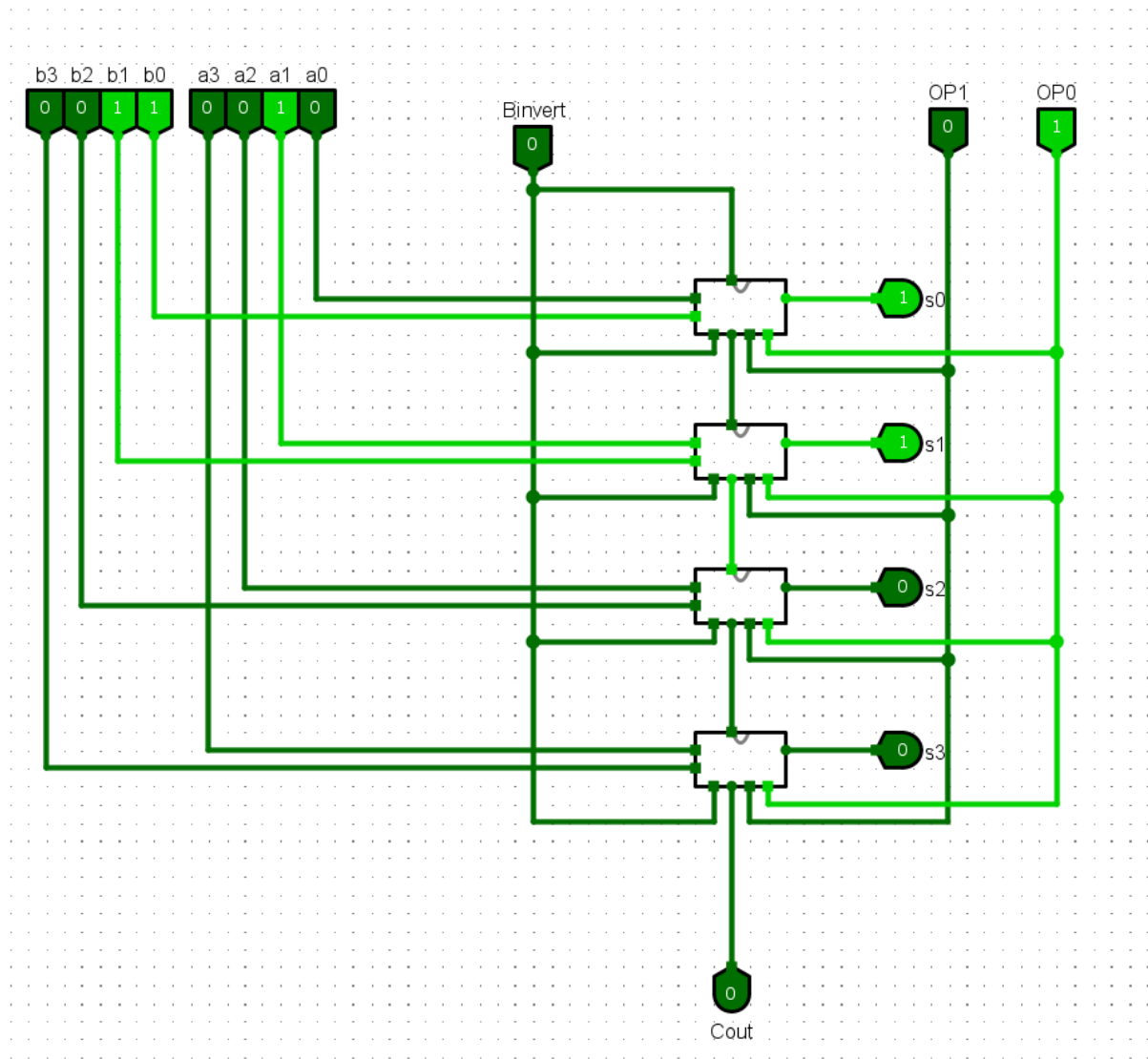


Figura 6: Unidade Lógica e Aritmética de 4 bit

Teste 3

Operação: SOMA

OPCODE: 10

Dados: A(0010) e B(0011)

Resultado: 0101

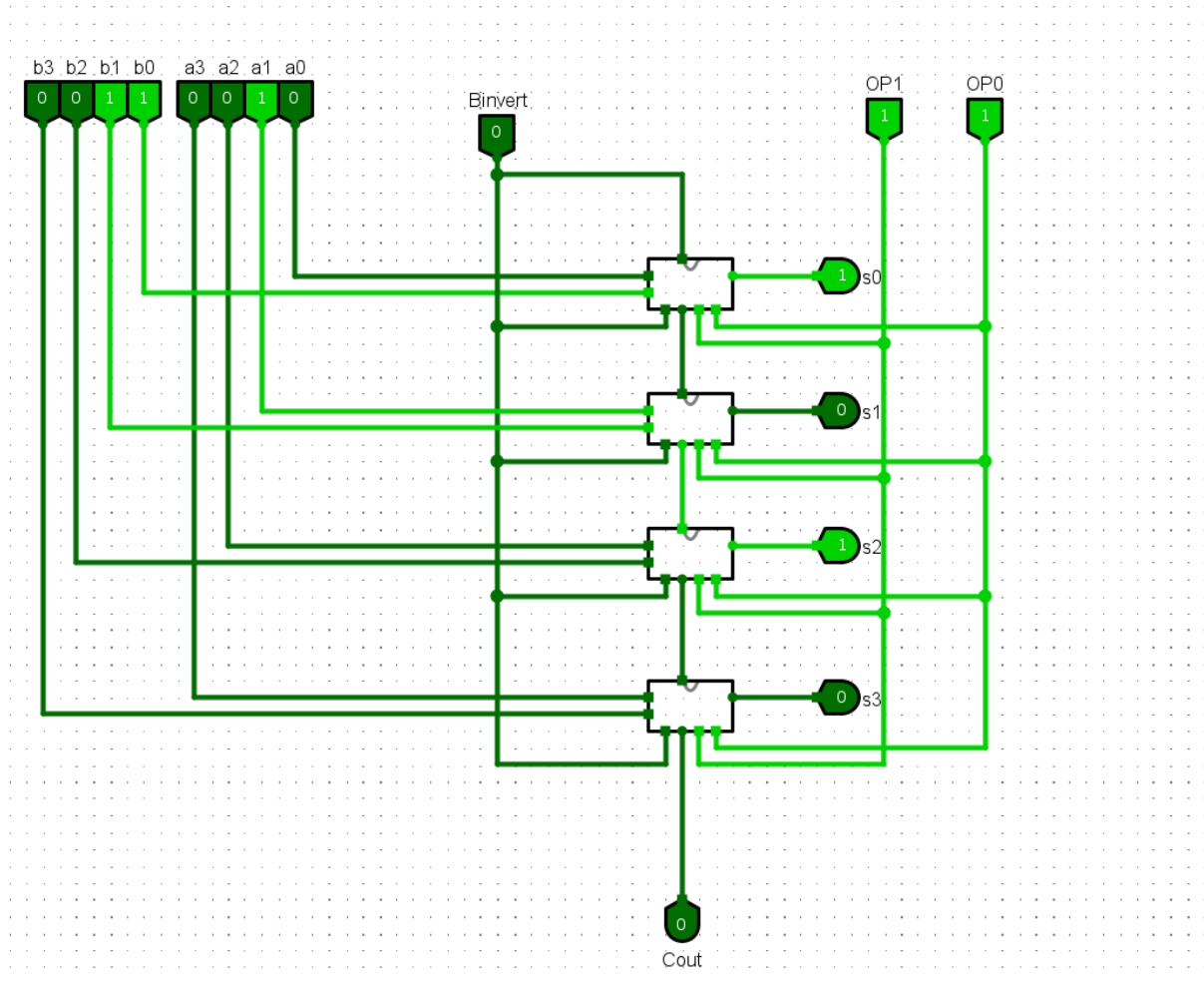


Figura 7: Unidade Lógica e Aritmética de 4 bit

Teste 4

Operação: NOT(A)

OPCODE: 11

Dados: A(1100)

Resultado: 0011

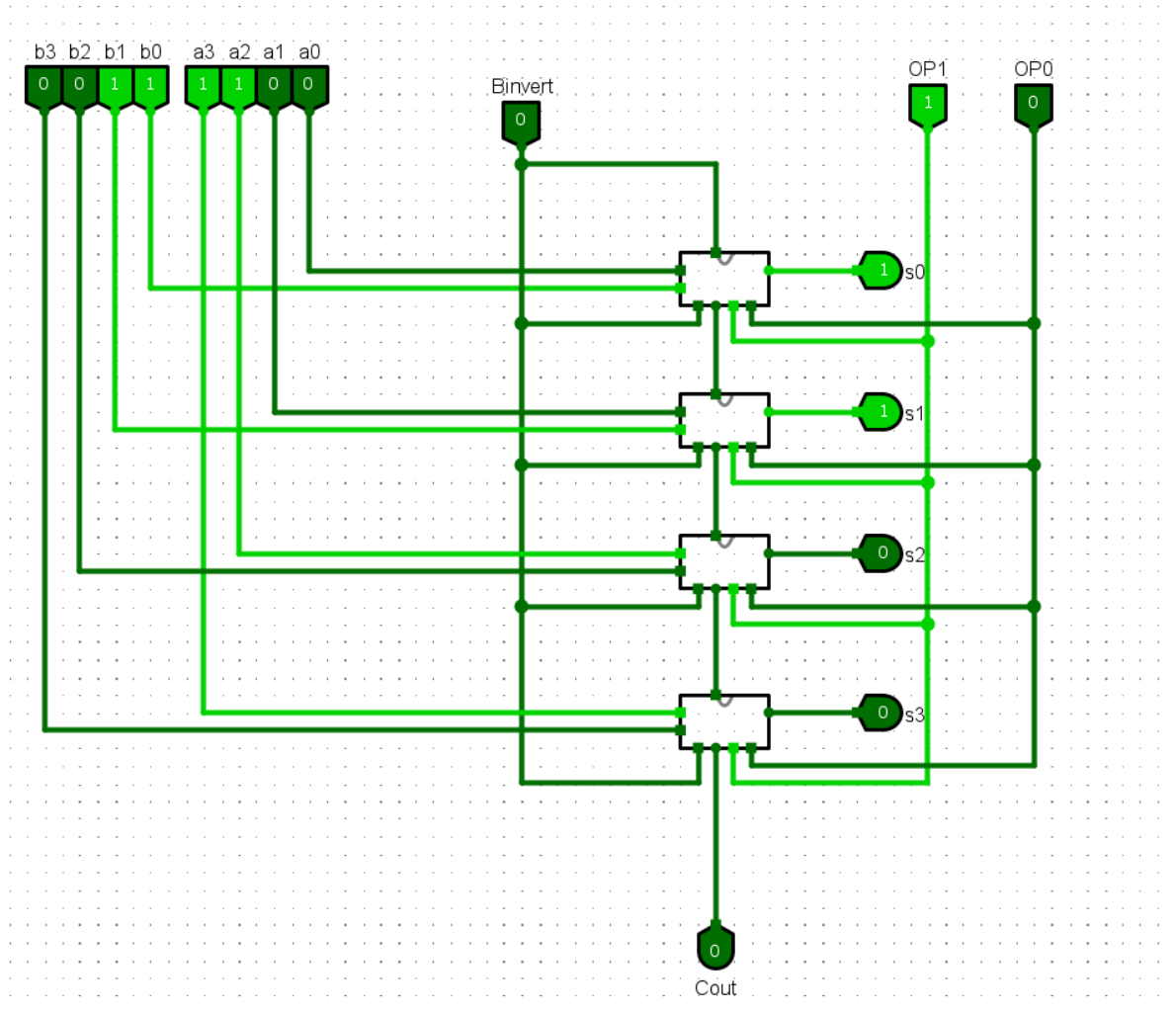


Figura 8: Unidade Lógica e Aritmética de 4 bit

Teste 5

Operação: AND

OPCODE: 10

Dados: A(1100) e B(1101)

Resultado: 1100

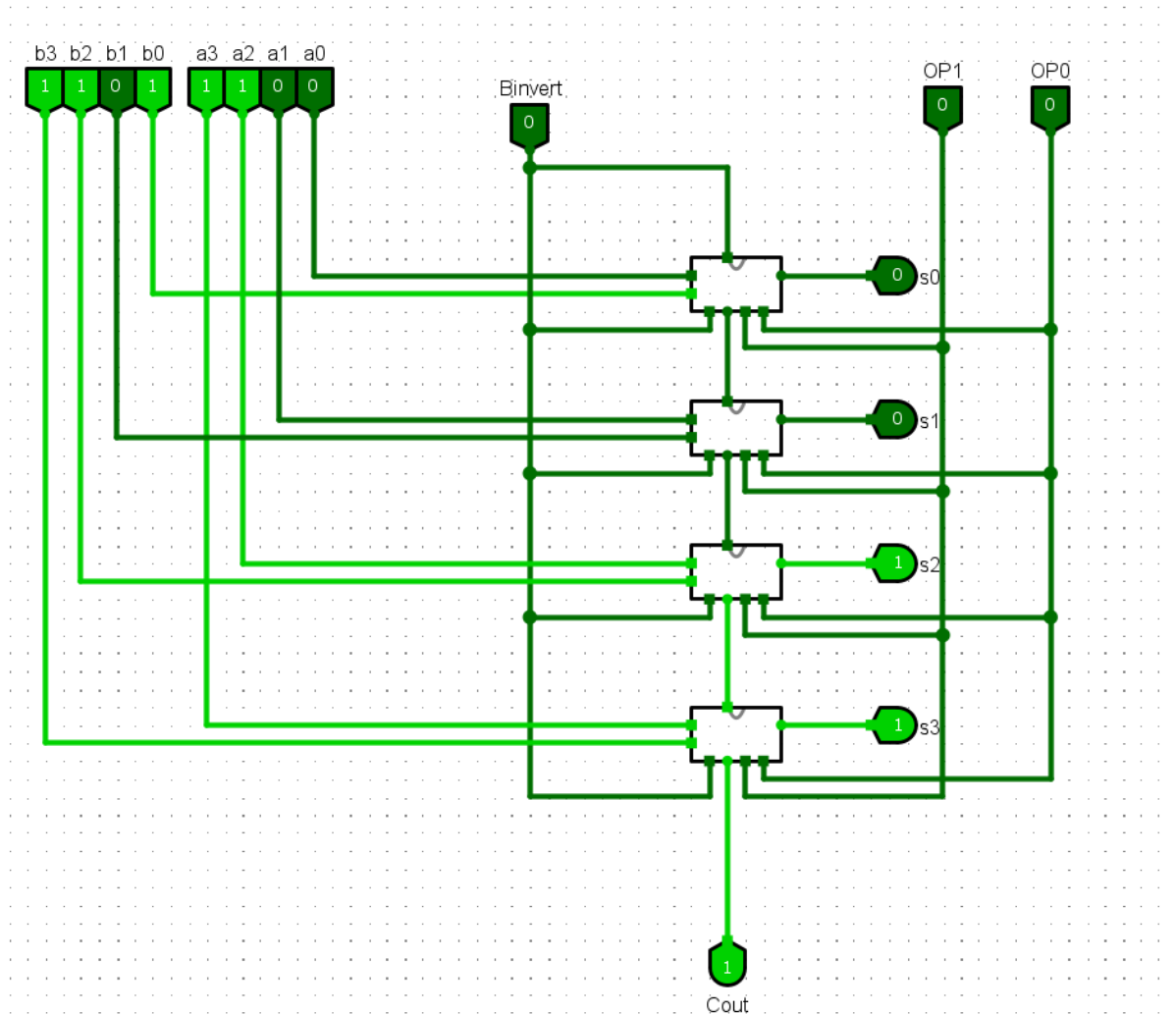


Figura 9: Unidade Lógica e Aritmética de 4 bit

Tabela com resultados

Instrução realizada	Binário (A,B,Op.code)	Valor em Hexa (0x ...)	Resultado em binário
AND(A,B)	0010 0001 00	(0000 1000 0100) = 0x084	0000
OR(A,B)	0010 0011 01	(0000 1000 1101) = 0x08D	0011
SOMA(A,B)	0010 0011 11	(0000 1000 1111) = 0x08F	0100
NOT(A)	1100 0000 10	(0011 0000 1110) = 0x3DE	0011
AND(B,A)	1100 1101 00	(0011 0011 0100) = 0x334	1100

Figura 10: Tabela de resultados

Parte II

Execução da primeira instrução

A instrução 0000 da ULA mostrada abaixo executa o comando Not da entrada A. Dessa forma, é possível perceber tal instrução sendo executada na figura.

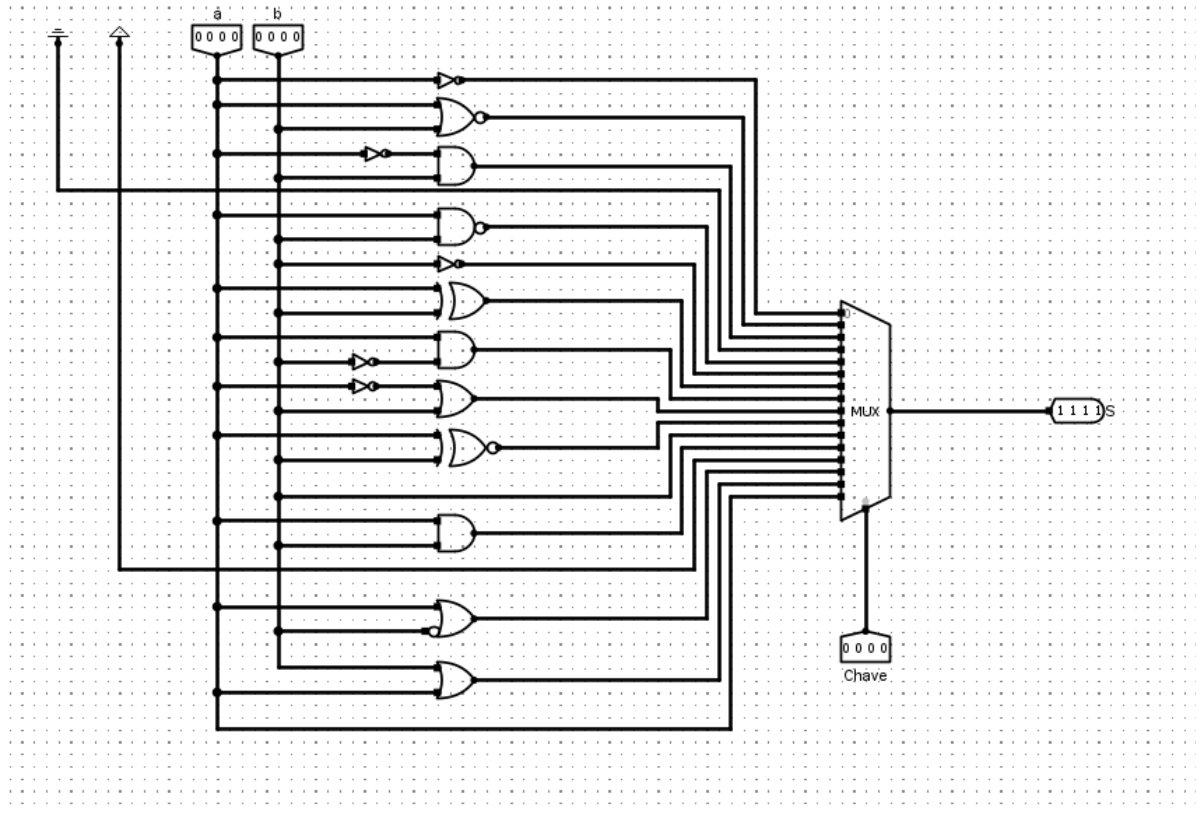


Figura 11: Circuito da ULA 74LS181

Tabela de instruções

A tabela abaixo segue o padrão A, B e Instrução) sendo que cada um desses valores é representado por 4 bits, segue a imagem com a tabela e os dados preenchidos de acordo com a ULA 74LS181.

Instruções	Binário	Resultado da operação
450	0100 0101 0000	1001
CB1	1100 1011 0011	0000
A32	1010 0011 0010	0001
C43	1100 0100 0011	0000
124	0001 0010 0100	1111
785	0111 1000 0101	0111
9B6	1001 1011 0110	0010
CD7	1100 1101 0111	0000
FE8	1111 1110 1000	1110
649	0110 0100 1001	1101
D9A	1101 1001 1010	1001
FCB	1111 1100 1011	1100
63C	0110 0011 1100	1111
98D	1001 1000 1101	1111
76E	0011 0110 1110	0111
23F	0010 0011 1111	0010

Figura 12: Tabela de dados e instruções