

UNIUBE – CAMPUS VIA CENTRO – Uberlândia/MG Curso de Engenharia Elétrica e Engenharia de Computação Disciplina: Sistemas Digitais

Aula 11 Contadores assíncronos e síncronos

Revisão 3, de 19/05/2025

Prof. João Paulo Seno joao.seno@uniube.br

1



Introdução

- Os *flip-flops* para construir contadores e registradores.
- Quando arranjados como contadores, a quantidade de flip-flops usada e a forma como eles são combinados determinam o número de estados e a sequência específica de estados que o contador percorre durante um ciclo completo.







Tipos de contadores

- Os contadores podem ser classificados como assíncronos ou síncronos, de acordo com a maneira como eles recebem os pulsos de clock.
- Dentro dessas categorias, os contadores podem ainda ser classificados pela sequência com a qual percorrem os estados, pelo número de estados ou pelo número de *flip-flops* no contador.



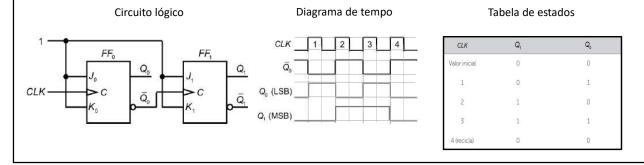
Contadores assíncronos

• Nos contadores assíncronos, o primeiro *flip-flop* recebe um sinal de *clock* externo e cada *flip-flop* subsequente recebe o *clock* através da saída do *flip-flop* anterior.



Contador binário assíncrono de 2 bits

• A figura abaixo mostra um contador binário de dois bits conectado para operação assíncrona. Os *flip-flops* são conectados para operação *toggle* (ou seja, em comutação, com J = 1 e K = 1) e o *clock* (CLK) é aplicado na entrada de *clock* (C) apenas do primeiro *flip-flop* (FF $_0$), que é o *bit* menos significativo (LSB). O segundo *flip-flop* (FF $_1$) é disparado pela saída \bar{Q}_0 do FF $_0$.



Uniube

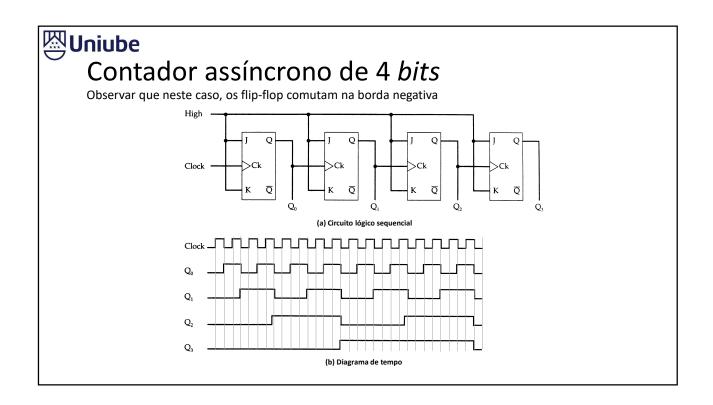
Reciclagem

- O contador apresentado no slide anterior conta, de fato, os pulsos de clock até três, e no quarto pulso ele recicla seu estado para o estado inicial (Q₀ = 0, Q₁ = 0).
- O termo <u>reciclagem</u>, usualmente empregado na operação de contadores, se refere à transição do contador do seu estado final para o original.



Quantidade de estados de um contador

- Com dois flip-flops o contador de dois bits exibe quatro estados diferentes (2² = 4).
- É possível criar contadores capazes de contar qualquer quantia de potências de 2. Com *n flip-flops*, um contador pode ter até 2ⁿ estados.
- Contudo, os contadores também podem ser projetados de modo a ter um número de estados menor em sua sequência que o valor máximo de 2ⁿ citado acima. Esse tipo de sequência é chamado de **sequência** truncada.



Uniube

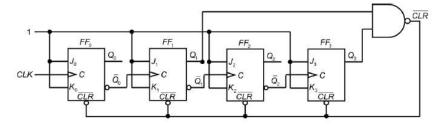
Sequência truncada

- Para se obter uma sequência truncada, é preciso forçar o contador a reciclar seu estado antes que ele complete um ciclo passando por todos os estados possíveis.
- Por exemplo, um contador de dez estados, chamado contador de década, tem sua sequência de contagem de zero (0000) a nove (1001). Além disso, ele é um contador de década BCD porque a sua sequência de dez estados produz o código BCD. Esse tipo de contador é útil em aplicações com display nas quais o código BCD é necessário para conversões com leituras em decimal.
- Veja o circuito lógico deste tipo de contador no próximo slide.

Uniube

Contador de década assíncrono

Circuito lógico



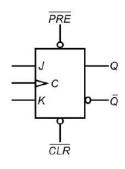
Observe que apenas as saídas \mathbf{Q}_1 e \mathbf{Q}_3 são necessárias para reciclar a contagem. Esse tipo de arranjo é chamado de decodificação parcial, pois não foram usadas todas as saídas para reciclar a contagem

- O estado do contador acima é reciclado para o estado 0000 após o estado 1001.
- No circuito acima, para fazer um contador reciclar após a contagem do nove (1001) a estratégia foi decodificar a contagem dez (1010) com uma porta NAND e conectar a saída da porta NAND nas entradas de clear (\overline{CLR}) dos flip-flops.



Entradas *clear* e *preset* dos *flip-flops* comerciais implementados em circuitos integrados

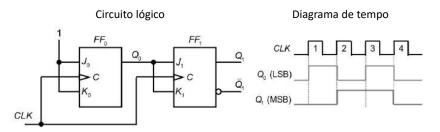
- A maioria dos *flip-flops* comerciais, em circuitos integrados, também tem entradas assíncronas. Essas são entradas que afetam o estado do *flip-flop* independentemente do *clock*. Elas são denominadas *preset* (PRE) e *clear* (CLR).
- Um nível ativo na entrada **preset** irá levar o *flip-flop* para o estado *SET*, e um nível ativo na entrada **clear** irá levar o *flip-flop* para o estado *RESET*.
- O símbolo lógico para um flip-flop J-K com entradas preset
 e clear é mostrado na figura ao lado. Para este flip-flop,
 essas entradas são ativas em nível BAIXO, conforme
 indicado pelos pequenos círculos. Essas entradas de preset
 e clear devem ser mantidas em nível ALTO para a operação
 síncrona, que será discutida logo adiante nesta aula.

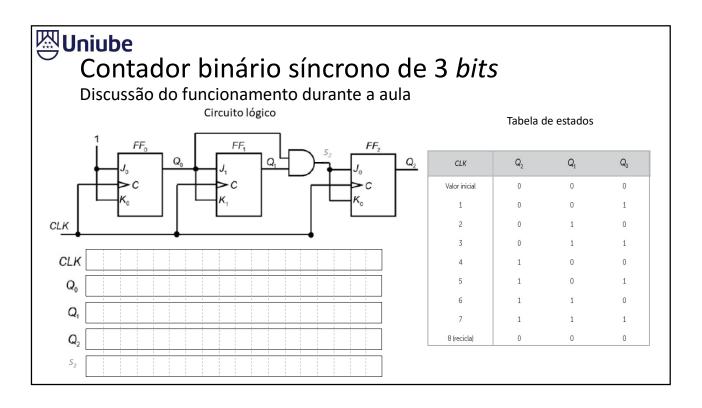


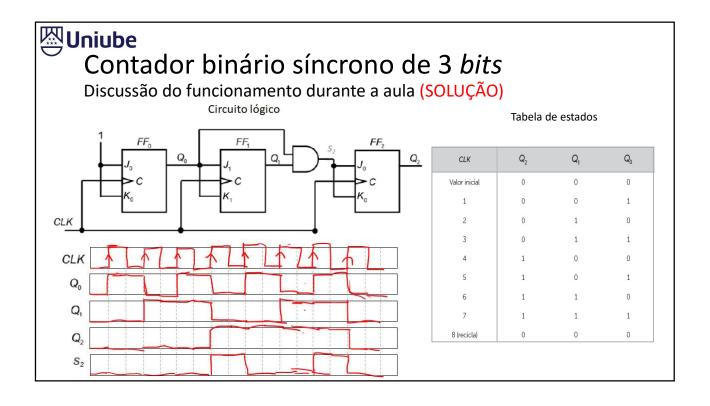
Uniube

Contadores síncronos

 Nos contadores síncronos, o mesmo sinal de clock é fornecido simultaneamente para todos os flip-flops. Na figura abaixo é mostrado um contador binário síncrono de dois bits. Observe que foi preciso um arranjo diferente na ligação das entradas J₁ e K₁ para que o FF₁ consiga uma sequência binária. Compare com o contator binário assíncrono de 2 bits, apresentado nos slides anteriores.





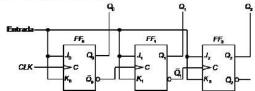




1. Os flip-flops podem ser utilizados para realizar operações de contagem. Esse arranjo com flip-flops recebe o nome de contador. A quantidade de flip-flops usados e a forma na qual eles são combinados determinam o número de estados e a sequência específica de estados que o contador percorre durante um ciclo completo.

Os contadores podem ser classificados como assíncronos ou síncronos, de acordo com como eles recebem os pulsos de clock. Nesse contexto, considere o circuito sequencial da Figura 3.377 e analise as afirmações a

Figura 3.37 | Circuito sequencial



Fonte: elaborada pelo autor.

I. O circuito da Figura 3.377 é um contador assíncrono de 3 bits, capaz de contar de 0 até 7.

II. Para que o circuito da Figura 3.377 funcione como um contador, a entrada do circuito deve ser mantida em nível lógico 1, assim, com as entradas J e K dos flip-flops em 1, eles funcionarão no modo de operação toggle ou comutação. Nesse estado, a cada transição sucessiva do clock, o flip-flop muda para o estado oposto ao anterior.

III. Os contadores também podem ser vistos como circuitos divisores de frequência, uma vez que a frequência da saída de cada flip-flop é a metade da frequência do sinal aplicado ao seu clock.

É correto o que se afirma em:

a) I, apenas.

b) II e III, apenas.

c) I e III, apenas.

d) I e II, apenas.

e) I, II e III.

四Uniube

Fim

16