DSA

**Folha de Respostas -Aula 12- Projeto Semana 2**

**Nome do Aluno: No. USP:**

**Instruções: Completar com apenas as informações e dados solicitados e apenas nos campos adequados, utilizando a apostila Documento Semana 2 como referência.**

**1.1. – Fsm\_Food)** Preencher o quadro abaixo com código VHDL do módulo testbench

Preencher o quadro abaixo com a arquitetura do módulo de estímulos.

Faça a captura de imagem no campo abaixo (clique com o botão direito) com a simulação correspondente aos estímulos do item anterior (mostre todos os sinais relevantes e todas as condições – **para acompanhamento mostre os sinais de estado**). Se necessário, faça upload de mais curvas de simulação.

Discuta a simulação apresentada acima. Indique como a funcionalidade esperada do módulo pode ser avaliada na simulação.

**1.2. Fsm\_Step)** Preencher o quadro abaixo com código VHDL do módulo testbench

Preencher o quadro abaixo com a arquitetura do módulo de estímulos.

Faça a captura de imagem no campo abaixo (clique com o botão direito) com a simulação correspondente aos estímulos do item anterior (mostre todos os sinais relevantes e todas as condições – **para acompanhamento mostre os sinais de estado**). Se necessário,faça upload de mais curvas de simulação.

Discuta a simulação apresentada acima. Indique como a funcionalidade esperada do módulo pode ser avaliada na simulação.

**1.3- Blocos Datapath )** Preencher o quadro abaixo o código VHDL da entity do **Code\_Gen**

Preencher o quadro abaixo o código VHDL da definição dos tipos usados nos portos da entity do **Code\_Gen** (do package do snake)

Preencher o quadro abaixo com algumas **simulações manuais** do **Code\_Gen** (relação Entrada→Saída). Ao final, descreva o que o módulo está realizando.

Preencher o quadro abaixo o código VHDL da entity do **Overflow\_Correction**

Preencher o quadro abaixo com algumas **simulações manuais** do **Overflow\_Correction** (relação Entrada→Saída). Ao final, descreva o que o módulo está realizando.

Preencher o quadro abaixo o código VHDL da entity do **Comparator**

Preencher o quadro abaixo com algumas **simulações manuais** do **Comparator** (relação Entrada→Saída). Ao final, descreva o que o módulo está realizando.