**REFERÊNCIAS**

CIRCUITOS Integrados e Famílias Lógicas. Disponível em: <http://www.di.ufpb.br/jose/familias.pdf>. Acesso em: 30 mar. 2018.

DIGITAL Logic Families. Disponível em: <http://www.electronics-tutorial.net/digital-logic-families/>. Acesso em: 30 mar. 2018.

FAMÍLIAS Lógicas. Disponível em: <http://www.joinville.udesc.br/portal/professores/noveletto/materiais/Familias\_Logicas.pdf>. Acesso em: 30 mar. 2018.

WENDLING, Marcelo. **SISTEMAS DIGITAIS II**. Disponível em: <http://www2.feg.unesp.br/Home/PaginasPessoais/ProfMarceloWendling/6---familias-logicas-i---ii.pdf>. Acesso em: 30 mar. 2018.

**FAMÍLIAS LÓGICAS**

O avanço na tecnologia permitiu que os circuitos integrados fossem projetados de forma que as funções lógicas digitais mais usadas sejam compatíveis entre si. Esses circuitos integrados formaram então as Famílias Lógicas onde os projetistas poderiam montar seus sistemas digitais mais facilmente.

Uma configuração de circuito ou disposição dos elementos do circuito de uma maneira especial resultará em uma família lógica específica. As características elétricas do circuito integrado serão idênticas. Os diferentes parâmetros como Noise Margin, Fan-in, Fan-out, etc. serão idênticos. CIs diferentes pertencentes às mesmas famílias lógicas serão compatíveis entre si.

A classificação básica das famílias lógicas é a seguinte:

A) Famílias bipolares

B) Famílias MOS

C) Família híbrida

A) Famílias bipolares:

1. Diode Logic (DL)

2. Resistor Transistor Logic (RTL)

3. Diode Transistor Logic (DTL)

4. Transistor-Transistor Logic (TTL)

5. Emitter Coupled Logic (ECL) ou Current Mode Logic (CML)

6. Integrated Injection Logic (IIL)

B) Famílias MOS:

1. Família P-MOS

2. Família N-MOS

3. Família Complementary-MOS

4. C-MOS Padrão

5. C-MOS com clock

6. Bi-CMOS

7. Pseudo N-MOS

8. C-MOS Domino Logic

9. Pass Transistor Logic

C) Família híbrida:

Família Bi-CMOS

Diode Logic

**Diode Logic**

Em DL (Diode Logic), apenas Diodos e Resistores são usados para implementar uma lógica específica. O Diodo conduz somente quando estiver em polarização direta.

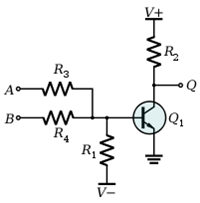
Desvantagens da Diode Logic:

Diode Logic sofre degradação de tensão de um estágio para o próximo.

Diode Logic só permite as funções OR e AND.

**Resistor Transistor Logic**

Em RTL (resistor transistor logic), toda a lógica é implementada usando resistores e transistores. O transistor (NPN) funciona como um inversor. Então o nível lógico ALTO na entrada se transforma em BAIXO na saída. No transistor PNP, a entrada BAIXA faz com que a saída seja ALTA.



Vantagem:

Poucos transistores

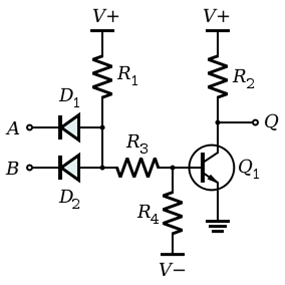
Desvantagens:

Dissipação de alta potência

Baixo Fan-in

**Diode Transistor Logic**

Em DTL (Diode transistor logic), toda lógica é implementada usando diodos e transistores.



Desvantagens:

Atraso na propagação é maior

**Transistor Transistor Logic**

Em TTL (Transistor Transistor Logic), portas lógicas são feitas apenas em torno de transistores.

TTL tem as seguintes subfamílias:

* TTL padrão
* TTL de alta velocidade
* TTL de baixa potência
* Schottky TTL
* Schottky TTL de baixa potência
* Schottky TTL avançado
* Schottky TTL avançado de baixa potência
* Schottky rápido

**Emitter Coupled Logic**

O ECL opera na região ativa ao invés da região saturada, dando-lhe mais velocidade na operação.

Desvantagens:

Grande área de silício

Grande consumo de energia

**O que se deve considerar ao escolher uma família lógica:**

* Faixa de tensão de alimentação
* Velocidade de resposta
* Dissipação de energia
* Níveis lógicas da entrada e saída
* Capacidade atual de carregamento e descarregamento
* Fan-in
* Fan-out
* Margem de ruído

**Características dos CIs Digitais**

Nível de tensão de entrada / saída:

As seguintes correntes e tensões são especificadas e são muito úteis no projeto de sistemas digitais:

* Tensão de entrada de alto nível, VIH: A tensão de entrada mínima para que o nível lógico seja 1.
* Tensão de entrada de baixo nível, VIL: A tensão de entrada máxima para que o nível lógico seja 0.
* Tensão de saída de alto nível, VOH: A tensão mínima disponível na saída correspondente ao nível lógico 1.
* Tensão de saída de baixo nível, VOL: A tensão máxima disponível na saída correspondente ao nível lógico 0.
* Corrente de entrada de alto nível, IIH: A corrente mínima que deve ser fornecida por uma fonte de acionamento correspondente à tensão de nível 1.
* Corrente de entrada de baixo nível, IIL: A corrente mínima que deve ser fornecida por uma fonte de acionamento correspondente à tensão de nível 0.
* Corrente de saída de alto nível, IOH: A corrente máxima para que a porta lógica vá para o nível 1.
* Corrente de saída de baixo nível, IOL: A corrente máxima para que a porta lógica vá para o nível 0.
* Corrente de alimentação de alto nível, ICC (1): A corrente de alimentação quando a saída da porta lógica é 1.
* Corrente de alimentação de baixo nível, ICC (0): A corrente de alimentação quando a saída da porta lógica é 0.

**Atraso de propagação**

O tempo necessário para a saída de um circuito digital para alterar estados após uma alteração em uma ou mais de suas entradas. A velocidade de um circuito digital é especificada em termos do tempo de atraso de propagação. Os tempos de atraso são medidos entre os níveis de tensão de 50% das formas de onda de entrada e saída. Existem dois tempos de atraso, tpHL (quando a saída vai do estado ALTO para o estado BAIXO) e tpLH (quando a saída vai do estado BAIXO para o estado ALTO). O tempo de atraso de propagação da porta lógica é tomado como a média desses dois tempos de atraso.

**Fan-in**

Fan-in (fator de carga de entrada) é o número de sinais de entrada que podem ser conectados a uma porta lógica sem que sua faixa de operação fique fora da faixa pretendida. Expressa em termos de entradas padrão ou cargas de unidades (ULs).

**Fan-out**

Fan-out (fator de carga de saída) é o número máximo de entradas que podem ser acionadas por uma porta lógica. Um fan-out de 10 significa que 10 cargas unitárias podem ser acionadas pela porta lógica enquanto ainda mantém a tensão de saída dentro das especificações para os níveis lógicos 0 e 1.

**Requisitos de Potência**

Todo CI necessita de uma certa quantidade de potência elétrica para operar. Essa potência é fornecida pela fonte de alimentação (geralmente VCC para TTL e VDD para CMOS).

A potência é definida pelo produto ICC X VCC. Para muitos CIs esse produto varia de acordo com os níveis lógicos das saídas.

**Produto Velocidade-Potência**

As famílias de CIs digitais têm destaque pela potência e pela velocidade. É mais desejável obter atrasos de propagação menores (alta velocidade) e baixos valores para dissipação de potência. Uma forma de medir e comparar performance de um CI é o produto velocidade-potência. Esse produto é obtido pela multiplicação do atraso de propagação da porta pela dissipação de potência da mesma. Quanto mais baixo for o valor deste produto, melhor será o desempenho global da família em questão.

**Imunidade ao Ruído**

Picos de corrente elétrica e campos magnéticos podem induzir tensões nas conexões existentes entre os circuitos lógicos. Tais sinais são denominados ruído. A imunidade ao ruído de um circuito lógico refere-se à capacidade deste circuito tolerar tensões geradas por ruído em suas entradas, sem alterar o seu funcionamento. A quantidade medida de imunidade ao ruído é denominada margem de ruído.

A margem de ruído para o nível alto, VNH, é definida como

VNH = VOH (mínimo) – VIH (mínimo)

A margem de ruído para o nível baixo, VNL, é definida como

VNL = VIL (máximo) – VOL (máximo)

**Escala de integração**

São determinadas pela quantidade de dispositivos ativos dentro do circuito integrado:

|  |  |
| --- | --- |
| Nível de Integração | Número de Portas |
| Integração em Pequena Escala (SSI) | Menos de 12 |
| Integração em Média Escala (MSI) | 12 a 90 |
| Integração em Grande Escala (LSI) | 100 a 9.999 |
| Integração em Muito Grande Escala (VLSI) | 10.000 a 99.999 |
| Integração Ultra Grande Escala (ULSI) | 100.000 ou mais |

**Encapsulamento de CIs**

1. Protege o chip contra danos mecânicos e contaminação química.

2. Fornece uma unidade completa grande o suficiente para manipular.

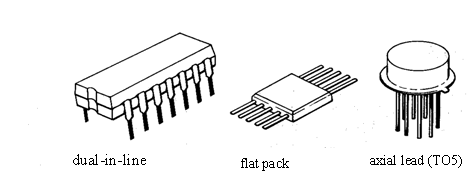
3. Torna o CI grande o suficiente para que as conexões elétricas sejam feitas.

4. Material pode ser plástico moldado, epóxi, resina ou silicone. A cerâmica é usada se forem necessárias capacidades de dissipação térmica mais altas.

5. Metal / vidro é usado em casos especiais.

Três cápsulas mais comuns para CIs são:

a) dual-in-line (DIPS) (mais comum)

b) embalagem plana

c) chumbo axial (TO5)

**FAMÍLIA TTL**

TTL significa Transistor-Transistor – Logic (Lógica Transistor-Transistor). A tensão de alimentação se restringe a 5V contínuos, tendo, porém, uma faixa de tensão correspondente aos níveis lógicos 0 e 1. A família TTL é derivada de uma família mais antiga: DTL, Lógica Transistor Diodo.

Os transistores bipolares utilizados na TTL possuem vários emissores chamados de multi-emissores. Essa inovação tecnológica diminui o número de transistores necessários para se fazer uma determinada porta lógica.

Pode-se encontrar os circuitos TTL em duas séries comerciais. A primeira é de uso padrão e começa com o número 74xxx, onde o x pode ser uma soma de letras e números. A outra série é de uso militar e inicia com os números 54xxx. Esta série pode trabalhar em uma ampla faixa de temperaturas.

A série 54xxx pode trabalhar em uma faixa de temperatura que vai de -55°C a 125°C. Já a série 74xxx trabalha em uma faixa de temperatura mais estreita que vai de 0°C até 70°C. A família TTL pode ser encontrada com algumas características especiais em suas entradas e saídas, dentre estas pode-se destacar: Open-Collector, Tri-State, Schmitt-Trigger.

**Open-Collector**

Os circuitos TTL com esta característica não possuem o resistor de coletor. Com isso, se faz necessário o uso de um resistor externo, ou seja, a limitação da corrente se dá do lado de fora do circuito, bem como, a tensão de saída pode ser escolhida conforme a necessidade ou aplicação desejada. Vale lembrar que se deve observar as limitações do componente, no que diz respeito aos seus valores nominais de corrente e tensão.

**Tri-State**

Os componentes TTL que operam em três estados (nível baixo, alto e alta impedância) são conhecidos como Tri-State. Quando a saída do dispositivo é colocada em alta impedância o circuito não fornece nem absorve corrente, ou seja, fica com sua saída desconectada. Esta característica permite que se ligue vários dispositivos em uma única linha de dados.

**Schmitt-Trigger**

Os dispositivos TTL que possuem entradas Schmitt-Trigger são mais imunes a ruídos, desde que este esteja abaixo da tensão de limiar (negativo ou positivo). A partir deste limiar há a alteração do estado de saída do dispositivo. Este circuito TTL não responde a qualquer variação na entrada, mas sim a variações que estejam acima de um limiar (U2), no caso de mudança do nível BAIXO para o ALTO e abaixo de um outro limiar (U1), ou mudança do nível ALTO para o BAIXO.

**Características TTL padrão:**

1) Alimentação (Vcc): 5V

2) Níveis de entrada e saída:

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| VIL | 0,8V |  | VIH | 2,0V |  | IOL | 400uA |  | IOH | 16mA |
| VOL | 0,4V | VOH | 2,4V | IIL | 40uA | IIH | 1,6mA |

3) Fan-out: 10

4) Atraso de propagação:

tPHL– 11ns (BAIXO para ALTO)

tPLH – 7ns (ALTO para BAIXO)

5) Potência Dissipada: 10mW.

**Versões dos circuitos TTL:**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Versão | Identificação da série | Tempo de atraso típico | Consumo por porta | Frequência de clock máx. (FF) | Observações |
| Standard | 54 / 74 | 10ns | 10mW | 35MHz | Comum |
| Low Power | 54L / 74L | 33ns | 1mW | 3MHz | Baixíssimo  Consumo |
| High Speed | 54H / 74H | 6ns | 22mW | 50MHz | Alta  Velocidade |
| Schottky | 54S / 74S | 3ns | 19mW | 125MHz | Altíssima  Velocidade |
| Advanced  Schottky | 54AS / 74AS | 1,5ns | 8,5mW | 200MHz | Altíssima Velocidade e  Baixo  Consumo |
| Low Power  Schottky | 54LS / 74LS | 10ns | 2mW | 45MHz | Baixíssimo  Consumo |
| Advanced  Low Power  Schottky | 54ALS / 74ALS | 4ns | 1mW | 70MHz | Altíssima  Velocidade e  Baixíssimo  Consumo |

A família TTL colocou no mercado uma série de circuitos integrados padronizados com configurações de pinagens disponíveis nos manuais dos fabricantes. São Circuitos Integrados de 14 pinos ou mais, conforme a complexidade da função, com encapsulamento DIP (Dual-In-Line Package).

**Compatibilidade entre as subfamílias**

Quando se trabalha com a família Padrão (Standard) e as subfamílias TTL têm-se a possibilidade de interligar os diversos tipos. Isto ocorre porque todos os circuitos integrados da família TTL e também das subfamílias são alimentados com 5V. Porém deve-se ter cuidado com as correntes que circulam nas entradas e saídas dos componentes das diversas subfamílias pois são completamente diferentes.

**FAMÍLIA CMOS**

A tecnologia CMOS (metal-óxido-semicondutor complementar) é usada predominantemente para criar circuitos digitais. Os blocos fundamentais de construção dos circuitos CMOS são os transistores tipo-P e MOSFET tipo-N.

Um MOSFET do tipo P pode ser modelado como um interruptor que é fechado quando a tensão de entrada é baixa (0V) e aberta quando a tensão de entrada é alta (5V). Um MOSFET tipo-N pode ser modelado como um interruptor que é fechado quando a tensão de entrada é alta (5V) e aberta quando a tensão de entrada é baixa (0V). A ideia básica para a tecnologia CMOS é combinar MOSFETs do tipo P e do tipo N, de tal forma que nunca haja um caminho de condução a partir da tensão de alimentação (5V) até o aterramento. Como consequência, os circuitos CMOS consomem muito pouca energia. A tecnologia CMOS emprega dois tipos de transistor: n-channel e p-channel. Os dois diferem nas características dos materiais semicondutores utilizados na sua implementação e no mecanismo que rege a condução de uma corrente através deles.

**Características CMOS:**

* Semicondutor de Óxido-Metal Complementar
* Reduzido consumo de corrente (baixa potência)
* Alta imunidade a ruídos
* Faixa de alimentação que se estende de 3V a 15V ou 18V dependendo do modelo
* Processo de fabricação do CMOS mais simples que do TTL
* Densidade de integração maior que os TTL
* Mais lentos do que os TTL
* Podem ser facilmente danificados por eletricidade estática
* Alto Fan-out

Ao contrário da família TTL, não é aconselhável deixar terminais de entrada sem conexões nas portas CMOS, pois nesta situação, elas podem estar suscetíveis à captação de cargas estáticas e ruídos indesejáveis. Os terminais não utilizados devem ser conectados conforme o caso da função lógica envolvida, ao terra ou VDD do circuito.

A família C-MOS possui circuitos integrados disponíveis nas séries comerciais 4000 e 74C, sendo esta última semelhante à TTL (com relação à pinagem dos circuitos integrados e função dos blocos disponíveis).

Além destas, a família C-MOS também possui versões de alta velocidade e melhor desempenho: 74HC/74HCT (High-speed C-MOS), sendo a HCT especialmente desenvolvida para atuar com parâmetros de tensões compatíveis com a família lógica TTL-LS e as apropriadas para operar com baixa tensão de alimentação: 74LV/74VC (Low Voltage CMOS).

**Características gerais**

1) Alimentação (VDD):

As séries 4000 e 74C operam na faixa de 3V a 15V. Para a versão HC de 2V a 6V. Para a HCT de 4,5V a 5,5V. Para as séries de baixa tensão temos a faixa de 1V a 3,6V para a LV e 1,2V a 3,6V para a LVC.

2) Níveis de tensão e corrente de entrada e saída:

Apresentam nas entradas valores de VIL (máx) iguais a 30% do VDD e VIH (min.) iguais a 70%, com exceção da versão HCT que possui estes níveis iguais a TTL-LS. Nas saídas dos blocos, devido principalmente ao baixo consumo de corrente na ligação com o bloco seguinte, apresentam valores muito próximos a 0V (VOL máx) e VDD (VOH min).

3) Atraso de propagação:

|  |  |  |
| --- | --- | --- |
| Versão | Tempo de atraso de propagação típico por porta | Frequência de clock máxima |
| 4000 | 90ns | 12MHz |
| HC/HCT | 8ns | 55MHz |
| Para VDD = 5V | | |

4) Potência Dissipada:

O consumo de potência da família C-MOS (com VDD=5V) é da ordem de 1nW por porta na série 4000 e 2,5nW por porta na versão 74HC, caracterizando-se em mais uma grande vantagem desta família.

5) Fan-out:

Nesta família, de modo geral, o Fan-out é igual a 50, porém devido à compatibilidade com TTL, é comum nos manuais encontrar este parâmetro definido para um carregamento com TTL-LS (igual a 10 para HC/HCT).

**Série de Circuitos Integrados CMOS:**

4XXXX – série padrão.

74CXXX – características iguais à série 4XXXX e pinagem igual a TTL.

74HCXXX – “High Speed CMOS”, pinagem equivalente a TTL – alta velocidade.

74HCTXXX – igual ao 74HCXXX, mas com níveis lógicos compatíveis com TTL.

74ACXXX – CMOS alta velocidade, série avançada.

74ACTXXX – igual ao 74ACXXX, mas com níveis lógicos compatíveis com TTL.

**Alimentação:**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 4000 | 74C | 74HC | 74HCT | 74AC | 74ACT |
| 3 ~ 15V | | 2 ~ 6V | 4,5 ~ 5,5V | 3 ~ 5,5V | 4,5 ~ 5,5V |

**Comparação das características das famílias CMOS e TTL:**

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Parâmetro | 74 | 74LS | 74S | 74AS | 74ALS |  | 4000 | 74HC | 74AC |
| tp (ns) | 10 | 9,5 | 3 | 1,5 | 4 | 95 | 8 | 3 |
| Pd (mW) | 10 | 2 | 19 | 8,5 | 1,2 | 1nW | 2,5nW | 2,5nW |
| Fmax (MHz) | 25 | 33 | 100 | 160 | 60 | 4 | 55 | 150 |
| Fan-out | 10 | 20 | 10 | 40 | 20 | 50 | 200 | 600 |
|  | TTL | | | | | CMOS | | |