

1 Register-File

In dieser Übung sollen Sie das Register-File der MIPS-CPU erstellen. Das Register-File soll 32-Bit Werte in 32 dafür vorgesehene Register speichern können. Über zwei 5-Bit *Input-Adressports* sollten diese *asynchron* (unabhängig von der Clock) gelesen werden können, somit werden neben den Adressports zwei *Output-Datenports* benötigt. Über einen weiteren 5-Bit *Input-Adressport* soll das entsprechende Register mit dem Wert *synchron* beschrieben werden, welcher an einem *Input-Datenport* anliegt. Da nicht alle Instruktionen das Register-File beschreiben, soll dies jedoch nur passieren wenn ein *Enable-Port* auf '1' ist. Der Reset soll synchron ausgelöst werden können.

Aufgaben

- Erstellen Sie eine VHDL-Datei mit dem Namen *regfile.vhd*. Implementieren Sie die oben beschriebene Funktionalität. Im Modul soll das Register über eine Array-Declaration beschrieben werden.
- Schreiben Sie eine Testbench und überprüfen Sie das Register-File auf korrektes Verhalten.
- Synthetisieren und implementieren Sie ihr Design und überprüfen Sie wie viele LUTs und FFs benötigt werden.