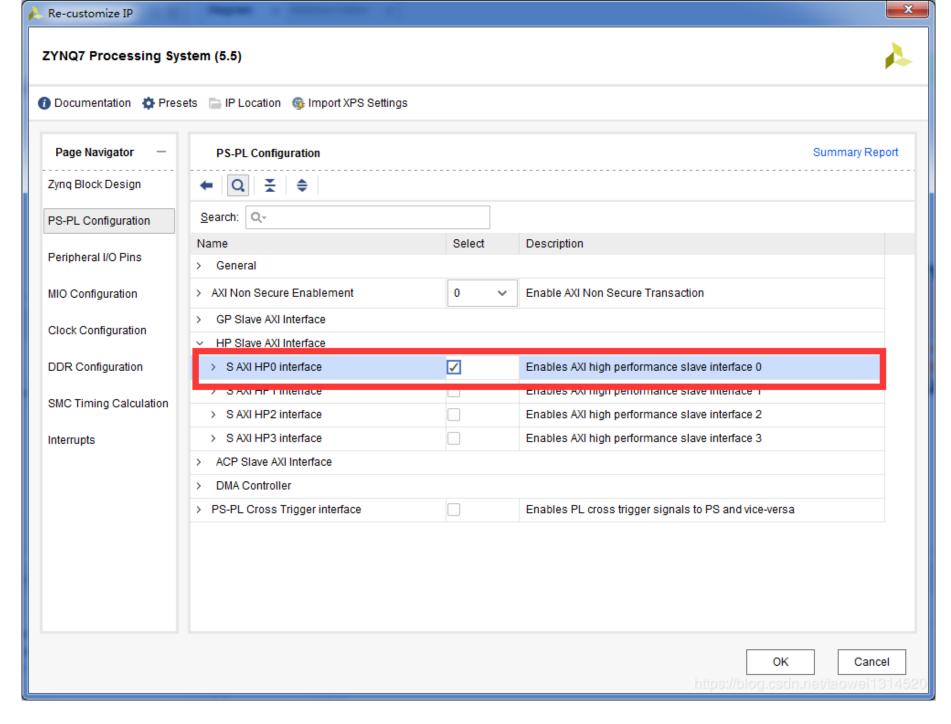
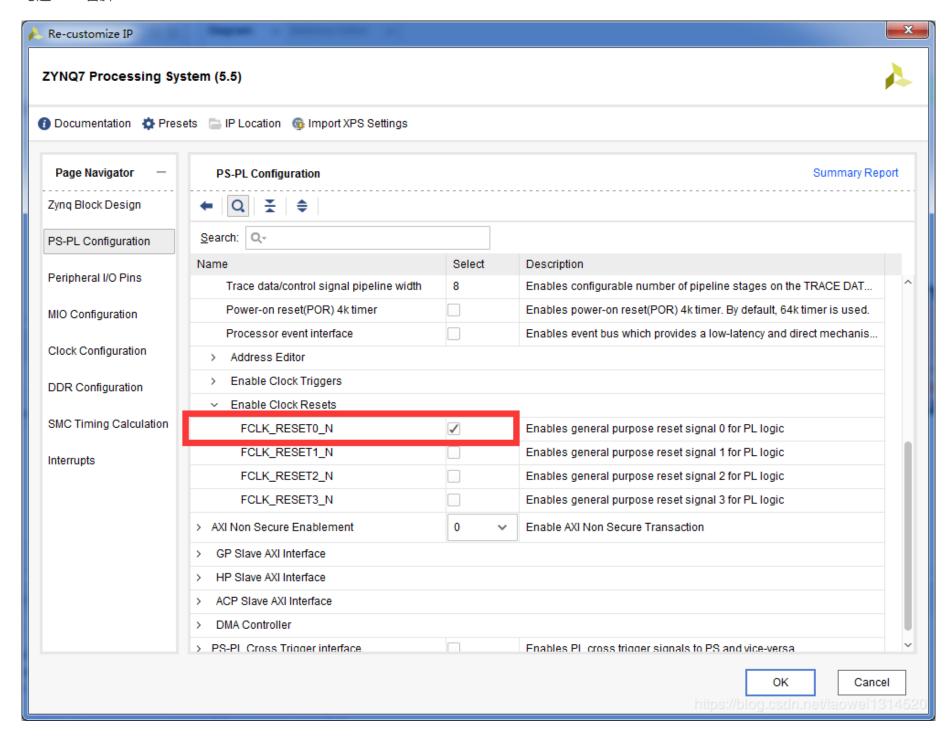


勾选HP0



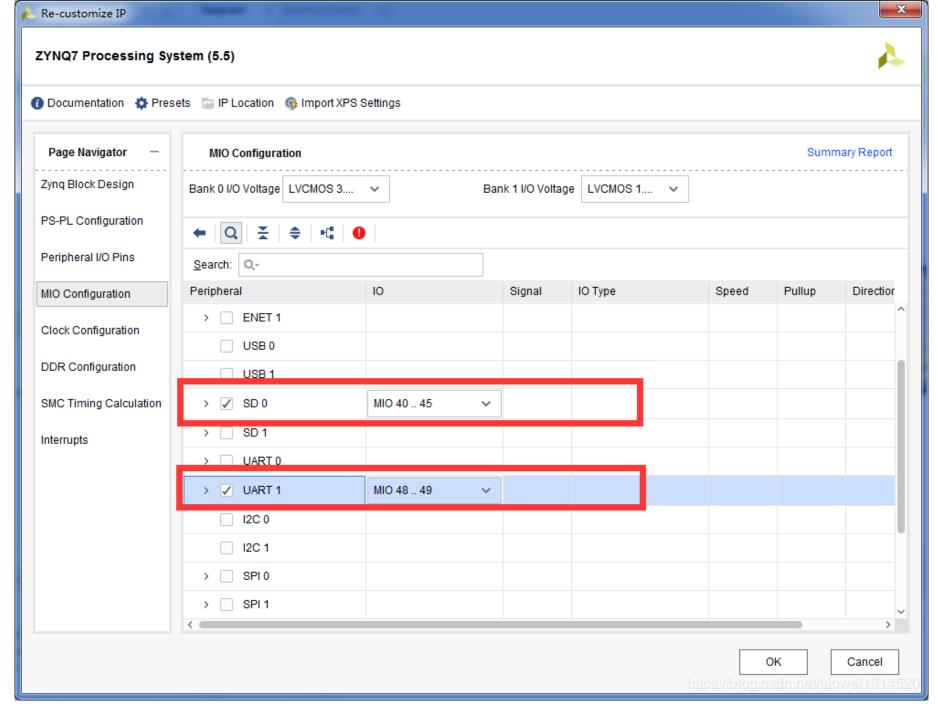
勾选reset管脚



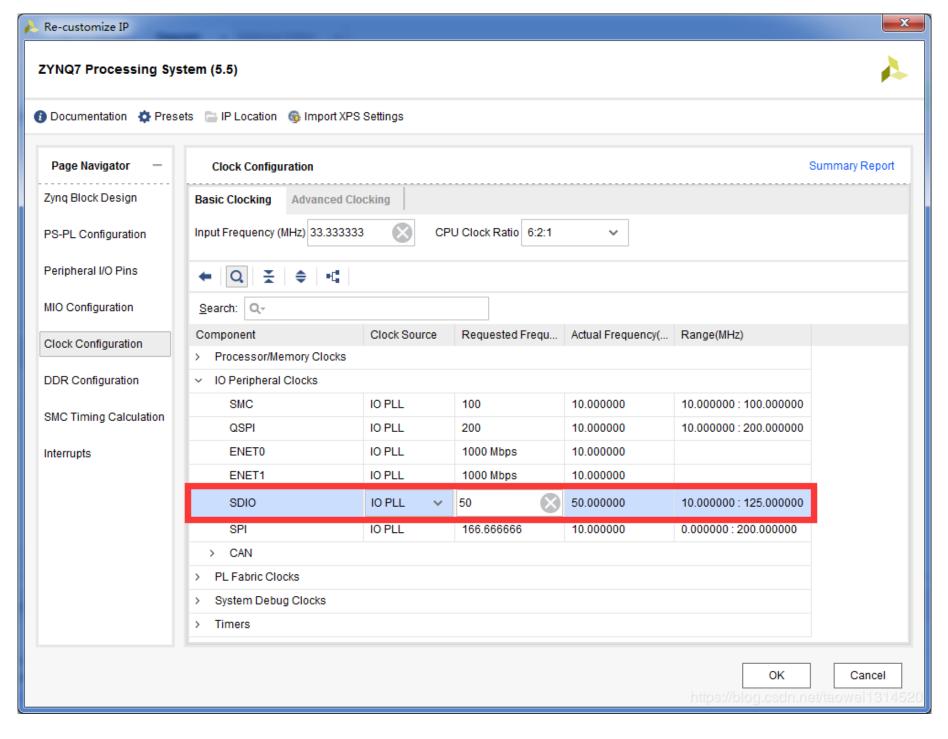
举报

凸

☆



将SDIO设置为50M(不同的开发板会有所差异)

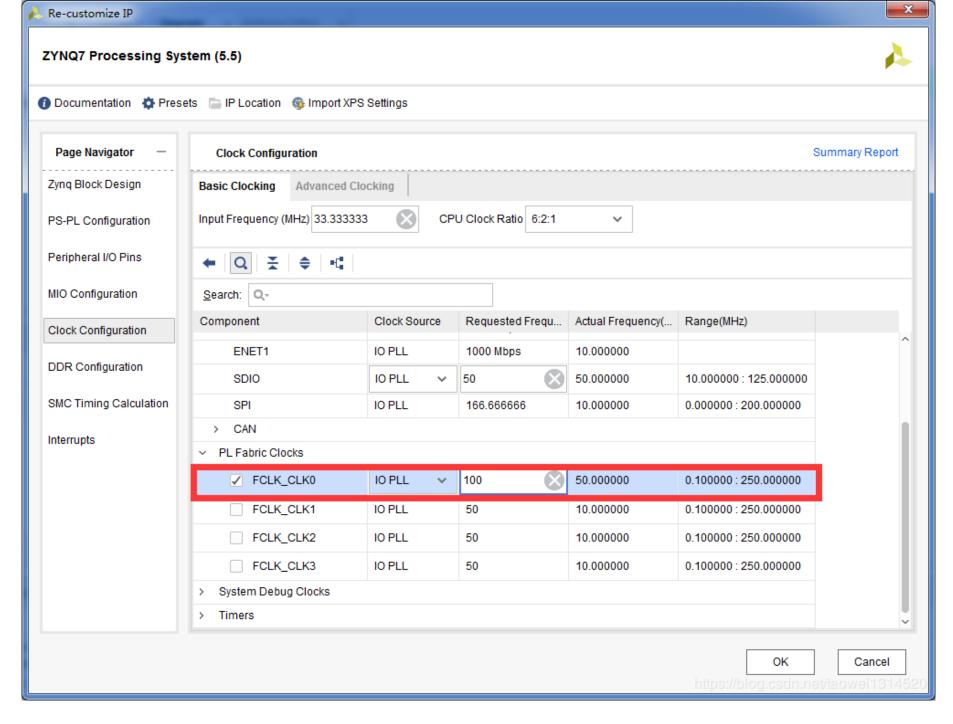


举报

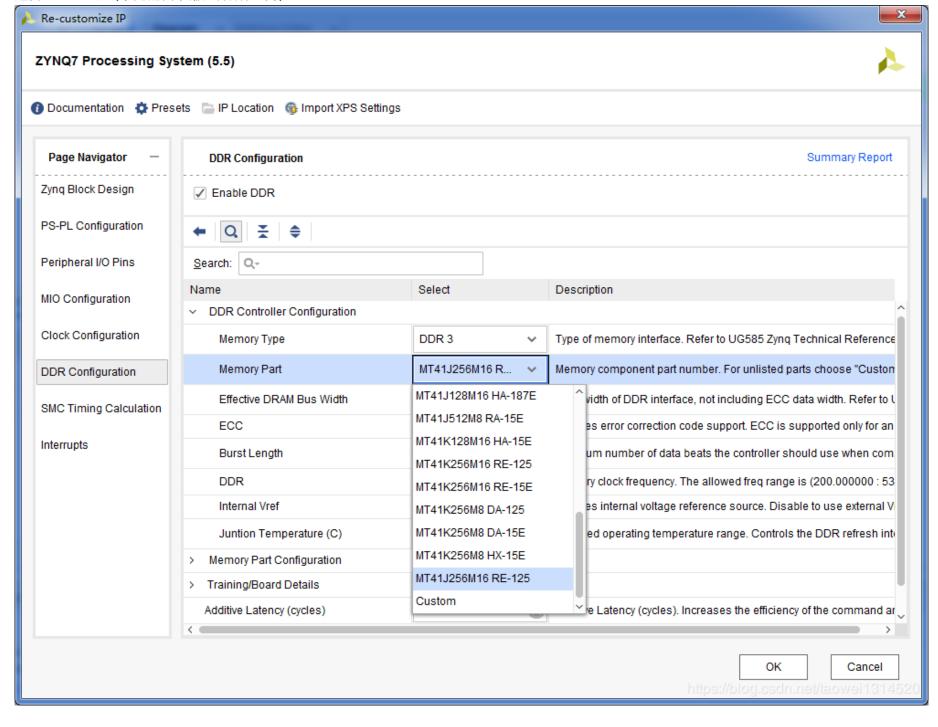
凸

 \Box

☆



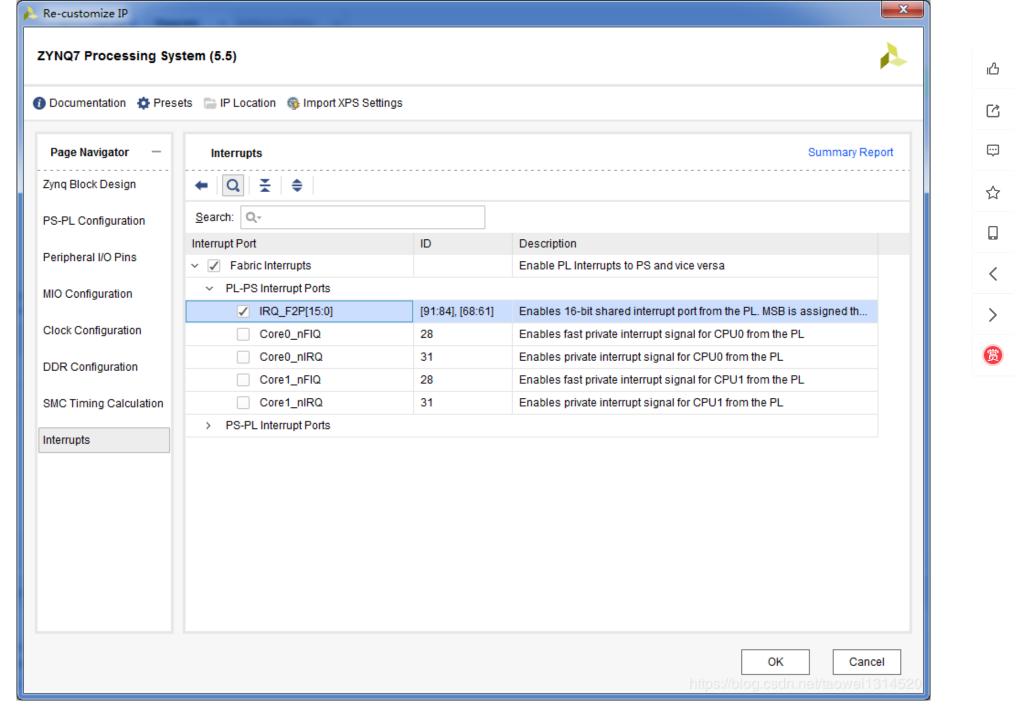
选择DDR型号 (不同的开发板会有所差异)



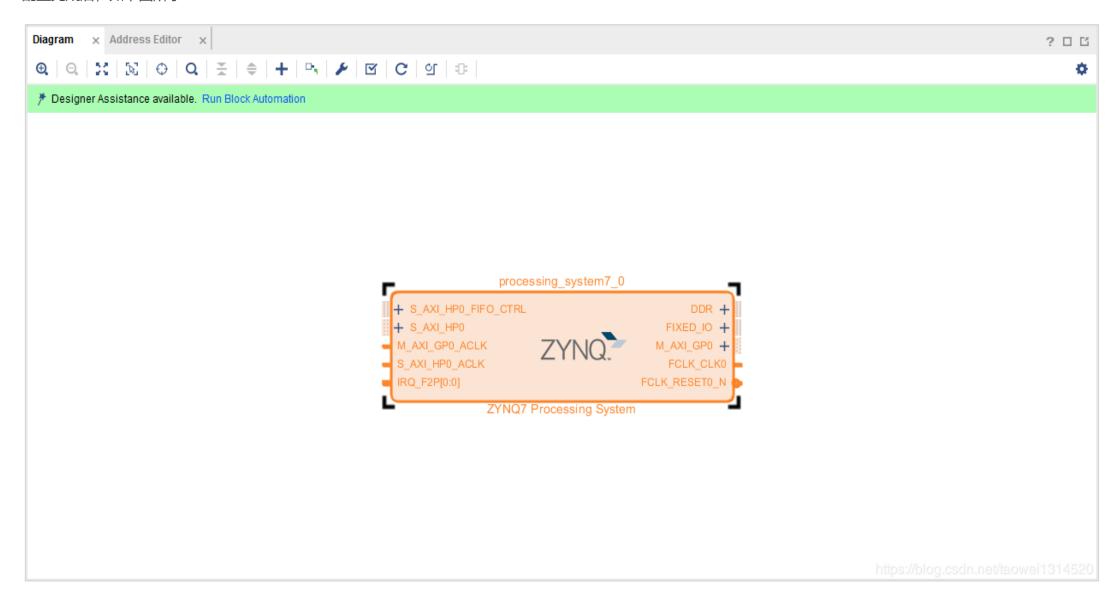
举报

凸

☆



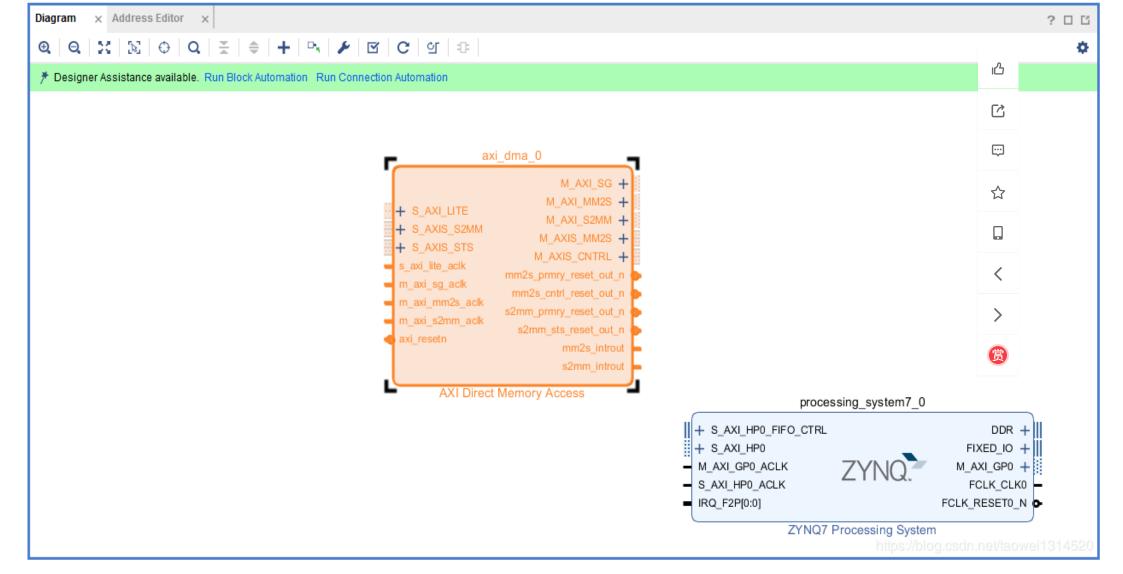
配置完成后,如下图所示



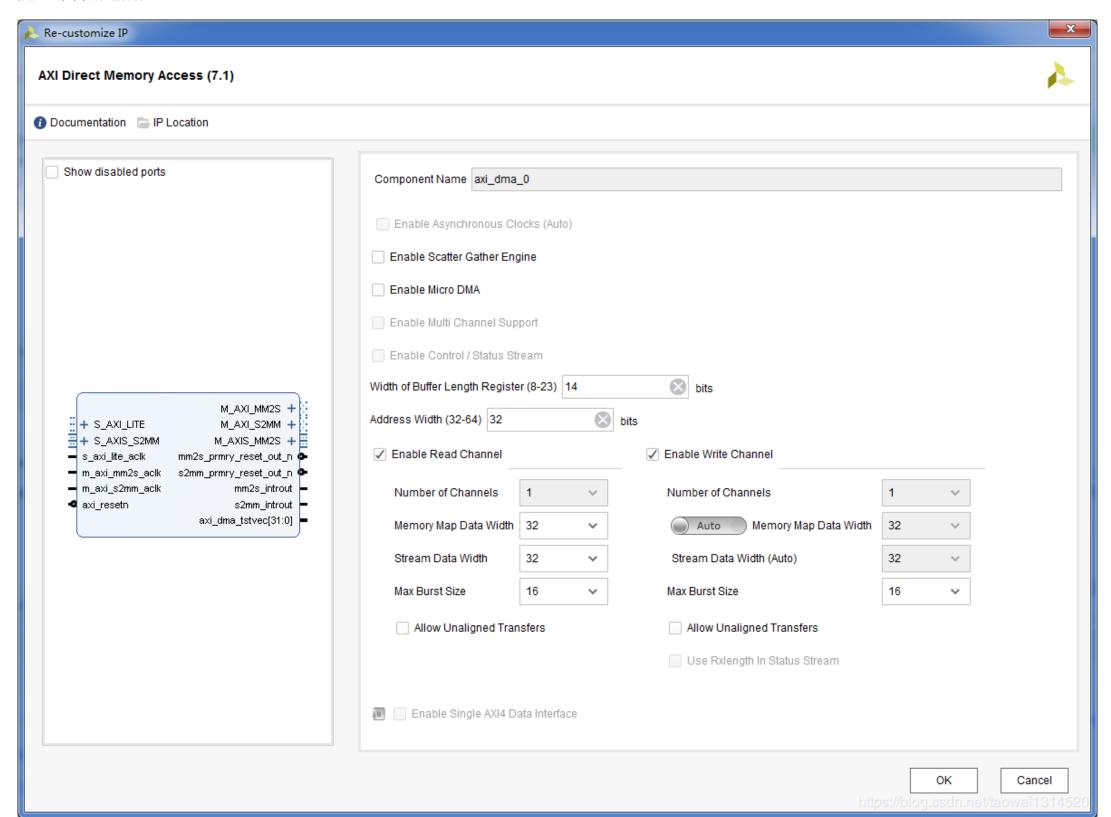
step2 调用dma和fifo进行配置,并将各个模块连接起来

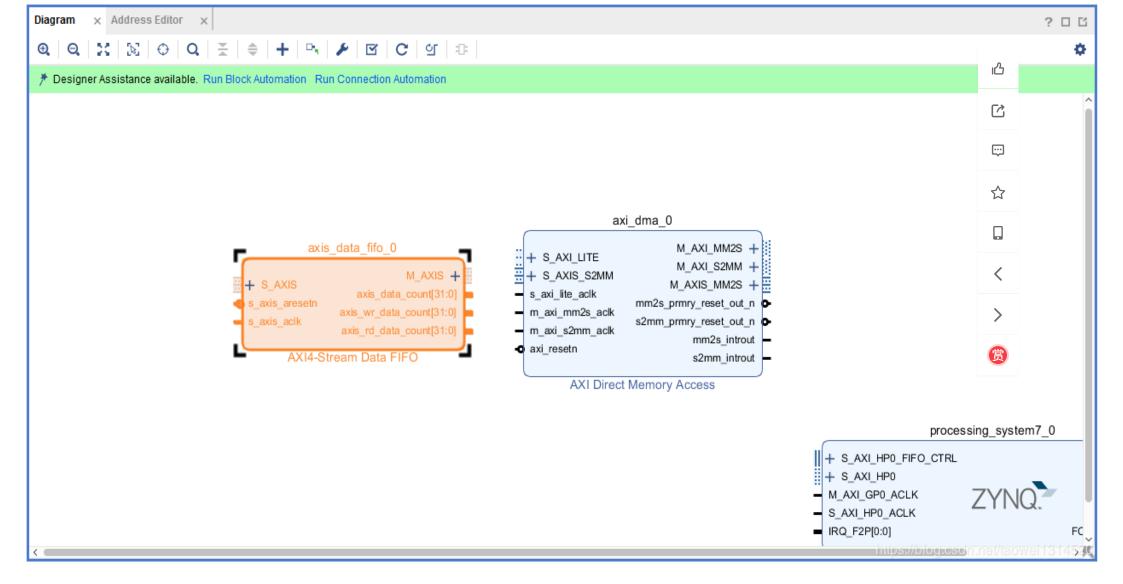
调用一个dma核



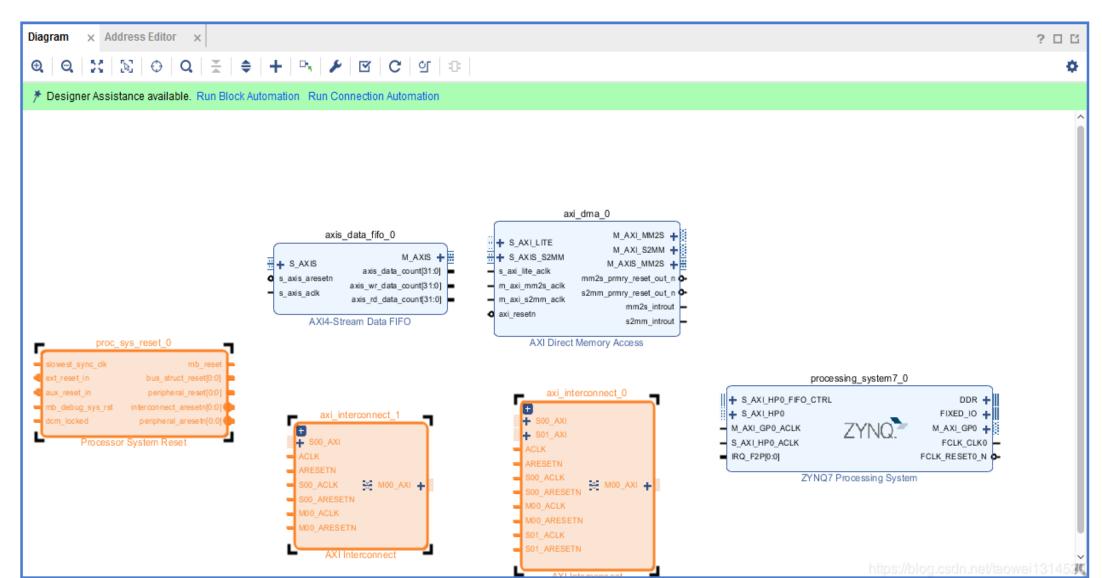


按照截图中的进行配置



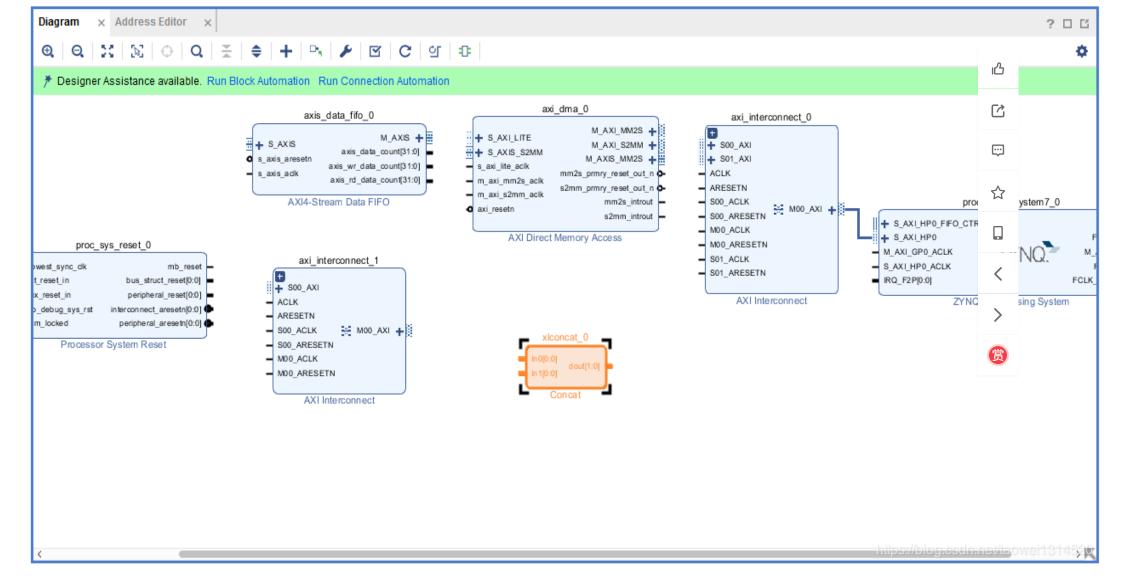


调用System Reset、axi_interconnect按照如下配置就可以了

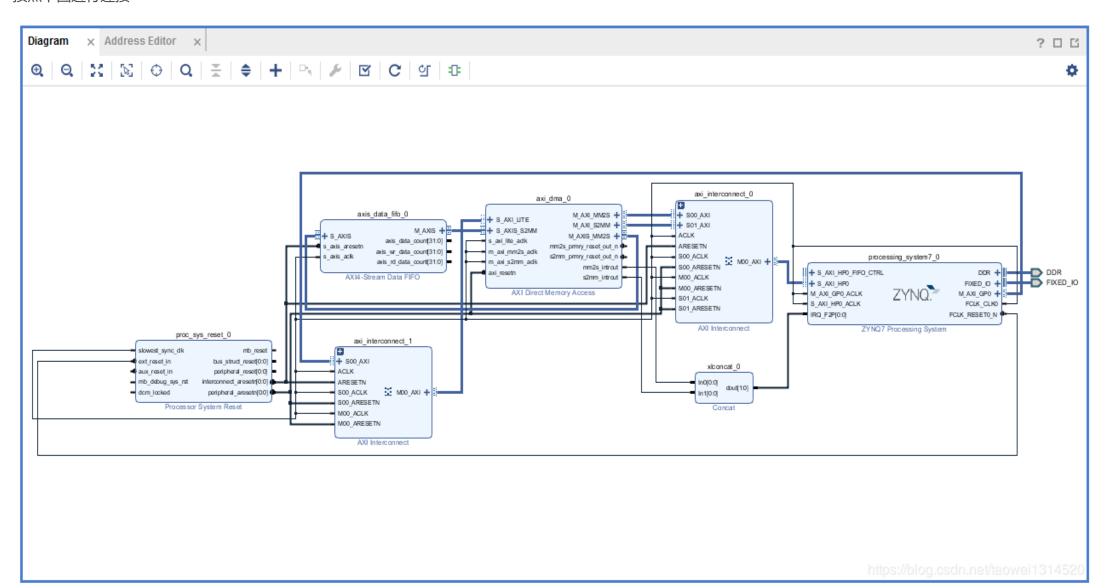


调用一个concat核,这里直接用默认配置



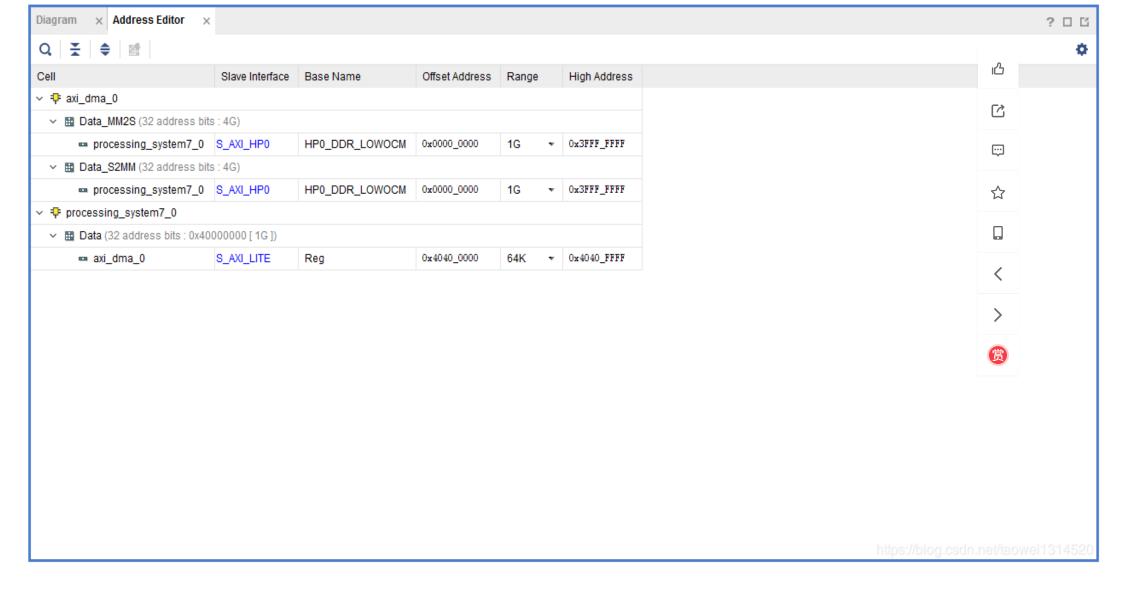


按照下图讲行连接



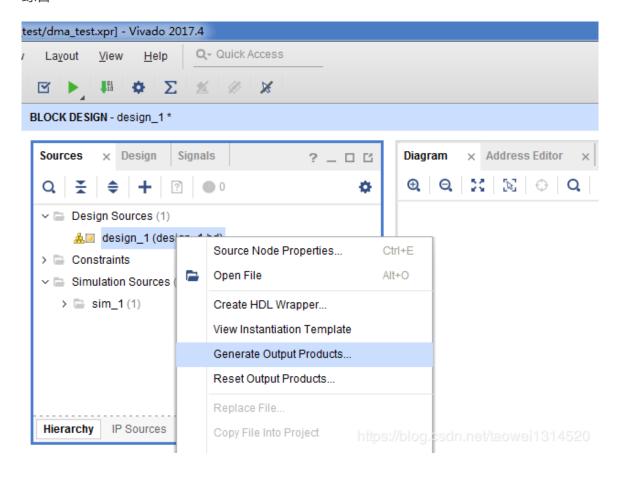
地址分配 (DDR大小根据自己开发板进行分配)



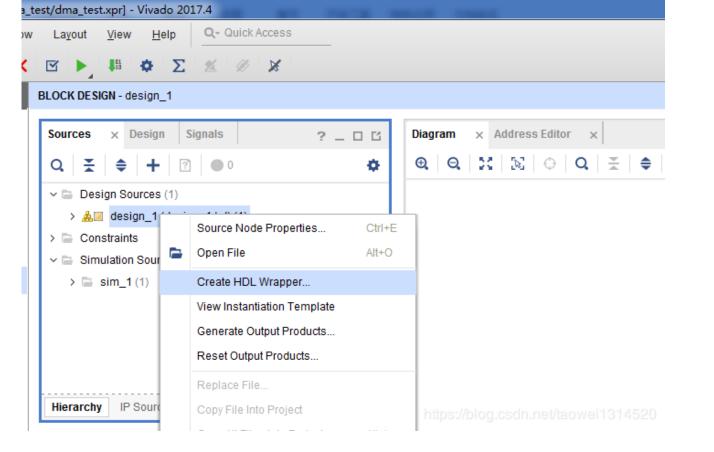


step3 综合、生成顶层文件、生成bit文件

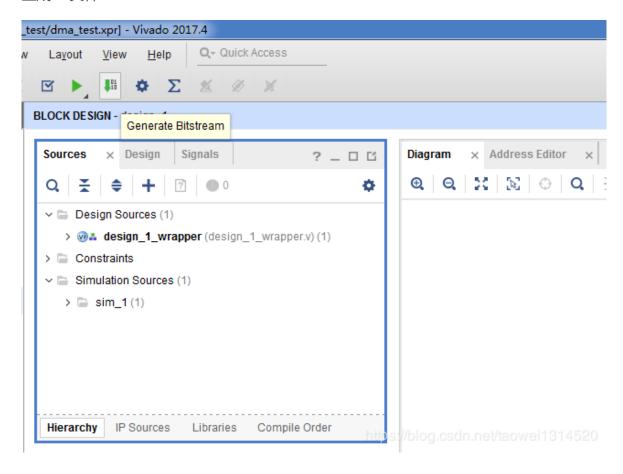
综合



生成顶层文件



生成bit文件



step4 导出硬件配置,打开SDK

导出硬件配置



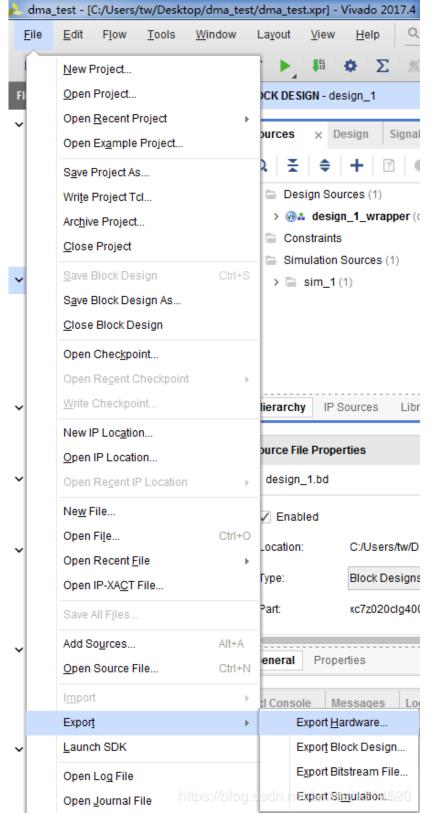
凸

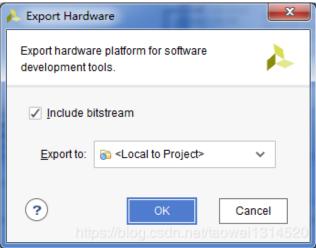
<u>...</u>

☆

<

举报



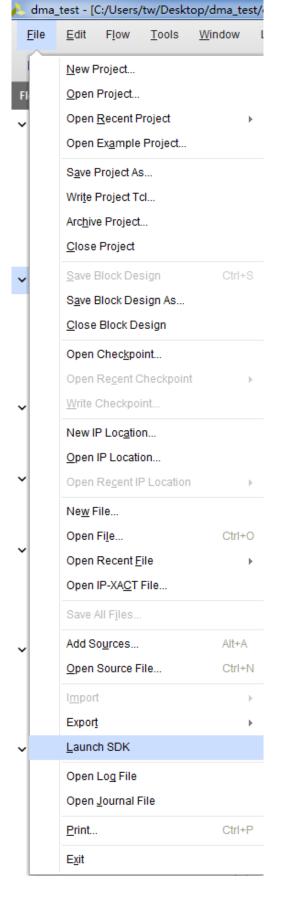


打开SDK



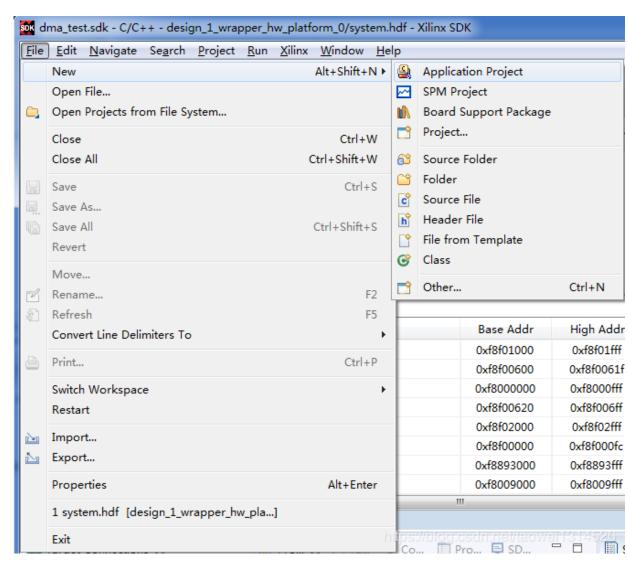
凸

☆



step5 新建fsbl和新建一个dma_test工程

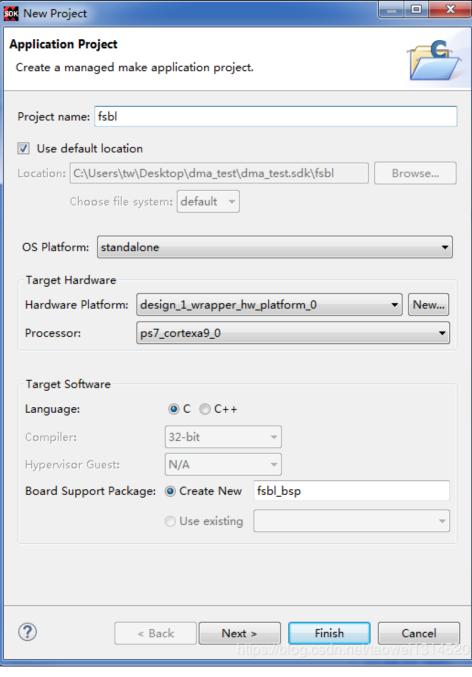
新建fsbl

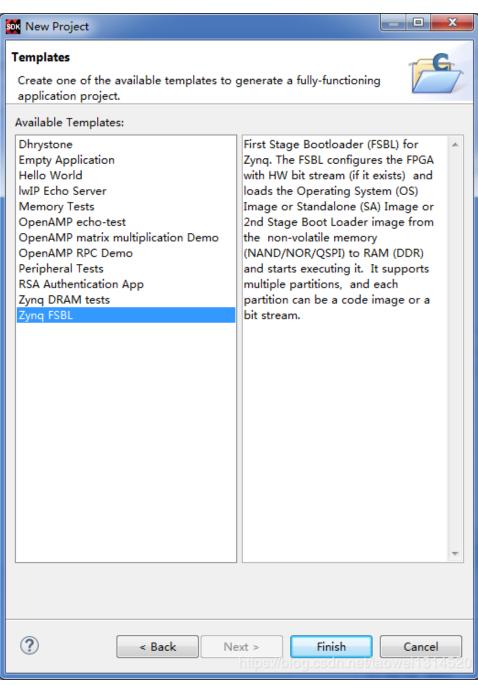




凸

☆



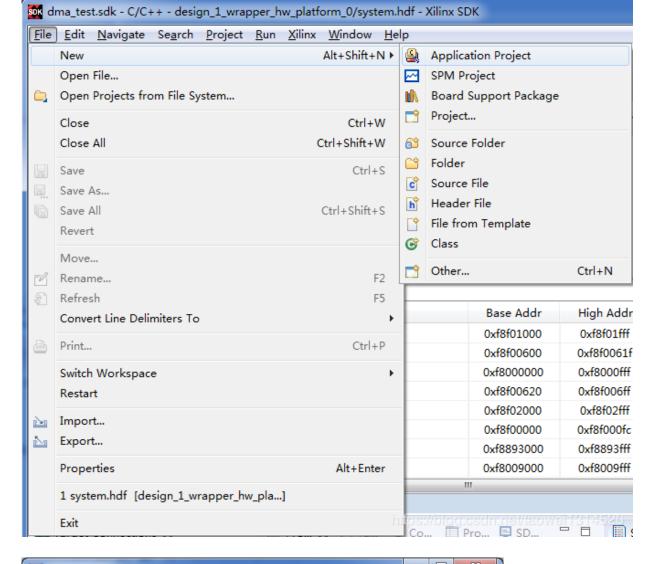


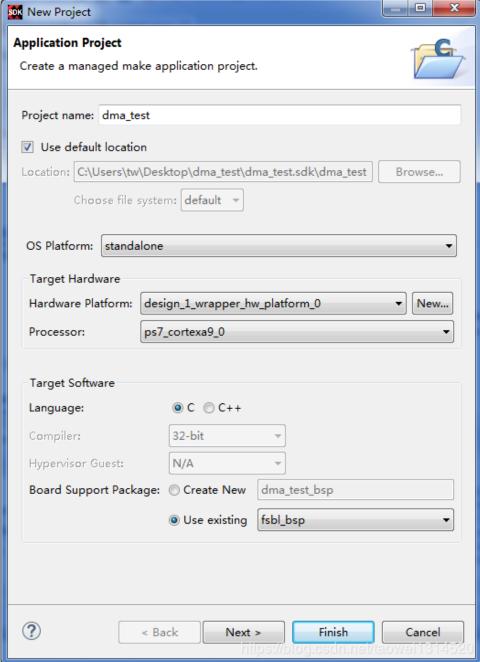


凸

 \Box

☆



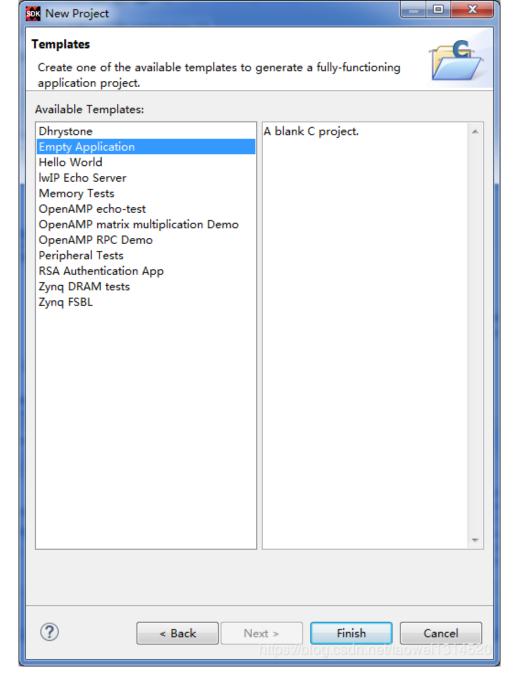




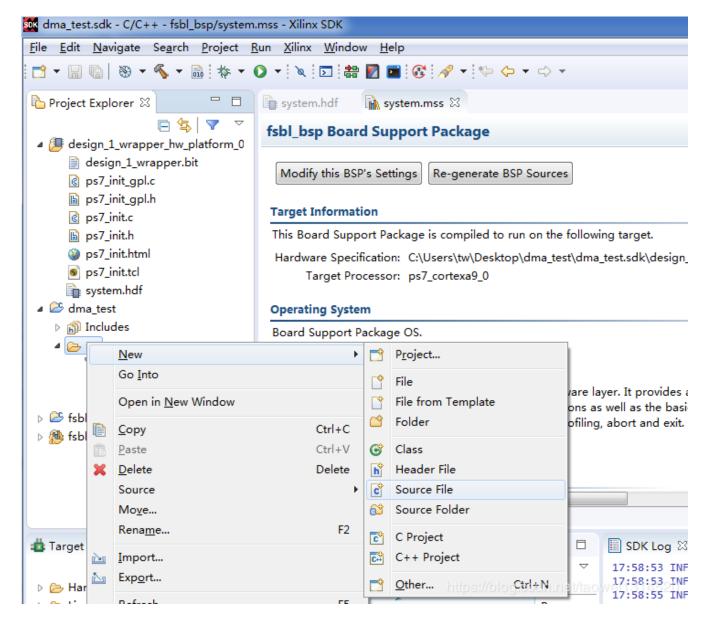
凸

 \Box

☆



在dma_test工程的src目录下生成一个dma_test.c文件

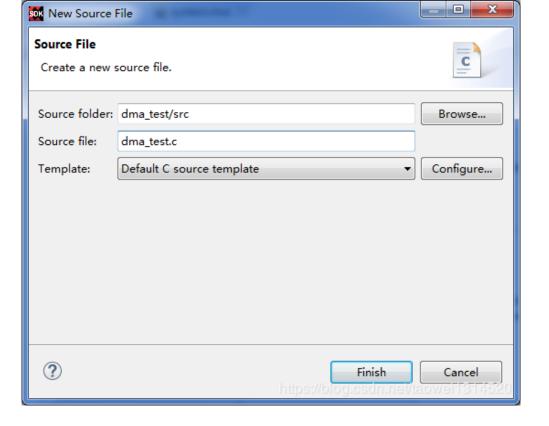




凸

 \Box

☆



再将这个主程序复制到这个dma_test.c文件中

```
1
 2
 3
    #include "xaxidma.h"
    #include "xparameters.h"
    #include "xil_printf.h"
 5
    #include "xscugic.h"
 7
 8
    #define DMA_DEV_ID
 9
                                       XPAR_AXIDMA_0_DEVICE_ID
    #define INT_DEVICE_ID XPAR_SCUGIC_SINGLE_DEVICE_ID
10
    #define INTR_ID
                              XPAR_FABRIC_AXI_DMA_0_S2MM_INTROUT_INTR
11
12
    #define MAX_PKT_LEN
                                     32
13
14
    #define TEST_START_VALUE
                                     0 \times 0
15
16
    #define NUMBER_OF_TRANSFERS
17
18
19
     * Function declaration
20
21
    int XAxiDma_Setup(u16 DeviceId);
22
23
    static int CheckData(void);
    int SetInterruptInit(XScuGic *InstancePtr, u16 IntrID, XAxiDma *XAxiDmaPtr);
24
25
26
    XScuGic INST;
27
    XAxiDma AxiDma;
28
29
    u8 TxBufferPtr[MAX_PKT_LEN] ;
30
    u8 RxBufferPtr[MAX_PKT_LEN] ;
31
32
33
    int main()
34
35
36
            int Status;
37
            xil_printf("\r\n--- Entering main() --- \r\n");
38
39
40
            Status = XAxiDma_Setup(DMA_DEV_ID);
41
            if (Status != XST_SUCCESS) {
42
                    xil_printf("XAxiDma Test Failed\r\n");
43
                    return XST_FAILURE;
44
            }
45
46
            xil_printf("Successfully Ran XAxiDma Test\r\n");
47
48
            xil_printf("--- Exiting main() --- \r\n");
49
50
51
            return XST_SUCCESS;
52
53
54
55
```



凸

 \Box

☆

举报

```
56
      57 | int SetInterruptInit(XScuGic *InstancePtr, u16 IntrID, XAxiDma *XAxiDmaPtr)
58
59
             XScuGic_Config * Config ;
60
             int Status ;
61
62
             Config = XScuGic_LookupConfig(INT_DEVICE_ID) ;
63
64
             Status = XScuGic_CfgInitialize(&INST, Config, Config->CpuBaseAddress) ;
65
             if (Status != XST_SUCCESS)
66
67
                     return XST_FAILURE ;
68
69
             Status = XScuGic_Connect(InstancePtr, IntrID,
70
                             (Xil_ExceptionHandler)CheckData,
                             XAxiDmaPtr) ;
71
72
73
             if (Status != XST_SUCCESS) {
74
                             return Status;
75
                     }
76
77
             XScuGic_Enable(InstancePtr, IntrID) ;
78
             Xil_ExceptionInit();
79
80
             Xil_ExceptionRegisterHandler(XIL_EXCEPTION_ID_INT,
                                              (Xil_ExceptionHandler) XScuGic_InterruptHandler,
81
                                              InstancePtr);
82
83
             Xil_ExceptionEnable();
84
85
86
             return XST_SUCCESS ;
87
88
89
90
91
     int XAxiDma_Setup(u16 DeviceId)
92
93
             XAxiDma_Config *CfgPtr;
94
95
             int Status;
96
             int Tries = NUMBER_OF_TRANSFERS;
97
             int Index;
98
             u8 Value;
99
100
             /* Initialize the XAxiDma device.
101
102
             CfgPtr = XAxiDma_LookupConfig(DeviceId);
             if (!CfgPtr) {
103
                     xil_printf("No config found for %d\r\n", DeviceId);
104
105
                     return XST_FAILURE;
            }
106
107
             Status = XAxiDma_CfgInitialize(&AxiDma, CfgPtr);
108
             if (Status != XST_SUCCESS) {
109
                     xil_printf("Initialization failed %d\r\n", Status);
110
                     return XST_FAILURE;
111
112
             }
113
             if(XAxiDma_HasSg(&AxiDma)){
114
                     xil_printf("Device configured as SG mode \r\n");
115
116
                     return XST_FAILURE;
117
             }
118
             Status = SetInterruptInit(&INST,INTR_ID, &AxiDma) ;
119
120
             if (Status != XST_SUCCESS)
121
                              return XST_FAILURE ;
122
123
             /* Disable MM2S interrupt, Enable S2MM interrupt */
124
             XAxiDma_IntrEnable(&AxiDma, XAXIDMA_IRQ_IOC_MASK,
                                                      XAXIDMA_DEVICE_TO_DMA);
125
126
             XAxiDma_IntrDisable(&AxiDma, XAXIDMA_IRQ_ALL_MASK,
127
                                                      XAXIDMA_DMA_TO_DEVICE);
128
129
             Value = TEST_START_VALUE;
130
             for(Index = 0; Index < MAX_PKT_LEN; Index ++) {</pre>
131
132
                             TxBufferPtr[Index] = Value;
133
134
                             Value = (Value + 1) & 0xFF;
```



凸

 \triangle

<

>

举报

```
136
                           /* Flush the SrcBuffer before the DMA transfer, in case the Data Cache
137
              * is enabled
138
              */
139
             Xil_DCacheFlushRange((UINTPTR)TxBufferPtr, MAX_PKT_LEN);
140
             for(Index = 0; Index < Tries; Index ++) {</pre>
141
142
                             Status = XAxiDma_SimpleTransfer(&AxiDma,(UINTPTR) TxBufferPtr,
143
                                                                       MAX_PKT_LEN, XAXIDMA_DMA_TO_DEVICE);
144
145
                             if (Status != XST_SUCCESS) {
146
147
                                     return XST_FAILURE;
148
                             }
149
150
                         Status = XAxiDma_SimpleTransfer(&AxiDma,(UINTPTR) RxBufferPtr,
                                                                       MAX_PKT_LEN, XAXIDMA_DEVICE_TO_DMA);
151
152
153
154
                             if (Status != XST_SUCCESS) {
155
                                     return XST_FAILURE;
156
                             }
157
158
159
                             while ((XAxiDma_Busy(&AxiDma,XAXIDMA_DEVICE_TO_DMA)) ||
                                      (XAxiDma_Busy(&AxiDma,XAXIDMA_DMA_TO_DEVICE)))
160
161
                                              /* Wait */
162
163
                             }
164
165
166
167
                     /* Test finishes successfully
168
169
170
                     return XST_SUCCESS;
171
             }
172
173
     static int CheckData(void)
174
175
176
             u8 *RxPacket;
177
             int Index = 0;
178
             u8 Value;
179
180
             RxPacket = RxBufferPtr;
181
             Value = TEST_START_VALUE;
182
183
             xil_printf("Enter Interrupt\r\n");
184
             /*Clear Interrupt*/
185
             XAxiDma_IntrAckIrq(&AxiDma, XAXIDMA_IRQ_IOC_MASK,
                             XAXIDMA_DEVICE_TO_DMA) ;
186
             /* Invalidate the DestBuffer before receiving the data, in case the
187
                      * Data Cache is enabled
188
189
                      */
             Xil_DCacheInvalidateRange((UINTPTR)RxPacket, MAX_PKT_LEN);
190
191
192
             for(Index = 0; Index < MAX_PKT_LEN; Index++) {</pre>
193
194
                     if (RxPacket[Index] != Value) {
                             xil_printf("Data error %d: %x/%x\r\n",
195
                             Index, (unsigned int)RxPacket[Index],
196
                                      (unsigned int)Value);
197
198
                             return XST_FAILURE;
199
200
                     }
                     Value = (Value + 1) & 0xFF;
201
202
                     xil_printf("RxPacket[%08x] = %08x\n\r",Index,RxPacket[Index]);
203
             }
204
205
206
             return XST_SUCCESS;
207 }
```

凸

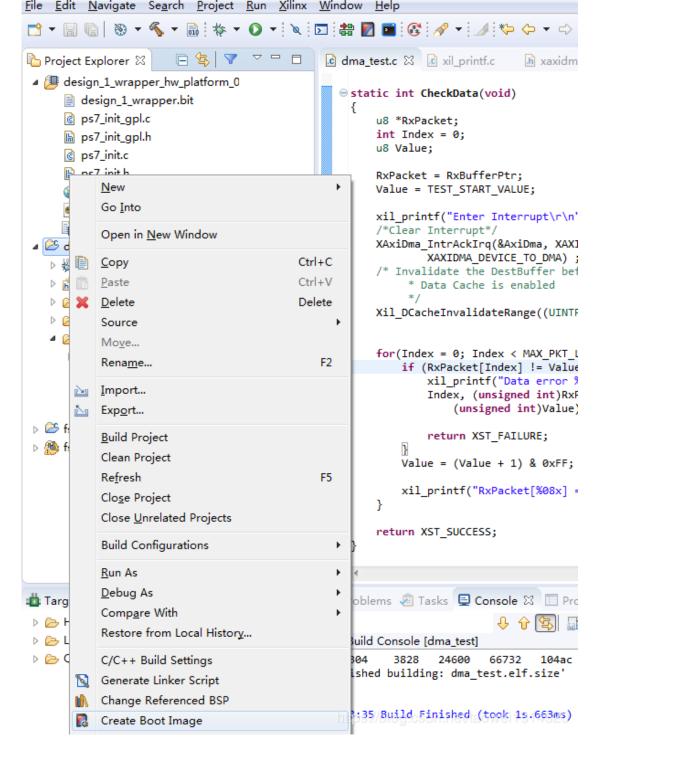
 \triangle

<

>

135

}



将BOOT.bin文件拷贝到开发板运行,可以看到串口打印了32个8位数据,这个是接收buffer里的数据

```
_ D X
- Entering main() ---
Enter Interrupt
RxPacket[00000000] = 00000000
RxPacket[00000001] = 00000001
RxPacket[00000002] = 00000002
RxPacket[00000003] = 00000003
RxPacket[00000004] = 00000004
RxPacket[00000005] = 00000005
RxPacket[00000006] = 00000006
RxPacket[00000007] = 00000007
RxPacket[00000008] = 00000008
RxPacket[00000009] = 00000009
RxPacket[0000000A] = 0000000A
RxPacket[0000000B] = 0000000B
RxPacket[0000000C] = 0000000C
RxPacket[0000000D] = 0000000D
RxPacket[0000000E] = 0000000E
RxPacket[0000000F] = 0000000F
RxPacket[00000010] = 00000010
RxPacket[00000011] = 00000011
RxPacket[00000012] = 00000012
RxPacket[00000013] = 00000013
RxPacket[00000014] = 00000014
RxPacket[00000015] = 00000015
RxPacket[00000016] = 00000016
RxPacket[00000017] = 00000017
RxPacket[00000018] = 00000018
RxPacket[00000019] = 00000019
RxPacket[0000001A] = 0000001A
RxPacket[0000001B] = 0000001B
RxPacket[0000001C] = 0000001C
RxPacket[0000001D] = 0000001D
RxPacket[0000001E] = 0000001E
RxPacket[0000001F] = 0000001F
Successfully Ran XAxiDma Test
   Exiting main() ---
                                                               https://blog.csdn.net/taowei131452
```

下面是对程序的部分分析

1.

4

1#define MAX_PKT_LEN32//这里是值发送多少个8位数据,这里是发送32个8位数据23#define TEST_START_VALUE0x0//往ddr里写数据,写入的第一个起始数据



凸

公

<

>

Stream to Memory Map Register Detail

S2MM_DMACR (S2MM DMA Control Register - Offset 30h) (C_INCLUDE_SG = 1/0)

This register provides control for the Stream to Memory Map DMA Channel.

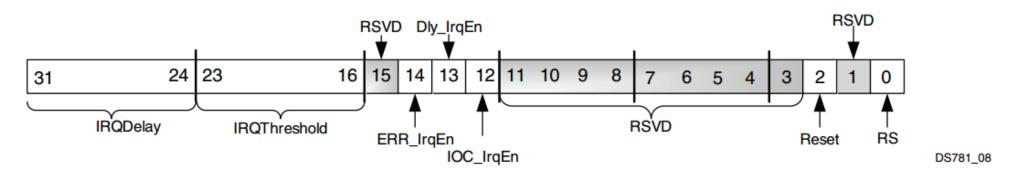


Figure 2-8: S2MM DMACR Register

https://blog.csdn.net/taowei1314520

<

>

XAxiDma_IntrDisable(&AxiDma, XAXIDMA_IRQ_ALL_MASK,
XAXIDMA_DMA_TO_DEVICE);

XAXIDMA_DMA_TO_DEVICE);

XAXIDMA_DMA_TO_DEVICE);

XAXIDMA_DMA_TO_DEVICE);

A 关闭MM2S使能中断,这里操作的是0x00这个寄存器,这里不仅是关闭MM2S中断也配置了其它的控制位
其体请参考这个DMA手册

3

Memory Map to Stream Register Detail

MM2S_DMACR (MM2S DMA Control Register - Offset 00h) (C_INCLUDE_SG = 1/0)

This register provides control for the Memory Map to Stream DMA Channel.

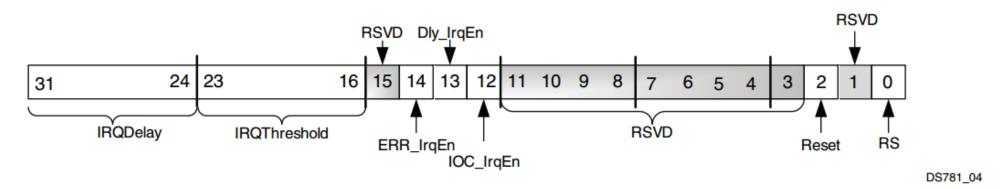


Figure 2-2: MM2S DMACR Register

https://blog.csdn.net/taowei1314520



```
TxBufferPtr[Index] = Value; 6 |
   5
   7
                                  Value = (Value + 1) & 0xFF;
   8
                                                                                                                                                  凸
   9
      这里往TxBuffer里填充32个8位数据
  10
                                                                                                                                                  \Box
5
                                                                                                                                                  公
      Status = XAxiDma_SimpleTransfer(&AxiDma,(UINTPTR) TxBufferPtr,
   2
                                                                                MAX_PKT_LEN, XAXIDMA_DMA_TO_DEVICE);
                                                                                                                                                   3
      启动dma发送,将发送buffer里的数据通过MM2S读出并写入到fifo里
                                                                                                           axi_interconnect_0
                                                                 axi dma 0
                  axis_data_fifo_0

◆ S00_AXI

                                                                           M_AXI_MM2S +
                                                     S_AXI_LITE

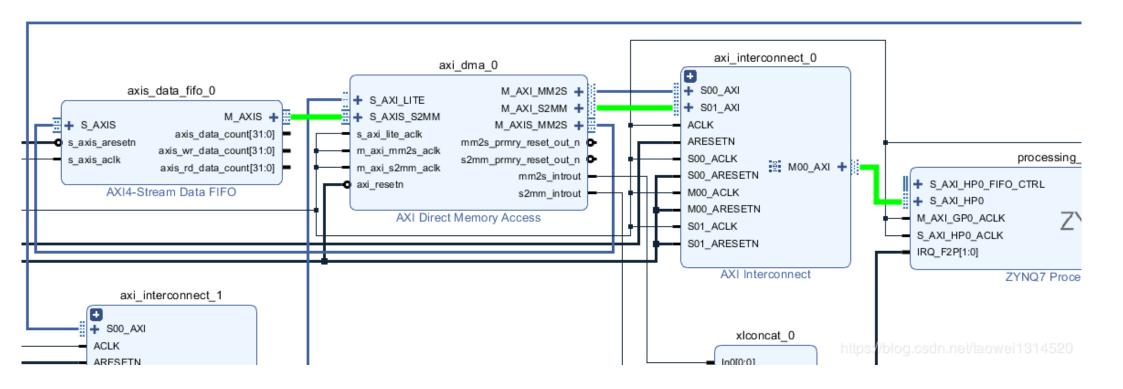
◆ S01_AXI

                                                                           M_AXI_S2MM +
                                M_AXIS +
                                                     S_AXIS_S2MM
         S_AXIS
                                                                          M_AXIS_MM2S +
                                                                                                       ACLK
                         axis_data_count[31:0]
                                                     s_axi_lite_aclk
                                                                                                       ARESETN
         s_axis_aresetn
                                                                    mm2s_prmry_reset_out_n
                       axis_wr_data_count[31:0]
                                                     m_axi_mm2s_aclk
                                                                                                       S00_ACLK
         s_axis_aclk
                                                                    s2mm_prmry_reset_out_n
                       axis_rd_data_count[31:0]
                                                                                                                   m_axi_s2mm_aclk
                                                                                                       S00_ARESETN
                                                                             mm2s_introut
                                                     axi_resetn
                                                                                                                                         + S_A
               AXI4-Stream Data FIFO
                                                                                                       M00_ACLK
                                                                             s2mm_introut
                                                                                                                                         + S_A
                                                                                                       M00_ARESETN
                                                           AXI Direct Memory Access
                                                                                                                                         M_AXI_
                                                                                                       S01_ACLK
                                                                                                                                         S_AXI_
                                                                                                       S01_ARESETN
                                                                                                                                         IRQ_F2
                                                                                                            AXI Interconnect
                 axi_interconnect_1
             S00_AXI
                                                                                                              xlconcat_0
             ACLK
             ARESETN
                                                                                                            In0[0:0]
                                                                                                                   dout[1:0]
                                                                                                            In1[0:0]
                         S00_ACLK
             S00_ARESETN
                                                                                                                Concat
6
```

```
Status = XAxiDma_SimpleTransfer(&AxiDma,(UINTPTR) RxBufferPtr,

MAX_PKT_LEN, XAXIDMA_DEVICE_TO_DMA);

高动dma接收,将fifo里数据读出并且通过S2MM接口写入到ddr里
```



while ((XAxiDma_Busy(&AxiDma,XAXIDMA_DEVICE_TO_DMA)) ||

(XAxiDma_Busy(&AxiDma,XAXIDMA_DMA_TO_DEVICE)))

{

检测发送和接收通道是否处于空闲状态,这个类似于while(tx || rx),只有当发送和接收都处于空闲为0时

才会跳出while语句,不然就会一直在这里等待





举报

阅读数 547

凸

☆

<

>

Xilinx的Zynq系列,ARM和PL通过DMA通信时如何保证DDR数据的正确性。

₽

凸

公

<

>

举报

阅读数 1万+

阅读数 2万+

阅读数 2807

博文 来自: hengxe的专栏

zynq PS侧DMA驱动

Zynq 7000从零开始之一 -- HelloWord

linux中,驱动必然会有驱动对应的设备类型。在linux4.4版本中,其设备是以设备树的形式展现的。PS端设备树的de... 博文 来自: shichaog的专栏

使用myir的z-turn开发板,做一个从uart打印hello world的实验,只用PS,不用PL部分,程序从SD卡启动,跑在PS的... 博文 来自: 青蛙@嘎嘎



天山汽車借款,不限 車種

讓您的汽機車變為活用的週轉

汽車借款立即可知額度,當日立 車齡,不限車種,原車可用,可 037593333.tw

開啟

最新文章

quartus Ⅱ 12.1 使用教程(7) vga显示测

MYIR-ZYNQ7000系列-zturn教程(27): lwip测试

quartus Ⅱ 12.1 使用教程 (6) ROM 测试

quartus Ⅱ 12.1 使用教程(5) eeprom 读写测试

quartus Ⅱ 12.1 使用教程 (4) uart 测试

分类专栏

归档

2019年3月

C	VIVADO 安装教程	1篇
	quartus II	5篇



三态门详解

ZYNQ7000 27	'篇
-------------	----

1篇
1篇
5篇

2019年7月	2篇
2019年4月	1篇

2篇

挙报

<

>

举报

2019年1月	1篇
2018年11月	1篇
	展开
热门文章	
VIVADO 安装教科 阅读数 84216	₫
三态门详解 阅读数 15398	
quartus II 12.1 (PLL 核 阅读数 7556	使用教程(1) 怎样调用
MYIR-ZYNQ7000 axi_uart发送数据 阅读数 4156	O系列-zturn教程(17):用
MYIR-ZYNQ7000	0系列-zturn教程(9): 将

bit文件固化到QSPI_Flash

阅读数 4055

最新评论

VIVADO 安装教程

FT232H如何使用jtag接口

FT232H如何使用jtag接口

FT232H如何使用jtag接口

MYIR-ZYNQ7000系列-z... kuyunge: SPI一次是通信一个字节码?

安全測試 您的高功率裝置

KEYSIGHT TECHNOLOGIES

■ QQ客服

● 客服论坛

关于我们

工作时间 8:30-22:00

招聘

公司 网络110报警服务

rq8866: 缺License的小伙伴 链接: https://pan.baidu.com/s/11mjkpyERdUH3q5C_TpfQxQ ...

taowei1314520: [reply]qq_42662835[/reply]我 是直接对eeprom里写数据进去的,数据我已经 ...

taowei1314520: [reply]sssshhhhhhhhhh[/reply] 这个vivado有这个usb驱动也需要安装一下, 化 ...

sssshhhhhhhhh: 你好,插上电脑以后显示 USB S erial Conventor (仅配置了USB和EEPROM这 ...

kefu@csdn.net

2 400-660-0108

广告服务

京ICP备19004658号 经营性网站备案信息

©1999-2020 北京创新乐知网络技术有限

中国互联网举报中心 家长监护 版权申诉

🥝 公安备案号 11010502030143

北京互联网违法和不良信息举报中心

网站地图

凸

 \Box

☆

<

>