

通信模组 PCB设计指导

版本: V1.0.0

发布日期: 2021/11/1

服务与支持

如果您有任何关于模组产品及产品手册的评论、疑问、想法,或者任何无法从本手册中找到答案的疑问,请通过以下方式联系我们。



中移物联网有限公司

OneMO官网: onemo10086.com

邮箱: SmartModule@cmiot.chinamobile.com

客户服务热线: 400-110-0866

微信公众号: CMOneMO





文档声明

注意

本手册描述的产品及其附件特性和功能,取决于当地网络设计或网络性能,同时也取决于用户预先安装的各种软件。由于当地网络运营商、ISP,或当地网络设置等原因,可能也会造成本手册中描述的全部或部分产品及其附件特性和功能未包含在您的购买或使用范围之内。

责任限制

除非合同另有约定,中移物联网有限公司对本文档内容不做任何明示或暗示的声明或保证,并且不对特定目的适销性及适用性或者任何间接的、特殊的或连带的损失承担任何责任。

在适用法律允许的范围内,在任何情况下,中移物联网有限公司均不对用户因使用本手册内容和本手册中 描述的产品而引起的任何特殊的、间接的、附带的或后果性的损坏、利润损失、数据丢失、声誉和预期的节省 而负责。

因使用本手册中所述的产品而引起的中移物联网有限公司对用户的最大赔偿(除在涉及#身伤害的情况中根据适用法律规定的损害赔偿外),不应超过用户为购买此产品而支付的金额。

由于产品版本升级或其他原因,本文档内容会不定期进行更新。除非另有约定,本文档仅作为使用指导,本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。公司保留随时修改本手册中任何信息的权利,无需进行提前通知且不承担任何责任。

商标声明



为中国移动注册商标。

本手册和本手册描述的产品中出现的其他商标、产品名称、服务名称和公司名称,均为其各自所有者的财产。

进出口法规

出口、转口或进口本手册中描述的产品(包括但不限于产品软件和技术数据),用户应遵守相关进出口法律和法规。

隐私保护

关于我们如何保护用户的个人信息等隐私情况,请查看相关隐私政策。



操作系统更新声明

操作系统仅支持官方升级;如用户自己刷非官方系统,导致安全风险和损失由用户负责。

固件包完整性风险声明

固件仅支持官方升级;如用户自己刷非官方固件,导致安全风险和损失由用户负责。

版权所有©中移物联网有限公司。保留一切权利。

本手册中描述的产品,可能包含中移物联网有限公司及其存在的许可人享有版权的软件,除非获得相关权利人的许可,否则,非经本公司书面同意,任何单位和个人不得擅自摘抄、复制本手册内容的部分或全部,并以任何形式传播。





关于文档

修订记录

版本	作者	描述
V1.0.0	邬小均	初版





目录

服务与支持	2
文档声明	3
关于文档	5
表格索引	7
图示索引	8
1. 整体介绍	9
2. PCB设计指导	10
2.1. 设计总体规则	10
2.2. 电源设计要求	10
2.3. 叠层设计和阻抗计算	12
2.3.1. 叠层设计	12
2.3.2. 阻抗计算	13
2.4. 高速信号布局布线要求	15
2.4.1. 高速串行信号(如USB)	15
2.4.2. 高速并行信号(如RGMII)	
2.5. RF射频布局布线要求	17
2.5.1. 原理图建议	17
2.5.2. 阻抗要求	17
2.5.3. Layout设计要求	
2.5.4. Layout实例	20
2.6. 音频布线设计	22
2.7. SIM卡布线要求	22
2.8. 串口布线要求	23
2.9. 地的处理	23
3. 附录	24



表格索引

Table	1. 缩略语	5 7	24
Iable	1. NAPH #		





图示索引

Figure 1: 滤波电容布局参考	11
Figure 2: 电源走线和地孔	11
Figure 3: 相邻层做参考层	13
Figure 4: 隔层做参考层	13
Figure 5: 带状线阻抗模型	14
Figure 6: 参考布局布线	15
Figure 7: RF接口原理图	17
Figure 8: 2层PCB layout示意图	18
Figure 9: 4层PCB layout示意图(参考第三层)	18
Figure 10: 4层PCB layout示意图(参考第四层)	18
Figure 11: 几种RF连接器	19
Figure 12: L2层镂空,使焊盘处阻抗接近50欧姆	20
Figure 13: RF射频走线参考	20
Figure 14: RF焊盘两侧地焊盘铺铜参考	21
Figure 15: 通孔RF连接器设计参考	
Figure 16: SPK布线示意图	22



1. 整体介绍

本文档主要介绍中移物联网通信模组的PCB互连设计规则和注意事项。用户遵循本指导完成PCB设计,能 在使用我司通信模组过程中,得到较好性能保证的同时有效降低成本。





2. PCB设计指导

2.1. 设计总体规则

- 时钟、高频数字信号、天线、开关电源等信号,尽量远离通信模组。
- 注意保护RF、音频等模拟信号;条件允许的情况下,设计过程中要区分模拟地和数字地;分地后,不要有信号线和电源线跨分割地的沟道。
- 确保电源的完整性和通流能力;条件允许的情况下,尽量采用平面的方式或者保证线足够宽。
- 尽量保证模组下方地的完整性,减少干扰信号外泄。

2.2. 电源设计要求

电源完整性设计对模组的性能是一个关键因素,电源处理不好,将会带来多方面的影响:

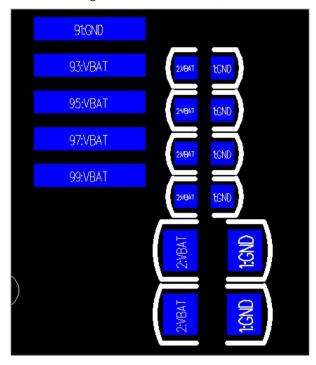
- ■影响模组正常工作
- ■影响EMC性能
- ■影响发射调制谱
- ■影响相位和接受灵敏度

电源完整性设计总则

- 电源质量的保证: 开关电源,尽量减少纹波;线性电源,尽量注意减少干扰噪声,布局尽量参考电源IC的指导手册。
- 电源的滤波电容,尽量靠近模组的电源引脚放置,容值越小的电容,越靠近电源引脚(如下图),尽量选择封装较小的电容(寄生参数更小)。为了获得更好的滤波效果,建议选用容值小的电容并联代替容值大的电容(例如选用5个47uf电容并联代替一个220uf电容)。

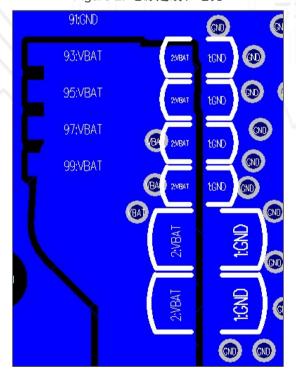


Figure 1: 滤波电容布局参考



考虑模组对电源的供电要求,尽量减少电源走线所产生的压降,保证通流能力,电源线宽可根据模组规格书提供的电流要求,再按线宽40mil/A(铜厚1OZ)设计电源线宽,电源线尽量短。条件允许的情况下,可以采用平面的形式。在靠近滤波电容的地焊盘处多打地孔,有利于提高电源完整性(如下图)。

Figure 2: 电源走线和地孔





2.3. 叠层设计和阻抗计算

2.3.1. 叠层设计

从成本考虑,使用2G、NB模组时,可采用2层或4层PCB设计;使用4G模组,尽量采用6层PCB设计,最低可考虑采用4层;使用5G模组,尽量采用6层或8层PCB设计。6层PCB的叠层分配如下表所示(可根据实际情况,添加或者删除层数)。

层	规划	
Тор	器件布局,RF走线,少部分走线。	
L2	GND	
L3	电源线和部分信号线(电源线走内层,并在相邻层铺地,有助于提高电源完整性)。	
L4	GND	
L5	高速信号线(走内层,有助于减小串扰和降低EMI)。	
Bottom	GND	





2.3.2. 阻抗计算

阻抗与参考层的厚度、板材的介电常数、PCB走线宽度、铜厚、PCB走线间的间距有关。在计算阻抗前,必须先确定PCB的叠层。

微带线模型阻抗计算

微带线时建议采用共面波导结构来计算阻抗。根据与阻抗线相连的焊盘尺寸和层叠结构,有两种共面波导结构可选择。相邻层做参考层或隔层做参考层(如下2图)。



Figure 3: 相邻层做参考层

Figure 4: 隔层做参考层



上图中可以看出主要影响阻抗的几个参数,分别为信号线到参考层之间的距离H1、介质层的介电常数 Er1、信号线的宽度W1、对地距离D1和铜箔厚度T1。



下表给出了在T1=0.035mm, Er1=4.2情况下,50欧微带线的线宽W1与介质厚度H1和对地间距D1之间的关系。

H (mm)	W (mm)	D (mm)
0.076	0.1188	0.15
0.1	0.1623	0.2
0.15	0.24	0.2
0.8	0.8	0.18
1	0.8	0.17
1.2	0.8	0.16
1.6	0.8	0.15
2	0.8	0.14

i Note: 在计算焊盘的阻抗时,焊盘上没有油墨,阻抗模型要选择无油墨覆盖模型。

■ 带状线阻抗计算模型

当需要采用带状线时,采用带状线阻抗模型进行阻抗计算(如下图)。

Tolerance Minimum Maximum Substrate 1 Height H1 4.2500 +/- 0.0000 4.2500 4.2500 Calculate Offset Coplanar Waveguide 1B1A Substrate 1 Dielectric Er1 4.2000 +/-0.0000 4.2000 4.2000 Calculate Substrate 2 Height H2 30.0000 +/-0.0000 30.0000 30.0000 Calculate Substrate 2 Dielectric Er2 4.2000 +/-Calculate 0.0000 4.2000 4.2000 H2 Er2 Lower Trace Width W1 4.9230 +/-0.0000 4.9230 4.9230 Upper Trace Width W2 3.9230 +/-(Calculate) 0.0000 3.9230 3.9230 Ground Strip Separation D1 8.0000 +/-0.0000 8.0000 8.0000 Calculate Trace Thickness T1 1.2000 +/-0.0000 1.2000 Calculate www.polarinstruments.com Impedance Zo 50.00 0.00 Calculate

Figure 5: 带状线阻抗模型

2.4. 高速信号布局布线要求

高速信号由于其传输速率高、上升/下降时间短,所以在信号互联通道上更容易受线宽变化、过孔、换层、端接器件和连接器等引起的阻抗变化影响,从而影响传输信号的信号完整性。因此,在PCB设计时需严格要求布局布线。

按信号传输类型可分为高速串行信号和高速并行信号,且两种信号布线方法不同。

2.4.1. 高速串行信号(如USB)

设计要求如下所列:

- 优先选择内层布线, 并尽量增大与其他布线的间隔;
- 按硬件设计指导中提供的阻抗要求做好差分阻抗控制(物联网模组,USB2.0按差分90欧姆±10%做阻抗控制,USB3按差分100欧姆±10%做阻抗控制。);
- 严格按照要求做好等长设计(建议: USB2.0等长要求 ± 10mil, USB3等长要求 ± 5mil), 在速率较高的情况下, 尽量做到分段等长, 并考虑过孔长度;
- 若需要蛇形走线,绕线间距不小于3W;
- 做好立体包地,保证参考平面完整,差分线周围多打地孔;
- 在模组焊盘处根据叠层和参考层做好阻抗控制;
- 当信号需要打过孔换层时,在信号过孔旁添加伴随地孔;
- 对于USB3和PCIE3之类的高速信号在规范中对传输线的损耗有严格要求。在PCB设计前,尽量选择低损耗板材;布线时,尽量使这类高速信号走线尽量短;
- 链路中串联TX上的隔直电容靠近发送端放置(若模组内部已有,则可省略。),串联在RX上的隔直电容 靠近接收端放置(如下图)。

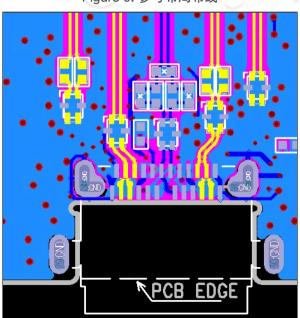


Figure 6: 参考布局布线



2.4.2. 高速并行信号(如RGMII)

▲ Important: RJ45到PHY部分的差分信号不属于并行信号。

- 阻抗控制单端50欧姆 ± 10%;
- 根据硬件设计手册要求做好等长控制;
- 与其他信号线之间间距尽量远,至少保证3W;中间包地,并打地过孔隔离;
- 组内信号之间满足3W原则;
- 尽量短, 长度建议不超过10cm。



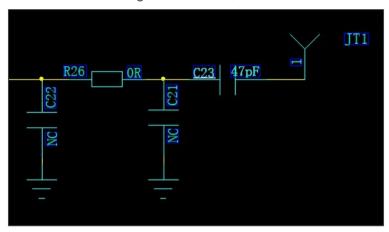


2.5. RF射频布局布线要求

2.5.1. 原理图建议

原理图如下。

Figure 7: RF接口原理图



建议预留 IT 型匹配和隔直电容。默认值为: C22和C21不贴, R26贴0R, C23为隔直电容, 具体可根据项目情况,参考对应模组的硬件设计手册。匹配器件的封装尺寸尽量与线宽一致, 若不能实现, 可通过隔层参考或其他方式来达到控制阻抗突变的目的。

设计要求:模组地和天线地连接为一个整体,模组和天线远离干扰源。模组RF接口和天线之间布线要求特征阻抗50欧,建议使用直线或弧线,并尽可能短。

2.5.2. 阻抗要求

RF阻抗要求为单端50欧姆±10%;阻抗模型参考2.3节。



2.5.3. Layout设计要求

- 1. 阻抗线宽尽量接近射频焊盘宽度,可根据实际情况,设计板厚或层叠,并选择合适参考地平面。建议信号层尽量和模组同层,射频线上尽量不打孔走线,保证参考层连续。
- 2. RF阻抗线上匹配器件的封装尽量选择和设计的50欧阻抗线宽接近的封装类型,以减少阻抗不连续。
- 3. 参考层选择:若为2层PCB,信号层为TOP,参考层为bottom(2层PCB layout示意图);若为4层PCB,信号层为top,参考层可选择第二层、第三层或者底层(4层PCB layout示意图),在参考层选择第三层时,第二层信号线正下面应挖空铜皮,挖空区域为信号线宽的5倍以上;若参考层选择底层,则在第二层和第三层也应做相同的挖空处理(4层PCB layout示意图);6层以上以此类推。

Figure 8: 2层PCB layout示意图

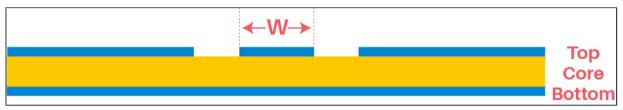


Figure 9: 4层PCB layout示意图(参考第三层)

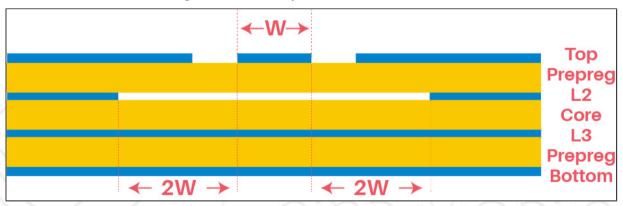
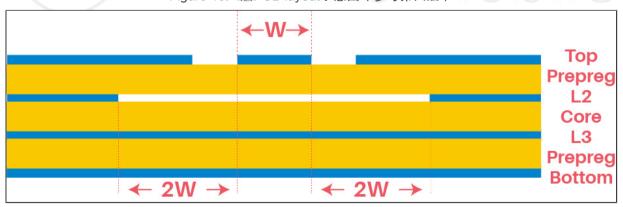


Figure 10: 4层PCB layout示意图(参考第四层)





4. 射频天线连接器的选择。

常用的天线连接器有贴片式、直插式和板边焊接式等。贴片型连接器占用空间小、阻抗容易控制、性能较好;直插式连接器体积较大、占用空间多、阻抗不容易控制、性能稍差,但实用性较广、价格便宜;板边式连接器性能比直插式好,但只能固定在板边,所以适用性不高。客户可根据使用环境选择合适的连接器(如下图)。

Figure 11: 几种RF连接器

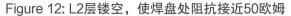






2.5.4. Layout实例

- 1. 50欧共面波导阻抗控制:客户根据PCB实际情况设计共面波导阻抗的线宽W1和间距D1,板材的各项参数和层叠可咨询生产板厂提供详细参数。工程师根据提供参数自行计算,也可让板厂提供阻抗控制线宽和间距表。
- 2. 模组RF焊盘阻抗值低于50欧姆时,需要在PCB的焊盘处做镂空处理。根据叠层和板材参数计算出需要镂空的层数。尽量使模组焊盘处阻抗接近50欧(如下图)。





3. 保证整条信号线有完整参考地,并在信号线两侧包裹的地上尽量多打地孔;射频线尽量短,不使用直角走线,尽量走弧线;匹配器件靠近天线座放置(如下图)。

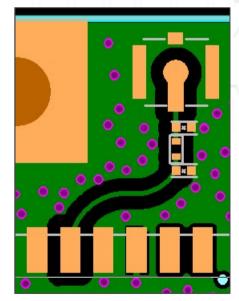


Figure 13: RF射频走线参考



4. 模组RF焊盘两侧的地焊盘做全连接处理,附近多打地孔,保证射频线同层的地连接面积尽量大(如下图)。

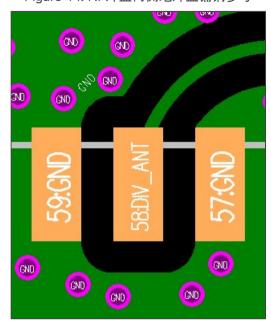


Figure 14: RF焊盘两侧地焊盘铺铜参考

5. 对于直插式射频连接器,焊盘处禁布区在设计上应尽量大,PCB走线尽量从连接器的底部连接到连接器上,可参考下图设计。

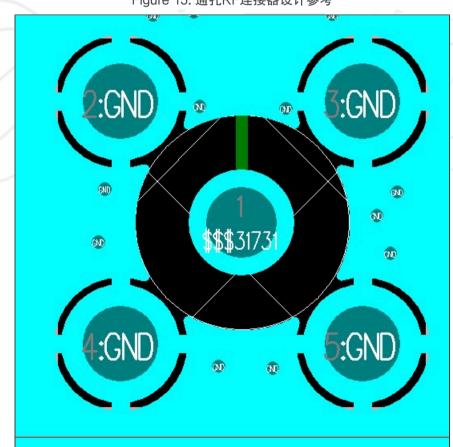


Figure 15: 通孔RF连接器设计参考

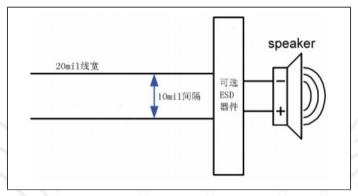
2.6. 音频布线设计

为了获得更好的音频性能,建议如下:

- 扬声器信号(SPK)必须平行,走差分对形式,之间不能有任何其他线,并尽量粗,建议20mil以上。
- 麦克风信号(MIC)必须平行,走差分线形式,之间不能有任何其他走线。
- 所有外部滤波器必须尽可能的放置在MIC和SPK附近。
- MIC和SPK走线周围要做包地保护,防止其他信号干扰。
- MIC和SPK走线不要靠得太近,否则可能会引起啸叫。
- MIC和SPK走线不要走在大电感、晶体或其他敏感器件的下面,以免引入噪声,影响音频效果。
- 不要将音频信号走线走在射频、电源或其他高速数字信号旁边。

SPK布线示意图如下。

Figure 16: SPK布线示意图



2.7. SIM卡布线要求

- SIM卡的布线尽可能短,建议不超过10cm, SIM_VCC走线宽度视长度而定,推荐10mil线宽。
- SIM卡的走线按总线方式走线,并注意保护,防止被干扰,否则可能会引起SIM卡重启等风险。
- SIM卡的CLK单独包地,防止被干扰,否则容易引起SIM卡不能被识别的风险。
- SIM卡的ESD防护器件应尽可能靠近SIM卡,以防止静电对模组的干扰。



2.8. 串口布线要求

串口的RX和TX线长度应尽量相等,并做好保护,防止干扰,否则可能会引起数据传输不可靠或者通讯失败。

2.9. 地的处理

- ■模组地焊盘与主板地焊盘要充分接触,焊接良好。
- 良好的地处理对模组的性能保证有很重要的作用,可以保证信号完整性、提升RF性能、降低EMI干扰、加快散热速度,要特别注意。
- 所有地引脚必须使用最短地线接入地平面(在地焊盘旁打孔连接到主地),所有地通过大量过孔连接在一起。
- ■对于RF信号,注意保证阻抗线的结构、保证参考地完整。在阻抗线两边,间距100mil来排布地过孔。
- 对音频、时钟信号,要做好包地处理,做好干扰源和敏感源的隔离。
- 各信号线,注意保证参考平面的连续性,避免出现跨分割的情况,保证信号线有最短的回流路径。
- 散热焊盘接地必须充分,在起到良好接地保证的同时散热焊盘也是模组散热的主要通道。
- ■针对LGA封装的模组,底部中间的GND焊盘建议采用十字花方式铺铜。





3. 附录

Table 1. 缩略语

缩写	英文全称	中文解释
SIM	Subscriber Identity Module	用户身份识别模块
GSM	Global System for Mobile communication	全球移动通信系统
RF	Radio Frequency	射频
TX	Transmission	发送
RX	Receive	接收
PCB	Printed Circuit Board#	印制电路板
MIC	Microphone	麦克风
SPK	Speaker	扬声器
EMI	Electro Magnetic Interference	电磁干扰
ESD	Electro-Static discharge	静电释放

