# МИНОБРНАУКИ РОССИИ САНКТ-ПЕТЕРБУРГСКИЙ ГОСУДАРСТВЕННЫЙ ЭЛЕКТРОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ «ЛЭТИ» ИМ. В.И. УЛЬЯНОВА (ЛЕНИНА)

Кафедра математического обеспечения и применения ЭВМ

# Курсовая работа по дисциплине «Верификация распределённых алгоритмов» Тема: Контроллер светофоров

Студент гр. 0303	 Болкунов В.О.
Преподаватель	 Шошмина И.В.

Санкт-Петербург

2025

# ЗАДАНИЕ НА КУРСОВУЮ РАБОТУ

Студент Болкунов В.О.		
Группа 0303		
Тема работы: контроллер светофоров		
Исходные данные:		
Разработать модель контроллера светофора, управляющего движением		
транспорта на сложном перекрёстке.		
гранспорта на сложном перекрестке.		
Conomicano mogazione voli convicti de sono move a posterio e voli noferio.		
Содержание пояснительной записки: содержание, введение, ход работы,		
заключение, список использованных источников.		
Предполагаемый объем пояснительной записки:		
Не менее 16 страниц.		
Дата выдачи задания: 01.04.2025		
Дата сдачи реферата: 28.05.2025		
дата еда ти реферата. 20.03.2023		
Дата защиты реферата: 28.05.2025		
Студент Болкунов В.О.		
Преподаватель Шошмина И.В		

## СОДЕРЖАНИЕ

Ход работы	5
Постановка задачи	
Состояние модели.	
Процессы	
Выводы	
СПИСОК ЛИТЕРАТУРЫ	
ПРИЛОЖЕНИЕ А ИСХОДНЫЙ КОД	. 13

#### Введение

Целью работы является проектирование и разработка модели системы перекрёстка. Система моделирует поток автомобилей, каждое направление контроллером движений светофора. регулируется своим Контроллеры, представленные параллельными процессами, осуществляют борьбу за ресурсы - области перекрёстка, в которых один и более направлений движений имеют пересечение. Разрабатываемая модель должна отвечать требованиям безопасности, живости и справедливости.

#### Ход работы

#### Постановка задачи.

Вариант 2, направления: NS, EW, SD, WN, WD, DN.

Схема перекрёстка с указанными направлениями и их пересечениями представлена на рисунке 1. Конфликтные участки пересечения проиндексированы от 0 до 5. Они представляют собой ресурс, за которые будут конкурировать процессы.

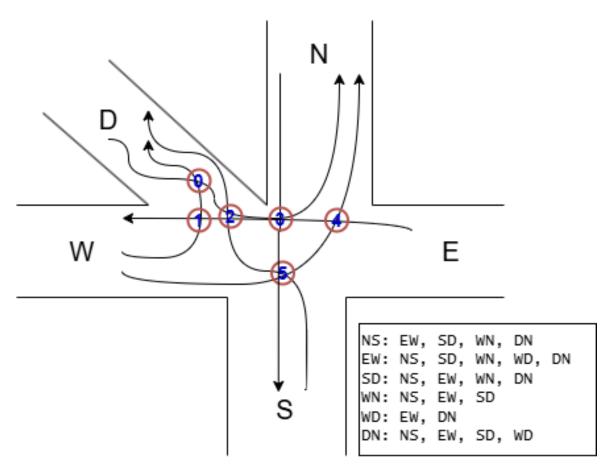


Рисунок 1 - Схема перекрёстка

#### Состояние модели.

Для описания состояния контроллера направления реализована структура *TLight*.

```
typedef TLight {
   int color;
   bool sense;
```

}

Она содержит цвет *color* светофора, флаг наличия транспорта на направлении *sense*.

Для синхронизации процессов использован массив из N каналов ёмкостью M. Где N - количество конфликтных участков, а M - количество направлений.

```
chan lock[N] = [M] of { int };
```

#### Процессы.

Для моделирования дорожного движения реализован процесс *Traffic* и ещё 6 процессов для каждого направления.

Процесс трафика моделирует среду и недетерминированно активирует датчики. Если какой-то сенсор не активен - среда его активирует. Например для направления NS:

```
:: !NS.sense -> NS.sense = true
```

Каждый процесс при активации своего сенсора последовательно захватывает каждый ресурс - пересечение, необходимое для проезда по своему маршруту. Для обеспечения справедливости процесс захвата устроен следующим образом: в очередь ресурса добавляется идентификатор процесса, после чего процесс ждёт пока его идентификатор не станет первым в очереди. Таким образом захватывается каждый ресурс и происходит смена сигнала светофора. Рассмотрим фрагмент на примере направления NS:

```
:: NS.sense -> {
    lock[3] ! NSid;
    lock[3] ? <NSid>;
    lock[5] ! NSid;
    lock[5] ? <NSid>;
```

Далее моделируется отключение сенсора, смена сигнала и некоторый проезд по направлению. После включения зелёного сигнала, можно сделать допущение, что проходит некоторое время для проезда автомобилей, перед тем как он выключится. После включения красного сигнала, занятые ресурсы освобождаются. Рассмотрим на примере направления NS:

```
NS.sense = false;

NS.color = GREEN;

/* Происходит проезд */

NS.color = RED;

lock[3] ? NSid;

lock[5] ? NSid;
```

Для защиты от блокировок (deadlock) все процессы захватывают ресурсы в одном и том же порядке - от меньшего индекса пересечения к большему, и освобождают их в таком же порядке.

#### Верификация.

Верификация модели осуществлена путём составления LTL формул для каждого направления по условиям безопасности, живости и справедливости.

Условие безопасности: «Никогда не будет ситуации, в которой при разрешающем сигнале одного светофора будут даны разрешающие сигналы светофорами, находящимися на конфликтующих направлениях.»

Пример для WD:

```
[] !((WD.color == GREEN) && (EW.color == GREEN || DN.color == GREEN))
```

Условие живости: «Всегда, если на направлении окажутся машины, в будущем светофор даст разрешающий сигнал»

Пример для NS:

```
[] ((NS.sense && (NS.color == RED)) -> <> (NS.color == GREEN))
```

Условие справедливости: «Всегда в будущем либо на направлении кончатся машины, либо выключится светофор.»

#### Пример для DN:

```
[] <> !((DN.color == GREEN) && DN.sense)
```

Для сборки модели использовались следующие параметры компилятора gcc: -DMEMLIM = 4096 - DNFAIR = 3 - O2 - w.

Для запуска модели использовались: -m1000000000 - a - f - n - c1.

Примеры запуска верификатора для проверок условий безопасности, живости и справедливости представлены на рисунках 2, 3 и 4 соответственно.

```
ПРОБЛЕМЫ ВЫХОДНЫЕ ДАННЫЕ КОНСОЛЬ ОТЛАДКИ ТЕРМИНАЛ ПОРТЫ
  PS D:\vl\лэти\Верификация> .\model.exe -m1000000000 -a -f -n -c1 -N safetyEW
  pan: ltl formula safetyEW
 (Spin Version 6.5.1 -- 31 July 2020)
          + Partial Order Reduction
  Full statespace search for:
          never claim + (safetyEW)
          assertion violations + (if within scope of claim)
          acceptance cycles + (fairness enabled)
invalid end states - (disabled by never claim)
  State-vector 288 byte, depth reached 2368950, errors: 0
    2770502 states, stored
  12255832 states, matched
  15026334 transitions (= stored+matched)
         7 atomic steps
  hash conflicts: 727697 (resolved)
  Stats on memory usage (in Megabytes):
 813.784 equivalent memory usage for states (stored*(State-vector + overhead))
0.000 actual memory usage for states (less than 1k)
128.000 memory used for hash table (-w24)
53405.762 memory used for DFS stack (-m1000000000)
2.206 memory lost to fragmentation
1070.137 total actual memory usage
  pan: elapsed time 7.5 seconds
 pan: rate 369449.53 states/second

    PS D:\vl\лэти\Верификация>
```

Рисунок 2 - Верификация условия безопасности для направления EW

```
ПРОБЛЕМЫ ВЫХОДНЫЕ ДАННЫЕ КОНСОЛЬ ОТЛАДКИ ТЕРМИНАЛ ПОРТЫ
Depth= 314996 States= 1.9e+07 Transitions= 1.09e+08 Memory= 707.832 t= 36.5 R= 5e+05
Depth= 314996 States= 2e+07 Transitions= 1.15e+08 Memory= 707.832 t= 38.9 R= 5e+05
Depth= 314996 States= 2.1e+07 Transitions= 1.21e+08 Memory= 707.832 t= 41.1 R= 5e+05
Depth= 314996 States= 2.2e+07 Transitions= 1.29e+08 Memory= 707.832 t= 43.9 R= 5e+05
Depth= 314996 States= 2.3e+07 Transitions= 1.36e+08 Memory= 723.653 t= 46.5 R= 5e+05
Depth= 318034 States= 2.4e+07 Transitions= 1.44e+08 Memory= 810.567 t= 49.8 R= 5e+05
Depth= 318034 States= 2.5e+07 Transitions= 1.5e+08 Memory= 810.567 t= 52.2 R= 5e+05
Depth= 318034 States= 2.6e+07 Transitions= 1.57e+08 Memory= 810.567 t= 54.9 R= Depth= 318034 States= 2.7e+07 Transitions= 1.62e+08 Memory= 810.567 t= 57.2 R= Depth= 318034 States= 2.8e+07 Transitions= 1.7e+08 Memory= 810.567 t= 59.7 R=
                                                                                                                 50+05
                                                                                                                 50+05
Depth= 318034 States= 2.9e+07 Transitions= 1.78e+08 Memory= 811.250 t= 62.7 R= 5e+05
Depth= 318034 States= 3e+07 Transitions= 1.85e+08 Memory= 839.180 t= 65.6 R= 5e+05
Depth= 318034 States= 3.1e+07 Transitions= 1.92e+08 Memory= 847.774 t= 67.9 R= 5e+05
Depth= 376270 States= 3.2e+07 Transitions= 1.98e+08 Memory= 917.305 t= 70.3 R= 5e+05
Depth= 1670268 States= 3.3e+07 Transitions= 2.05e+08 Memory= 1190.840 t= 73.8 R= 4e+05
Depth= 2331676 States= 3.4e+07 Transitions= 2.13e+08 Memory= 1471.406 t= 77.5 R= 4e+05
pan: resizing hashtable to -w26.. done
(Spin Version 6.5.1 -- 31 July 2020)
          + Partial Order Reduction
Full statespace search for:
          never claim
                                        + (livenessSD)
          assertion violations + (if within scope of claim)
          acceptance cycles + (fairness enabled)
          invalid end states
                                       - (disabled by never claim)
State-vector 288 byte, depth reached 2368950, errors: 0
  4787499 states, stored (3.46263e+07 visited)
1.8750104e+08 states, matched
2.2212732e+08 transitions (= visited+matched)
          7 atomic steps
hash conflicts: 8607509 (resolved)
Stats on memory usage (in Megabytes):
 1406.240 equivalent memory usage for states (stored*(State-vector + overhead))
   0.000
                  actual memory usage for states (less than 1k)
                 memory used for hash table (-w26)
memory used for DFS stack (-m1000000000)
  512,000
53405.762
 3.769 memory lost to fragmentation
2136.824 total actual memory usage
pan: elapsed time 82 seconds
pan: rate 422060.79 states/second
                                                                                                                                A Mad /2 .....
```

Рисунок 3 - Верификация условия живости для направления SD

```
ПРОБЛЕМЫ ВЫХОДНЫЕ ДАННЫЕ КОНСОЛЬ ОТЛАДКИ ТЕРМИНАЛ ПОРТЫ
  PS D:\vl\лэти\Верификация> .\model.exe -m1000000000 -a -f -n -c1 -N fairnessNS
  pan: Itl formula fairnessNS
  Depth= 955702 States= 1e+06 Transitions= 3.02e+06 Memory= 487.129 t= 1.31 R= 8e+05
Depth= 2057904 States= 2e+06 Transitions= 6.98e+06 Memory= 761.153 t= 3.15 R= 6e+05
Depth= 2368950 States= 3e+06 Transitions= 1.22e+07 Memory= 1038.985 t= 5.42 R= 6e+05
  (Spin Version 6.5.1 -- 31 July 2020)
            + Partial Order Reduction
  Full statespace search for:
            never claim
                                         + (fairnessNS)
            assertion violations + (if within scope of claim)
            acceptance cycles + (fairness enabled)
invalid end states - (disabled by never claim)
  State-vector 288 byte, depth reached 2368950, errors: 0
    2857590 states, stored (3.19969e+06 visited)
   13311876 states, matched
   16511569 transitions (= visited+matched)
           7 atomic steps
  hash conflicts: 788566 (resolved)
  Stats on memory usage (in Megabytes):
    839.365 equivalent memory usage for states (stored*(State-vector + overhead))
  0.000 actual memory usage for states (less than 1k)
128.000 memory used for hash table (-w24)
53405.762 memory used for DFS stack (-m1000000000)
2.273 memory lost to fragmentation
1094.746 total actual memory usage
  pan: elapsed time 7.59 seconds
  pan: rate 421511.4 states/second
○ PS D:\vl\лэти\Верификация>
```

Рисунок 4 - Верификация условия справедливости для направления NS

#### Выводы.

В результате выполнения работы была спроектирована модель системы сложного перекрёстка. Реализована программа на языке promela, описывающая данную модель. С помощью параллельных процессов смоделирован траффик и контроллеры светофоров заданных направлений. Для защиты от блокировок использовался подход со взятием ресурсов в одинаковой последовательности. Для защиты от голодания процессов, использована очередь на основе канала.

Разработаны условия верификации спроектированной модели по условиям безопасности, живости и справедливости. Разработанная модель была успешно протестирована по заданным условиям для каждого направления.

#### СПИСОК ЛИТЕРАТУРЫ

- 1. Карпов Ю. Г., Шошмина И. В. Верификация распределенных систем: Санкт-Петербургский государственный политехнический университет, 2011
- 2. Документация Spin // https://spinroot.com/spin/Man/Spin.html (дата обращения: 20.05.2025).
- 3. Документация Promela // https://spinroot.com/spin/Man/promela.html (дата обращения: 20.05.2025).

### ПРИЛОЖЕНИЕ А ИСХОДНЫЙ КОД

```
/* Структура контроллера одного направления */
typedef TLight {
    int color;
   bool sense;
}
mtype = { GREEN, RED }
TLight NS, EW, SD, WN, WD, DN;
// Количество пересечений
#define N 6
// Количество направлений
#define M 6
// Id направлений
#define NSid 0
#define EWid 1
#define SDid 2
#define WNid 3
#define WDid 4
#define DNid 5
/* Очереди мьютексов для пересечений */
chan lock[N] = [M] of { int };
/* Условия безопасности */
ltl safetyNS { [] !((NS.color == GREEN) && (EW.color == GREEN ||
SD.color == GREEN || WN.color == GREEN || DN.color == GREEN)) }
ltl safetyEW { [] !((EW.color == GREEN) && (NS.color == GREEN)
SD.color == GREEN || WN.color == GREEN || WD.color == GREEN
DN.color == GREEN)) }
ltl safetySD { [] !((SD.color == GREEN) && (NS.color == GREEN | |
EW.color == GREEN || WN.color == GREEN || DN.color == GREEN)) }
ltl safetyWN { [] !((WN.color == GREEN) && (NS.color == GREEN ||
SD.color == GREEN || EW.color == GREEN)) }
ltl safetyWD { [] !((WD.color == GREEN) && (EW.color == GREEN ||
DN.color == GREEN)) }
ltl safetyDN { [] !((DN.color == GREEN) && (NS.color == GREEN ||
EW.color == GREEN || SD.color == GREEN || WD.color == GREEN)) }
/* Условия живости */
ltl livenessNS { []
                       ((NS.sense \&\& (NS.color == RED)) \rightarrow <>
(NS.color == GREEN)) }
ltl livenessEW { []
                       ((EW.sense && (EW.color == RED))
(EW.color == GREEN)) }
ltl livenessSD { []
                       ((SD.sense \&\& (SD.color == RED))
(SD.color == GREEN)) }
ltl livenessWN { []
                       ((WN.sense && (WN.color == RED))
(WN.color == GREEN)) }
```

```
ltl livenessWD { []
                       ((WD.sense && (WD.color == RED)) -> <>
(WD.color == GREEN)) }
ltl livenessDN { []
                       ((DN.sense && (DN.color == RED))
                                                             -> <>
(DN.color == GREEN)) }
/* Условия справедливости */
ltl fairnessNS { [] <> !((NS.color == GREEN) && NS.sense) }
ltl fairnessEW { [] <> !((EW.color == GREEN) && EW.sense) }
ltl fairnessSD { [] <> !((SD.color == GREEN) && SD.sense) }
ltl fairnessWN { [] <> !((WN.color == GREEN) && WN.sense) }
ltl fairnessWD { [] <> !((WD.color == GREEN) && WD.sense) }
ltl fairnessDN { [] <> !((DN.color == GREEN) && DN.sense) }
init {
    atomic {
       NS.color = RED;
        EW.color = RED;
        SD.color = RED;
        WN.color = RED;
        WD.color = RED;
        DN.color = RED;
        NS.sense = false;
        EW.sense = false;
        SD.sense = false;
        WN.sense = false;
        WD.sense = false;
        DN.sense = false;
        run Traffic();
       run NSproc();
        run EWproc();
        run SDproc();
        run WNproc();
        run WDproc();
        run DNproc();
    }
}
/* Моделирование траффика. Если не активирован сенсор - активируем
proctype Traffic() {
    do
    :: !NS.sense -> NS.sense = true
    :: !EW.sense -> EW.sense = true
    :: !SD.sense -> SD.sense = true
    :: !WN.sense -> WN.sense = true
    :: !WD.sense -> WD.sense = true
    :: !DN.sense -> DN.sense = true
    od
/* Процесс для каждого направления (сфетофора) */
proctype NSproc() {
```

```
do
    :: NS.sense -> {
        // Добавляем наш id в канал
        lock[3] ! NSid;
        // Ждём пока до него дойдёт очередь
        lock[3] ? <NSid>;
        // Аналогично
        lock[5] ! NSid;
        lock[5] ? <NSid>;
        // Выключаем сенсор и устанавливаем зелёный свет
        NS.sense = false;
        NS.color = GREEN;
        /* Происходит проезд */
        /* Устанавливаем красный свет */
        NS.color = RED;
        // Освобождаем канал от своего id
        lock[3] ? NSid;
        lock[5] ? NSid;
    }
    od
proctype EWproc() {
    do
    :: EW.sense -> {
        lock[1] ! EWid;
        lock[1] ? <EWid>;
        lock[2] ! EWid;
        lock[2] ? <EWid>;
        lock[3] ! EWid;
        lock[3] ? <EWid>;
        lock[4] ! EWid;
        lock[4] ? <EWid>;
        EW.sense = false;
        EW.color = GREEN;
        /* */
        EW.color = RED;
        lock[1] ? EWid;
        lock[2] ? EWid;
        lock[3] ? EWid;
        lock[4] ? EWid;
    }
    od
}
proctype SDproc() {
    do
    :: SD.sense -> {
        lock[2] ! SDid;
```

```
lock[2] ? <SDid>;
        lock[5] ! SDid;
        lock[5] ? <SDid>;
        SD.sense = false;
        SD.color = GREEN;
        /* */
        SD.color = RED;
        lock[2] ? SDid;
        lock[5] ? SDid;
    }
    od
}
proctype WNproc() {
    do
    :: WN.sense -> {
        lock[4] ! WNid;
        lock[4] ? <WNid>;
        lock[5] ! WNid;
        lock[5] ? <WNid>;
        WN.sense = false;
        WN.color = GREEN;
        /* */
        WN.color = RED;
        lock[4] ? WNid;
        lock[5] ? WNid;
    }
    od
}
proctype WDproc() {
    do
    :: WD.sense -> {
        lock[0] ! WDid;
        lock[0] ? <WDid>;
        lock[1] ! WDid;
        lock[1] ? <WDid>;
        WD.sense = false;
        WD.color = GREEN;
        /* */
        WD.color = RED;
        lock[0] ? WDid;
        lock[1] ? WDid;
    }
    od
}
proctype DNproc() {
    do
    :: DN.sense -> {
```

```
lock[0] ! DNid;
lock[0] ? <DNid>;
lock[2] ! DNid;
lock[2] ? <DNid>;
lock[3] ! DNid;
lock[3] ? <DNid>;

DN.sense = false;
DN.color = GREEN;
/* */
DN.color = RED;
lock[0] ? DNid;
lock[2] ? DNid;
lock[3] ? DNid;
}
od
```