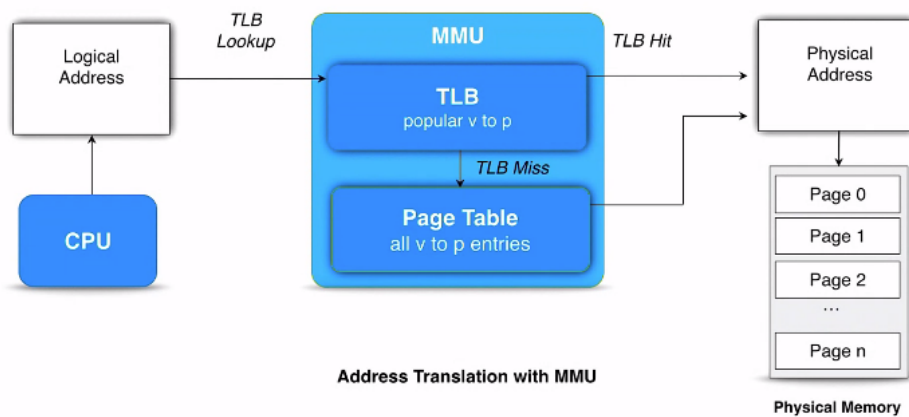


Chapter 19-20

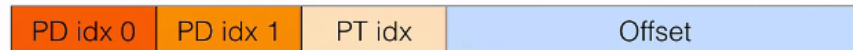
TLB: Translation Lookaside Buffer

- Part of the chip's memory-management unit (MMU).
- A hardware cache of **popular** virtual-to-physical address translation.



Problem with 2 levels?

- **Problem:** page directories may not fit in a page
- **Solution:**
 - Split page directories into pieces
 - Use another page dir to refer to the page dir pieces



- **Exercise:** How large is virtual address space with
 - 4 KiB pages, 4 byte PTEs, each page table fits in page
 - given 1,2,3 levels

→ Siehe deine Lösungen, in Notizen

Aufgaben:

Paging System (32Bit, PageSize: 1KiB)

- Gegeben ist folgendes Paging System
 - Virtueller Adressraum: **32Bit**
 - PageSize beträgt **1KiB**

Wie viele Bits befinden sich im Offset-Teil der virtuellen Adresse?

- A: 8**
- B: 10**
- C: 12**
- D: 20**
- E: 22**

→ B: 10

Paging System (32Bit, PageSize: 1KiB)

- Gegeben ist folgendes Paging System
 - Virtueller Adressraum: **32Bit**
 - PageSize beträgt **1KiB**

Wie viele Bits befinden sich im VPN-Teil der virtuellen Adresse?

- A: 8
- B: 10
- C: 12
- D: 20
- E: 22

A	0	0%
B	27	75%
C	2	6%
D	0	0%
E	7	19%

Professor Dr. Michael Mächtel

→ E: 22

Fragen

Paging System (32Bit, PageSize: 1KiB)

- Gegeben ist folgendes Paging System
 - Virtueller Adressraum: **32Bit**
 - PageSize beträgt **1KiB**

Wie groß ist die Tabelle damit insgesamt (in MiB), wenn ein PTE 4 Byte lang ist

- A: 2
- B: 8
- C: 14
- D: 20
- E: Keine der Angaben

Professor Dr. Michael Mächtel

28

→ E: , 16 kommt raus

Paging System (32Bit, PageSize: 1KiB)

- Für ein 2 stufiges Paging wird die VPN in zwei Komponenten aufgeteilt: die **VPNPageDir**, die in das Seitenverzeichnis indiziert, und der **VPNChunkIndex**, der in die Seite der Seitentabelle indiziert, in der sich die PTEs befinden. Angenommen, jeder Eintrag in der Seitentabelle (PDE/PTE) ist 4 Byte groß.

Wieviele **PTEs** passen in diesem System auf eine einzige Seite?

- A: 16
- B: 32
- C: 64
- D: 128
- E: 256

→ E: 256

→ $1024 / 4 \text{ Byte} = 256$

Paging System (32Bit, PageSize: 1KiB)

- Für ein 2 stufiges Paging wird die VPN in zwei Komponenten aufgeteilt: die **VPNPageDir**, die in das Seitenverzeichnis indiziert, und der **VPNChunkIndex**, der in die Seite der Seitentabelle indiziert, in der sich die PTEs befinden. Angenommen, jeder Eintrag in der Seitentabelle (PDE/PTE) ist 4 Byte groß.

Wieviele Bits werden im **VPNChunkIndex** benötigt?

- A: 2
- B: 4
- C: 8
- D: 14
- E: 16

→ C: 8

Fragen

Paging System (32Bit, PageSize: 1KiB)

- Für ein 2 stufiges Paging wird die VPN in zwei Komponenten aufgeteilt: die **VPNPageDir**, die in das Seitenverzeichnis indiziert, und der **VPNChunkIndex**, der in die Seite der Seitentabelle indiziert, in der sich die PTEs befinden. Angenommen, jeder Eintrag in der Seitentabelle (PDE/PTE) ist 4 Byte groß.

Wieviele Bits werden in der **VPNPageDir** benötigt?

A: 2
B: 4
C: 8
D: 14
E: 16

Professor Dr. Michael Mächtel31

→ D: 14, weil $32 - 8 - 10 = 14$

→ Eigentlich 8 reichen, aber um den ganzen Adressraum zu adressieren wird 14 gebraucht.

Paging System (32Bit, PageSize: 1KiB)

- Für ein 2 stufiges Paging wird die VPN in zwei Komponenten aufgeteilt: die **VPNPageDir**, die in das Seitenverzeichnis indiziert, und der **VPNChunkIndex**, der in die Seite der Seitentabelle indiziert, in der sich die PTEs befinden. Angenommen, jeder Eintrag in der Seitentabelle (PDE/PTE) ist 4 Byte groß.

Wie viel Speicherplatz wird für das **Page Directory** benötigt (KiB)?

- A: 16
- B: 32
- C: 64
- D: 128
- E: 256

→ $2^{14} * 4 = 64\text{KiB}$

TLB Miss / Hit

- Betrachten Sie folgenden C Code Abschnitt:

```
int i;
int p[1024];

...
for (i = 0; i < 1024; i++)
    p[i] = 0;
```

Überlegen Sie sich das TLB Verhalten während der Loop Sequenz. Wie viele Misses (**minimal, maximal**) wird dieser Code durch die Loop auslösen, wenn er zum ersten Mal gestartet wird? Gehen Sie dazu von einer 1-KiB PageSize und einer 4Byte Integer aus.

- A: (1,0)
- B: (1,1)
- C: (1,2)
- D: (2,2)
- E: Keine der Angaben

→ E

→ minimal 4, weil die Integers sich über 4 pages verbreiten

→ maximal 5, weil die pages vielleicht im Speicher nicht im richtigen Raster befinden

