Учреждение образования

«Белорусский государственный университет информатики и радиоэлектроники»

Факультет компьютерных систем и сетей

#### УТВЕРЖДАЮ

# Заведующий кафедрой

# 

(подпись)

«   »   2020 г.

##### ЗАДАНИЕ

по курсовому проектированию

Студенту   Турко Вадиму Дмитриевичу

1. Тема проекта Разработка систолического процессора умножения матриц

2. Срок сдачи студентом законченного проекта   14 декабря 2020 г.

3. Исходные данные к проекту   Задание №

4. Содержание расчетно-пояснительной записки (перечень вопросов, которые подлежат разработке)

Введение. Постановка задачи.

1. Анализ задачи. Функциональная спецификация системы.

2. Краткие теоретические сведения о систолических системах. Разбор метода отображения алгоритма умножения матриц на матричный массив. Разработка схемы работы алгоритма.

3. Разработка VHDL-описания системы.

4. Моделирование работы системы. Выбор среды моделирования. Описание процесса моделирования

 Заключение

5. Перечень графического материала (с точным обозначением обязательных чертежей и графиков)

1. Схема электрическая структурная

2. Схема электрическая принципиальная

3. Схема алгоритма работы системы

6. Консультант по проекту (с обозначением разделов проекта) Рыбенков Е. В.

7. Дата выдачи задания 29.01.2020

8. Календарный график работы над проектом на весь период проектирования (с обозначением сроков выполнения и трудоемкости отдельных этапов)

Введение, раздел 1 10.02.2020 г. – 10%

Раздел 2 24.02.2020 г. – 10%

Раздел 3 16.03.2020 г. – 25%

Раздел 4 13.04.2020 г. – 40%

Оформление пояснительной записки и графического материала

  27.04.2020 г. – 15%

Защита курсового проекта 04.05 – 18.05.2020 г.

РУКОВОДИТЕЛЬ

(подпись)

Задание принял к выполнению

(дата и подпись студента)