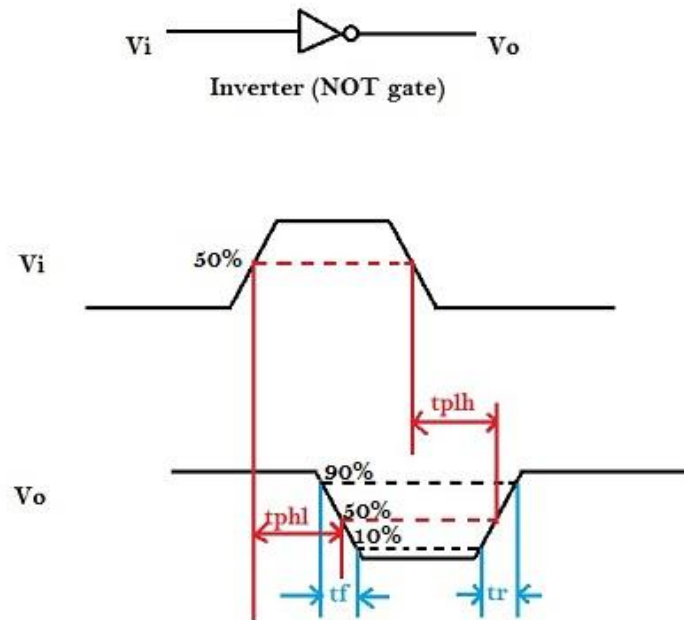


Временные параметры элементов

Комбинационные

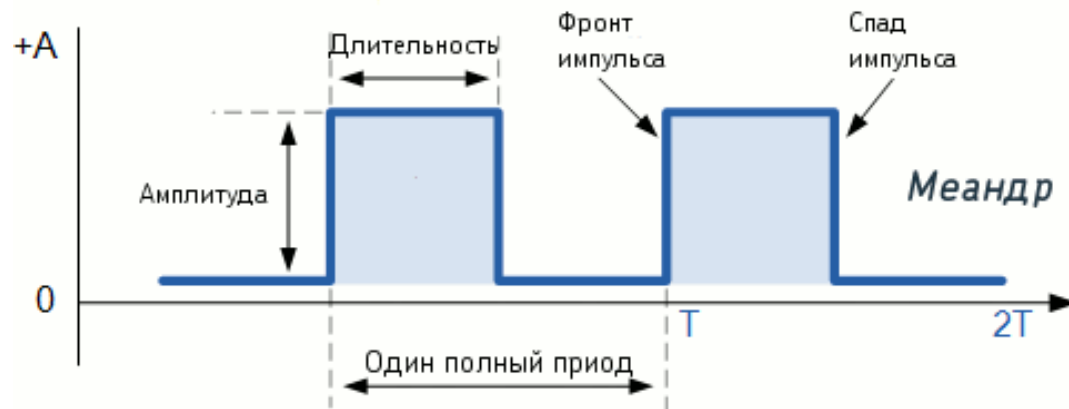
- Propagation delay
- Transition time
-



t_r = Rise transition time
 t_f = Fall transition time
 t_{phl} = Propagation delay high-low
 t_{plh} = Propagation delay low-high

Синхросигнал

- Тактовый сигнал, или синхросигнал, — сигнал, использующийся для согласования операций одной или более цифровых схем.

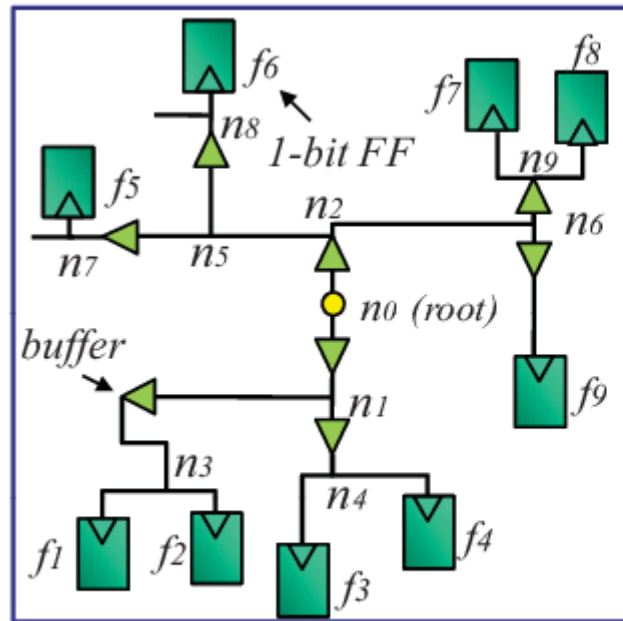


Параметры Flip-Flop

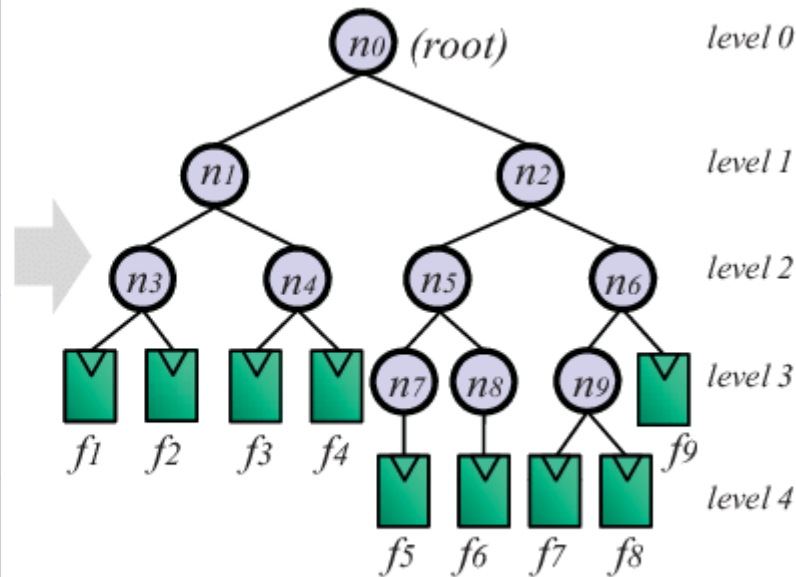
- Propagation time (от CLK до Q)
- T_{setup} (от D до CLK)
- T_{hold} (от CLK до D)
- ASYNC RESET:
 - Recovery (release RST to CLK)
 - Removal (CLK to release RST)

Skew

- Разница во времени распространения синхросигнала до элементов – строить clock tree

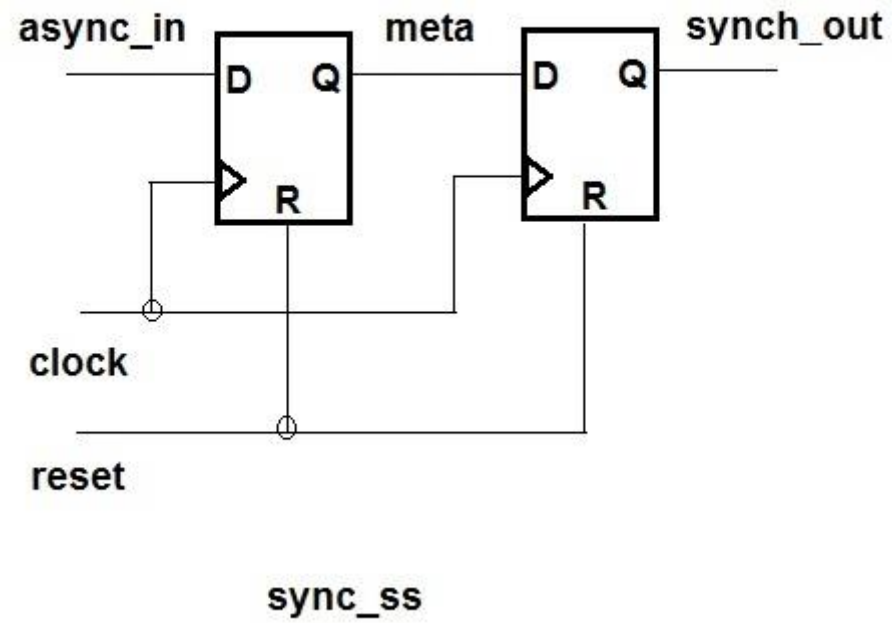


(a)

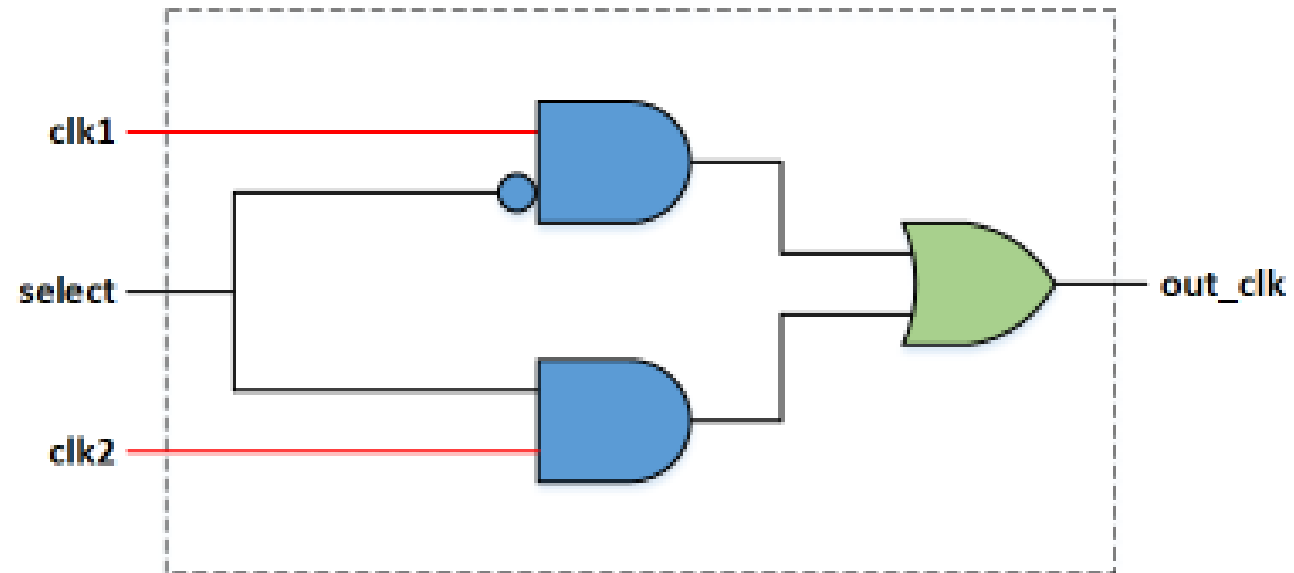


(b)

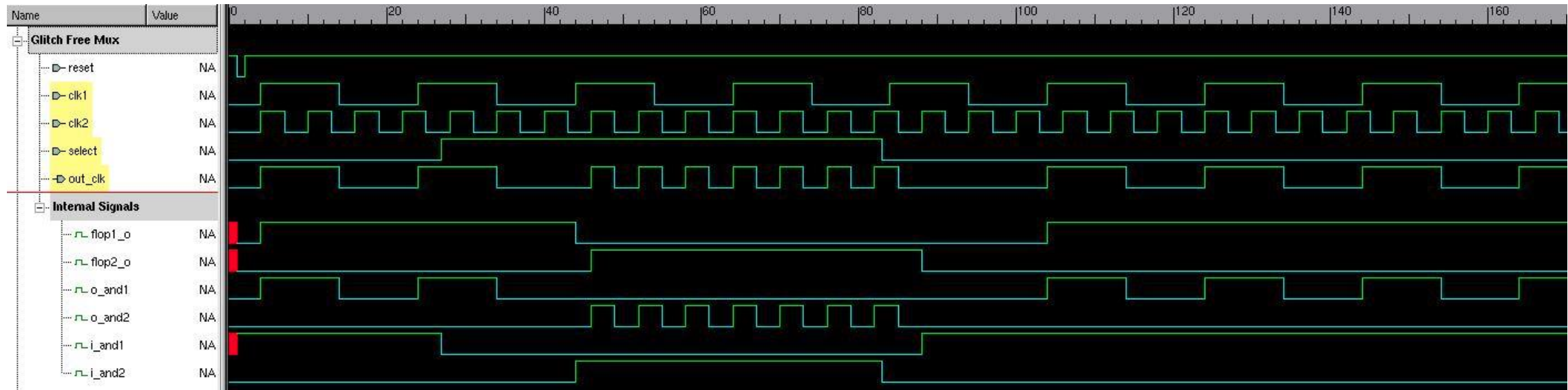
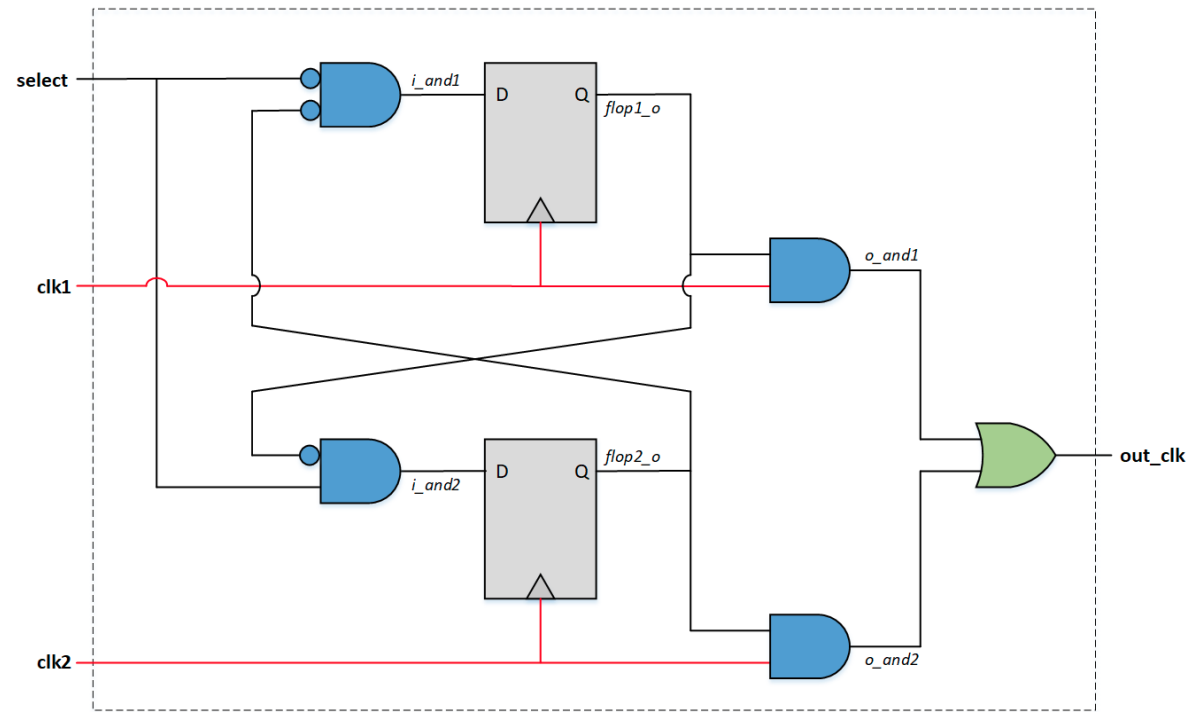
Synchronizer



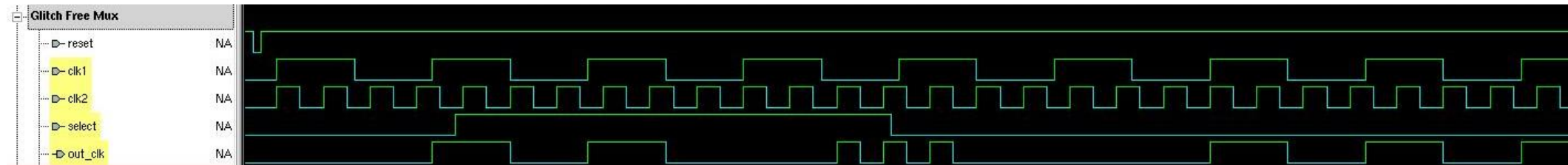
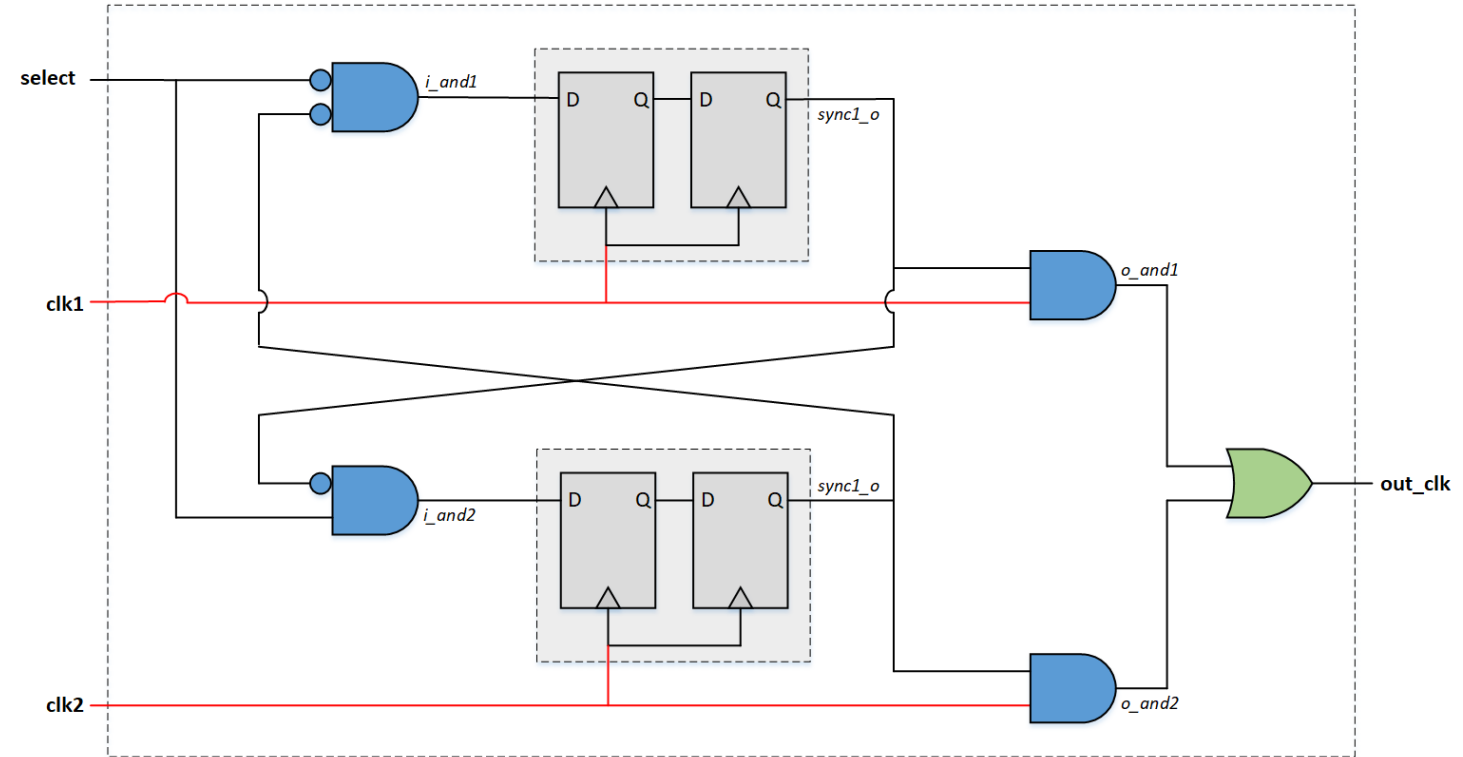
CLKMUX



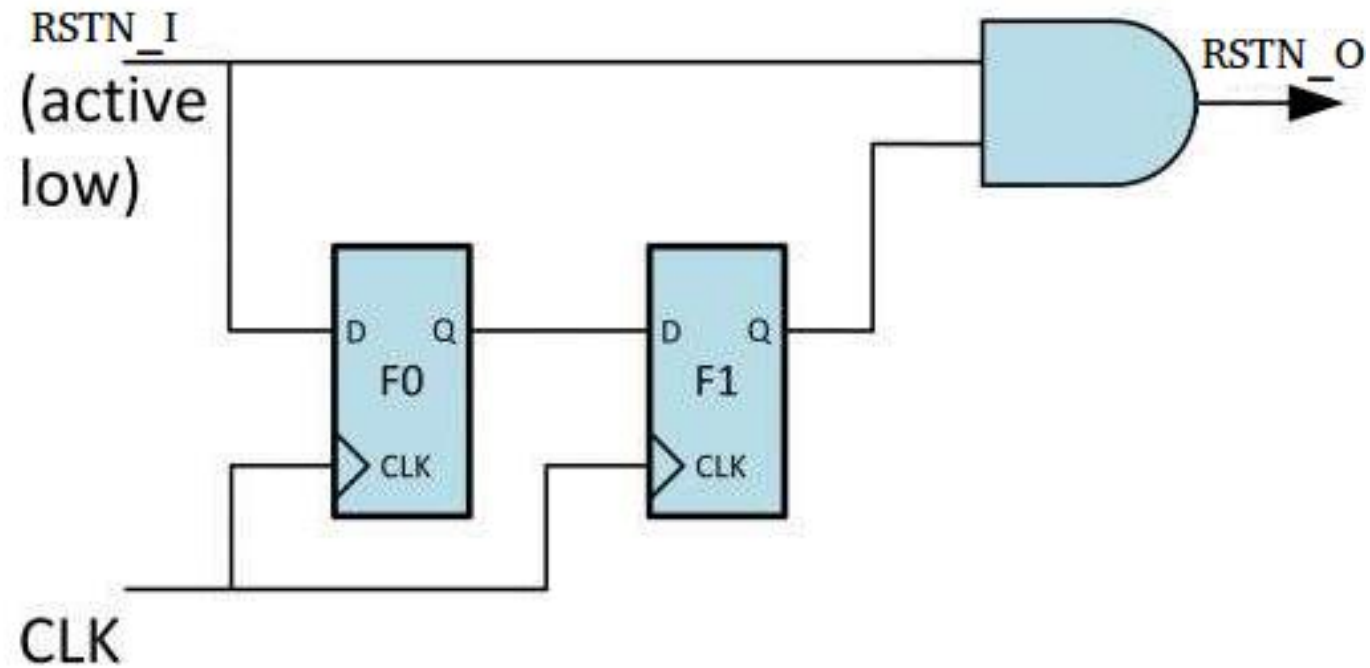
CLKMUX



CLKMUX



Async reset



Constraints

- Формат .sdc
- Описывает временные ограничения и требования к сигналам.
- Описывает ложные пути
- Описывает тестовые сигналы

Примеры

```
create_clock -name {clk} -period 4.000 -waveform { 0.000 2.000 }  
[get_ports {clk}]
```

```
create_clock -period 10 [get_ports clk]  
create_generated_clock -divide_by 2 -source [get_ports clk] -name  
clkdiv [get_registers clkdiv]
```

```
set_clock_uncertainty -setup -rise_from clk1 -fall_to clk2 200ps  
set_max_delay -from [get_clocks clkA] -to [get_clocks clkB] 0.000  
set_input_delay -clock clk 1.5 [get_ports myin*]
```