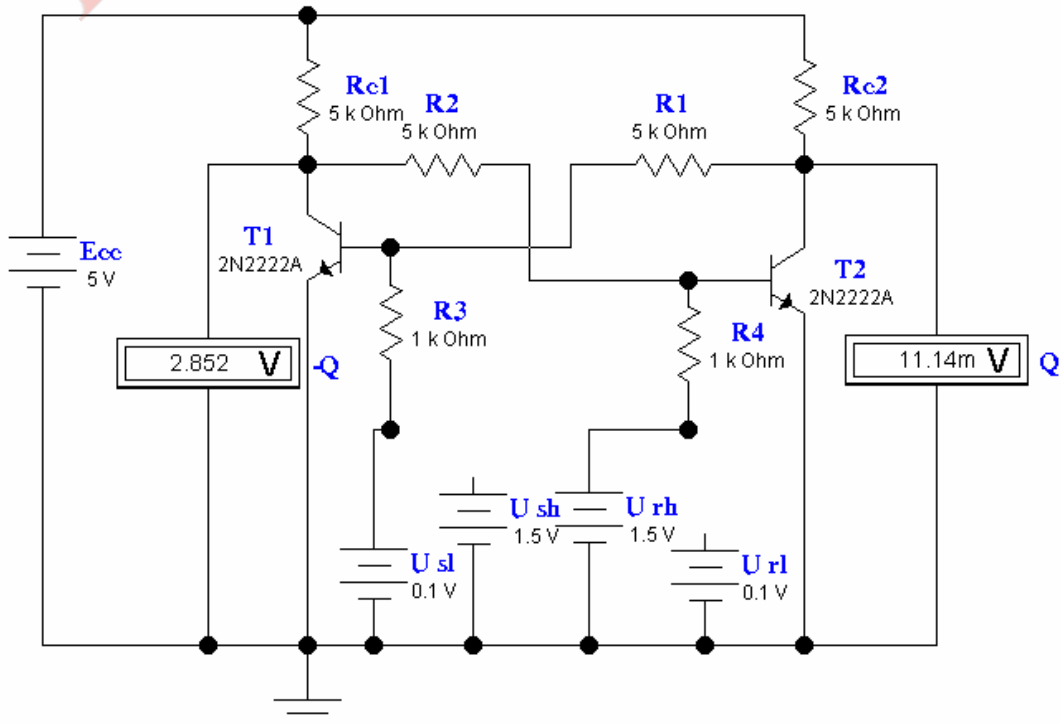


Hình 3.9: Bộ so sánh tổng (a) và đặc tuyến truyền đạt của nó (b)

3.2. MẠCH KHÔNG ĐỒNG BỘ HAI TRẠNG THÁI ỔN ĐỊNH

Các mạch có hai trạng thái ổn định ở đầu ra (còn gọi là mạch trigơ) được đặc trưng bởi hai trạng thái ổn định bền theo thời gian và việc chuyển nó từ trạng thái này sang trạng thái kia (xảy ra tức thời nhờ các vòng hồi tiếp dương nội bộ) chỉ xảy ra khi đặt tới lối vào thích hợp của nó các xung điện áp có biên độ và cực tính thích hợp. Đây là phần tử cơ bản cấu tạo nên một ô nhớ (ghi, đọc) thông tin dưới dạng số nhị phân.

3.2.1. Tri gơ đối xứng (RS-trigơ) dùng tranzito



Hình 3.11: Tri gơ đối xứng kiểu RS dùng tranzito

Hình 3.11 đưa ra dạng mạch nguyên lí của một tri gơ RS đối xứng. Thực chất đây là hai mạch đảo hình 3.3 dùng T_1 và T_2 ghép liên tiếp nhau qua các vòng hồi tiếp dương bằng các cặp điện trở R_1R_3 và R_2R_4 .

a - Nguyên lí hoạt động: Mạch 3.11 chỉ có hai trạng thái ổn định bền là: T_1 mở, T_2 khóa ứng với mức điện áp ra $Q = 1$, $\bar{Q} = 0$ hay T_1 khóa T_2 mở ứng với trạng thái ra $Q = 0$, $\bar{Q} = 1$.

Các trạng thái còn lại là không thể xảy ra (T_1 và T_2 cùng khóa) hay là không ổn định (T_1 và T_2 cùng mở). T_1 và T_2 không thể cùng khóa do nguồn $+E_{cc}$ khi đóng mạch sẽ đưa một điện áp dương nhất định tới các cực bazơ. T_1 và T_2 có thể cùng mở nhưng do tính chất đối xứng không lí tưởng của mạch, chỉ cần một sự chênh lệch vô cùng bé giữa dòng điện trên 2 nhánh ($I_{B1} \neq I_{B2}$ hay $I_{C1} \neq I_{C2}$) thông qua các mạch hồi tiếp dương, độ chênh lệch này sẽ bị khoét sâu nhanh chóng tới mức sơ đồ chuyển về một trong hai trạng thái ổn định bền đã nêu (chẳng hạn thoát đầu $I_{B1} > I_{B2}$ từ đó $I_{C1} > I_{C2}$, các giảm áp âm trên collector của T_1 và dương trên collector của T_2 thông qua phân áp R_2R_4 hay R_1R_3 đưa về làm $I_{B1} > I_{B2}$ dẫn tới T_1 mở T_2 khóa. Nếu ngược lại lúc đầu $I_{B1} < I_{B2}$ thì sẽ dẫn tới T_1 khóa T_2 mở).

Tuy nhiên, không nói chắc được mạch sẽ ở trạng thái nào trong hai trạng thái ổn định đã nêu. Để đầu ra đơn trị, trạng thái vào ứng với lúc $R=S=1$ (cùng có xung dương) là bị cấm. Nói khác đi điều kiện cấm là $R.S=0$. (3-6).

Từ việc phân tích trên rút ra bảng trạng thái của Trigo RS cho phép xác định trạng thái ở đầu ra của nó ứng với tất cả các khả năng có thể của các xung đầu vào ở bảng 3.1. Ở đây chỉ số n thể hiện trạng thái hiện tại, chỉ số $(n + 1)$ thể hiện trạng thái tương lai của đầu ra, dấu chéo thể hiện trạng thái cấm. Đầu vào R gọi là đầu vào xóa (Reset). Đầu vào S gọi là đầu vào thiết lập (Set).

Đầu vào		Đầu ra	
R_n	S_n	Q_{n+1}	\bar{Q}_{n+1}
0	0	Q_n	\bar{Q}_n
0	1	1	0
1	0	0	1
1	1	x	x

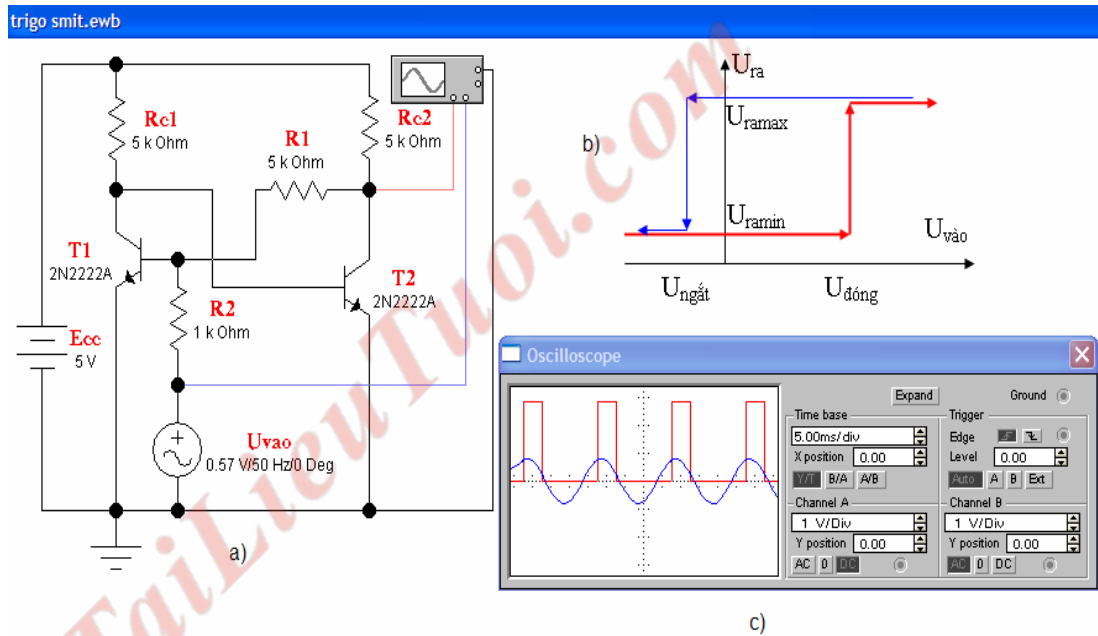
Bảng 3.1. Bảng trạng thái của trigo RS

3.2.2. Tri gơ Smit dùng Tranzito

Sơ đồ tri gơ RS ở trên lật trạng thái khi đặt vào cực bazơ của tranzito đang khóa một xung dương có biên độ thích hợp để mở nó (chỉ xét với quy ước logic dương). Có thể sử dụng chỉ một điện áp vào duy nhất cực tính và hình dạng tùy ý (chỉ yêu cầu

mức biên độ đủ lớn) làm lật mạch trigơ. Loại mạch này có tên là Trigơ Smit, được cấu tạo từ các tranzito hay IC tuyến tính (còn gọi là bộ so sánh có trễ).

a. Hình 3.12 đưa ra mạch nguyên lí trigơ Smit dùng tranzito và đặc tuyến truyền đạt của nó.



Hình 3.12: Trigơ Smit dòng tranzito (a); đặc tuyến truyền đạt (b) và kết quả mô phỏng biến tín hiệu hình sin thành xung vuông (c)

Qua đặc tuyến hình 3.12b thấy rõ:

Lúc tăng dần U_{vao} từ một trị số rất âm thì:

$$\text{khi } U_v < U_{dong} \quad ; \quad U_{ra} = U_{ramin}$$

$$\text{Khi } U_v \geq U_{dong} \quad ; \quad U_{ra} = U_{ramax} \quad (3-7)$$

Lúc giảm dần U_{vao} từ 1 trị số dương lớn thì:

$$\text{khi } U_v > U_{ngat} \quad ; \quad U_{ra} = U_{ramax}$$

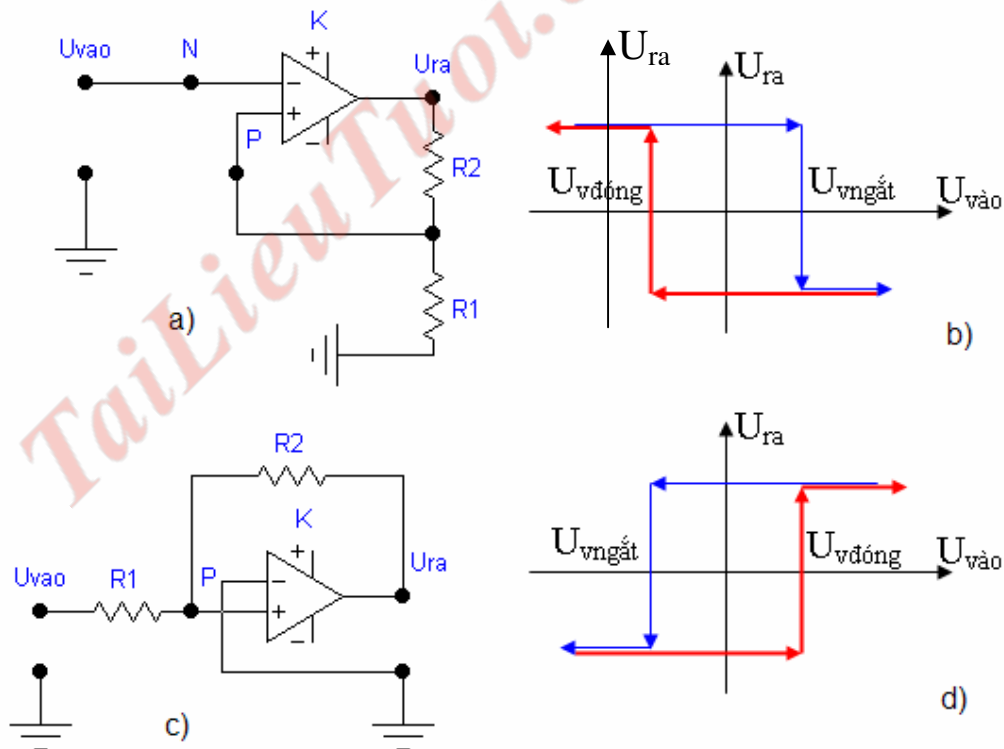
$$\text{khi } U_v \leq U_{ngat} \quad ; \quad U_{ra} = U_{ramin} \quad (3-8)$$

b. Có thể giải thích hoạt động của mạch như sau: Ban đầu T_1 khóa (do B_1 được đặt từ 1 điện áp âm lớn) T_2 mở (do R_C định dòng làm việc từ E_c) lúc đó $U_{ra} = U_{CE2}$ bão hòa = U_{ramix} . Khi tăng U_v tới lúc $U_v \geq U_{dong}$ T_1 mở, qua mạch hồi tiếp dương ghép trực tiếp từ collector T_1 về bazơ T_2 làm T_2 bị khóa do đột biến điện áp âm từ C_1 đưa tới, qua mạch R_1R_2 đột biến điện áp dương tại C_2 đưa tới bazơ T_1 ... quá trình dẫn tới T_1 mở bão hòa, T_2 khóa và $U_{ra} = U_{ramax}$, phân tích tương tự, mạch sẽ lật trạng thái về T_1 khóa T_2 mở lúc U_{vao} giảm qua giá trị U_{ngat} .

Các giá trị $U_{vđóng}$ và $U_{vngắt}$ do việc lựa chọn các giá trị R_C , R_1 , R_2 của sơ đồ 3.12a quyết định. Hiện tượng trên cho phép dùng trigơ Smit như một bộ tạo xung vuông, nhờ hồi tiếp dương mà quá trình lật trạng thái xảy ra tức thời ngay cả khi $U_{vào}$ biến đổi từ từ. Hình 3.12 c) mô tả một ví dụ biến đổi tín hiệu hình sin thành xung vuông nhờ trigơ Smit.

3.2.3. Trigơ Smit dùng IC tuyến tính

a - Với trigơ Smit đảo (h.3.15a) khi tăng dần $U_{vào}$ từ 1 giá trị âm lớn, ta thu được đặc tính truyền đạt dạng hình 3.15(b). Tức là:



Hình 3.15: Trigơ Smit kiểu đảo a) và kiểu không đảo (c) với các đặc tính truyền đạt tương ứng (b) và (d)

- Khi U_v có giá trị âm lớn $U_{ra} = +U_{ramax}$ trên lối vào không đảo (P) có

$$U_{Pmax} = \frac{U_{ramax}}{R_1 + R_2} R_1 = U_{vngắt} \quad (3-9)$$

Tăng dần $U_{vào}$ trạng thái này không đổi cho tới khi $U_{vào}$ chưa đạt tới $U_{vngắt}$. Khi $U_{vào} \geq U_{vngắt}$, qua mạch hồi tiếp dương có

$$U_{Pmin} = \frac{-U_{ramin}}{R_1 + R_2} R_1 = U_{vđóng} \quad (3-10)$$

và tiếp tục giữ nguyên khi U_v tăng.

- Khi giảm $U_{\text{vào}}$ từ 1 giá trị dương lớn, cho tới lúc $U_v = U_{\text{vdóng}}$ mạch mới lật làm U_{ra} chuyển từ $-U_{\text{ramin}}$ tới $+U_{\text{ramax}}$.

- Để đạt được hai trạng thái ổn định cần có điều kiện

$$\frac{R_1}{R_1 + R_2} \cdot K \geq 1 \quad (311)$$

với K là hệ số khuếch đại không tải của IC.

Khi đó độ trễ chuyển mạch được xác định bởi:

$$\Delta U_{\text{trê}} = \frac{R_1}{R_1 + R_2} (U_{\text{ramax}} - U_{\text{ramin}}) = \beta (U_{\text{ramax}} - U_{\text{ramin}}) \quad (3-12)$$

b - Với tri gơ Smit không đảo (h.3.15c) có đặc tính truyền đạt hình 3.15d dạng ngược với đặc tính hình 3.15b. Thực chất sơ đồ 3.15c có dạng là một bộ so sánh tổng 3.9a với 1 trong số hai đầu vào được nối tới đầu ra ($U_2 \equiv U_{\text{ra}}$). Từ phương trình cân bằng dòng điện cho nút P có:

$$\begin{aligned} \frac{U_{\text{vào}}}{R_1} &= \frac{U_{\text{ra}}}{R_2} \\ \text{Suy ra ngưỡng: } U_{\text{vngăn}} &= -\frac{R_1}{R_2} U_{\text{ramax}} \\ U_{\text{vdóng}} &= -\frac{R_1}{R_2} U_{\text{ramin}} \end{aligned} \quad (3-13)$$

hay độ trễ chuyển mạch xác định bởi :

$$\Delta U_{\text{trê}} = \frac{R_1}{R_1} (U_{\text{ramax}} - U_{\text{ramin}}) \quad (3-14)$$

Do cách đưa điện áp vào tới lối vào không đảo (P) nên khi U_v có giá trị âm lớn: $U_{\text{ra}} = -U_{\text{ramin}}$ và khi U_v có giá trị dương lớn: $U_{\text{ra}} = +U_{\text{ramax}}$. Các phân tích khác tương tự như với mạch 3.15a đã xét.

c - Tương tự như sơ đồ trigơ Smit dùng tranzito hình 3.12a, có thể dùng các mạch 3.15a và 3.15c để tạo các xung vuông góc từ dạng điện áp vào bất kì (tuần hoàn). Khi đó chu kỳ xung ra $T_{\text{ra}} = T_{\text{vào}}$. Điều này đặc biệt có ý nghĩa khi cần sửa và tạo lại dạng một tín hiệu tuần hoàn với thông số cơ bản là tần số giống nhau (hay chu kỳ đồng bộ nhau). Hình 3.16a và b đưa ra ví dụ giản đồ minh họa biến đổi điện áp hình sin lối vào thành xung vuông lối ra sử dụng trigơ Smit đảo (3.16a) và trigơ Smit không đảo (3.16b).

Các hệ thức từ (3-9) đến (3-14) cho phép xác định các mức ngưỡng lật của trigơ Smit và những thông số quyết định tới giá trị của chúng. Trigơ Smit là dạng mạch cơ

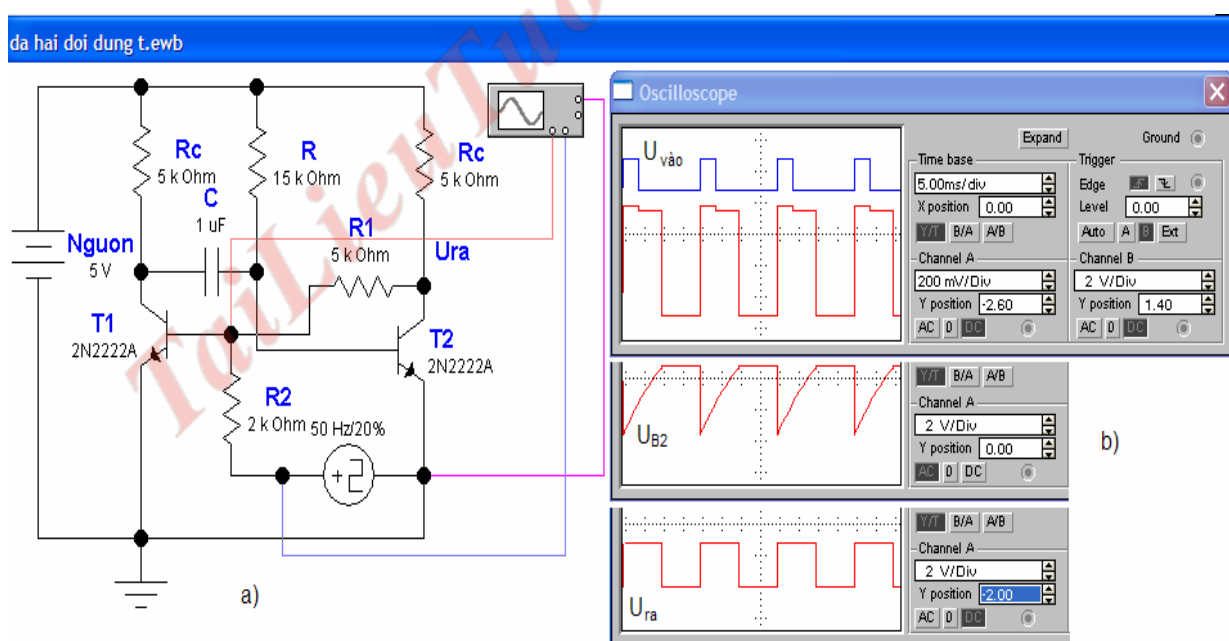
bản để từ đó xây dựng các mạch tạo dao động xung dùng IC tuyến tính sẽ được xét trong các phần tiếp của chương này.

3.3. MẠCH KHÔNG ĐỒNG BỘ MỘT TRẠNG THÁI ỔN ĐỊNH

Đây là loại mạch có một trạng thái ổn định bền. Trạng thái thứ hai của nó chỉ ổn định trong một khoảng thời gian nhất định nào đó (phụ thuộc vào tham số của mạch) sau đó mạch lại quay về trạng thái ổn định bền ban đầu. Vì thế, mạch còn có tên là trigơ một trạng thái ổn định hay đa hài đợi hay đơn giản hơn là mạch rơ le thời gian.

3.3.1. Đa hài đợi dùng tranzito

Hình 3.17a chỉ ra mạch điện nguyên lí và hình 3.17b là giản đồ điện áp - thời gian minh họa nguyên lí hoạt động của mạch đa hài đợi dùng tranzito.



Hình 3.17: Mạch điện nguyên lý đa hài đợi dùng tranzito (a), giản đồ thời gian qua bốn điểm đo $U_{vào}$; U_{B1} ; U_{B2} ; U_{ra} (b)

Thực chất mạch hình 3.17a là một trigơ RS, trong đó một trong các điện trở hồi tiếp dương được thay bằng một tụ điện. Trạng thái ban đầu T_2 mở - T_1 khóa nhờ R, T_2 mở bão hòa làm $U_{CE2} = U_{BE1} = 0$ nên T_1 khóa, đây là trạng thái ổn định bền (gọi là trạng thái đợi).

Lúc $t = t_0$ có xung điện áp dương ở lối vào mở T_1 , điện thế cực collector của T_1 giảm từ +E xuống gần bằng 0. Bước nhảy điện thế này thông qua bộ lọc tần số cao RC đặt toàn bộ đến cực bazo của T_2 làm điện thế ở đó đột biến từ mức thông (khoảng +0,6v) đến mức $-E + 0,6v \approx -E$, do đó T_2 bị khóa lại. Khi đó T_1 được duy trì ở trạng thái mở nhờ mạch hồi tiếp dương R_1R_2 ngay cả khi điện áp vào bằng 0. Tụ C (đầu qua R đến điện thế +E) bắt đầu nạp điện làm điện thế cực bazo T_2 biến đổi theo quy luật :

$$U_{B2} \approx E [1 - 2\exp(-t/RC)] \quad (3-15)$$

Với điều kiện ban đầu: $U_{B2}(T = t_0) = -E$

và điều kiện cuối: $U_{B2}(T \rightarrow \infty) = E$

T_2 bị khóa cho tới lúc $t = t_1$ (h.3.17b) khi U_{B2} đạt tới giá trị $+0,6$ khoảng thời gian này xác định từ điều kiện $U_{B2}(t_1) = 0$ và quyết định độ dài xung ra t_x :

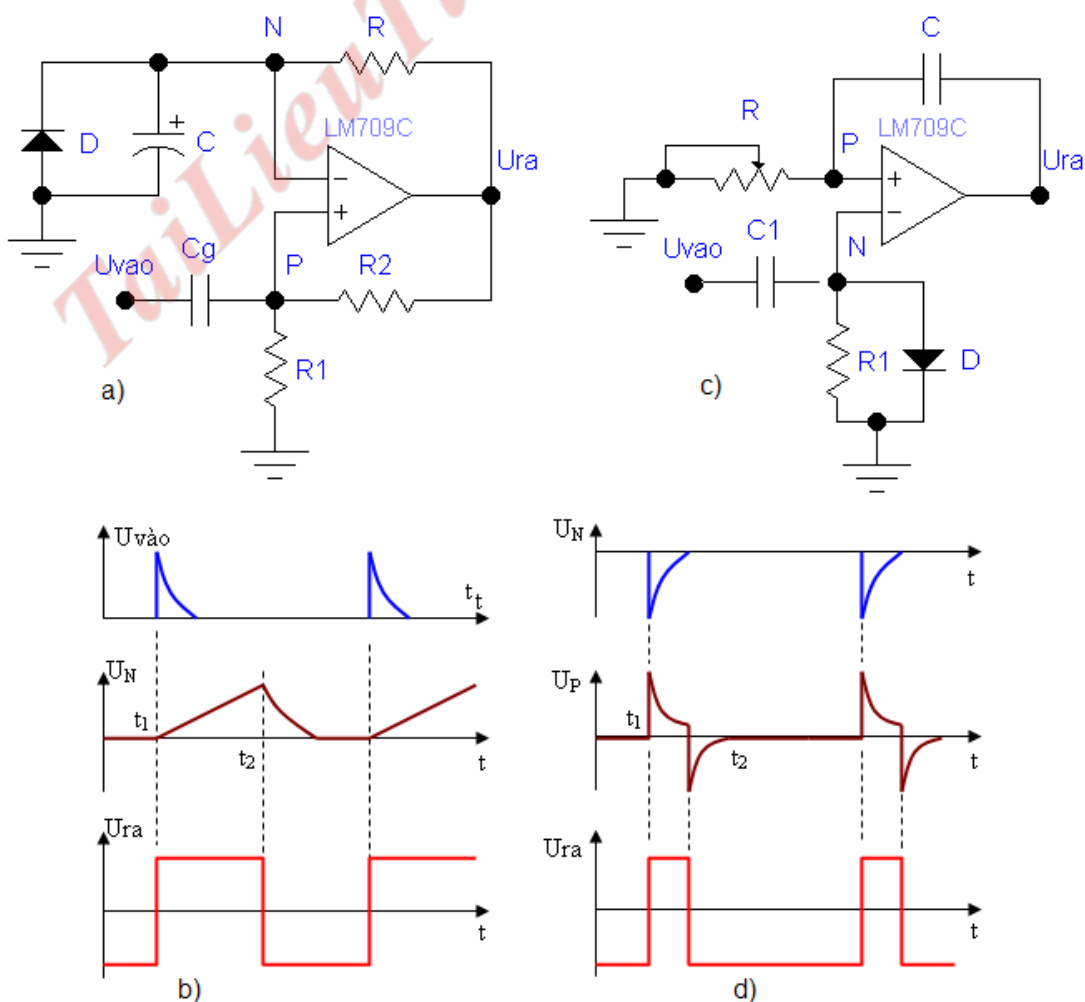
$$t_1 - t_0 = t_x = RC \ln 2 = 0,7RC \quad (3-16)$$

Sau lúc $t = t_1$, T_2 mở và quá trình hồi tiếp dương qua R_1 , R_2 đưa mạch về lại trạng thái ban đầu, đợt xung vào tiếp sau (lúc $t = t_2$). Lưu ý những điều trình bày trên đúng khi

$$T > t_x > \tau_x \quad (3-17)$$

(τ_x là độ rộng xung vào và T_v là chu kỳ xung vào) và khi điều kiện (3-17) được thỏa mãn thì ta luôn có chu kỳ xung ra $T_{ra} = T_v$.

3.3.2. Mạch đa hài đợi dùng IC thuật toán



Hình 3.18: Nguyên lý mạch đa hài đợi dùng IC. Khởi động bằng cực tính dương (a), cực tính âm (c), giản đồ điện áp tương ứng (b) và (d)