

Chương 3

CÁC PHẦN TỬ LOGIC CƠ BẢN

3.1. KHÁI NIỆM VỀ MẠCH SỐ

3.1.1. Mạch tương tự

Mạch tương tự (còn gọi là mạch Analog) là mạch dùng để xử lý các tín hiệu tương tự. Tín hiệu tương tự là tín hiệu có biên độ biến thiên liên tục theo thời gian.

Việc xử lý bao gồm các vấn đề: Chỉnh lưu, khuếch đại, điều chế, tách sóng...

Nhược điểm của mạch tương tự:

- Khả năng chống nhiễu thấp (nhiều dễ xâm nhập).
- Việc phân tích thiết kế mạch phức tạp.

Để khắc phục những nhược điểm này người ta sử dụng mạch số.

3.1.2. Mạch số

Mạch số (còn gọi là mạch Digital) là mạch dùng để xử lý tín hiệu số. Tín hiệu số là tín hiệu có biên độ biến thiên không liên tục theo thời gian hay còn gọi là tín hiệu gián đoạn, được biểu diễn dưới dạng sóng xung với 2 mức điện thế cao và thấp mà tương ứng với hai mức điện thế này là hai mức logic 1 và 0 của mạch số.

Việc xử lý trong mạch số bao gồm các vấn đề như:

- Lọc số.
- Điều chế số / Giải điều chế số.
- Mã hóa / Giải mã ...

Ưu điểm của mạch số so với mạch tương tự :

- Độ chống nhiễu cao (nhiều khó xâm nhập).
- Phân tích thiết kế mạch số tương đối đơn giản.

Vì vậy, hiện nay mạch số được sử dụng khá phổ biến trong tất cả các lĩnh vực như: Đo lường số, truyền hình số, điều khiển số. . .

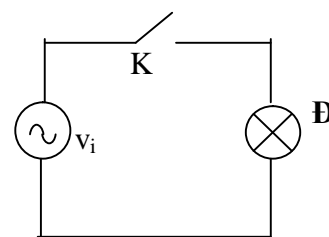
3.1.3. Họ logic dương/âm

Trạng thái logic của mạch số có thể biểu diễn bằng mạch điện đơn giản như trên hình 3.1:

Hoạt động của mạch điện này như sau:

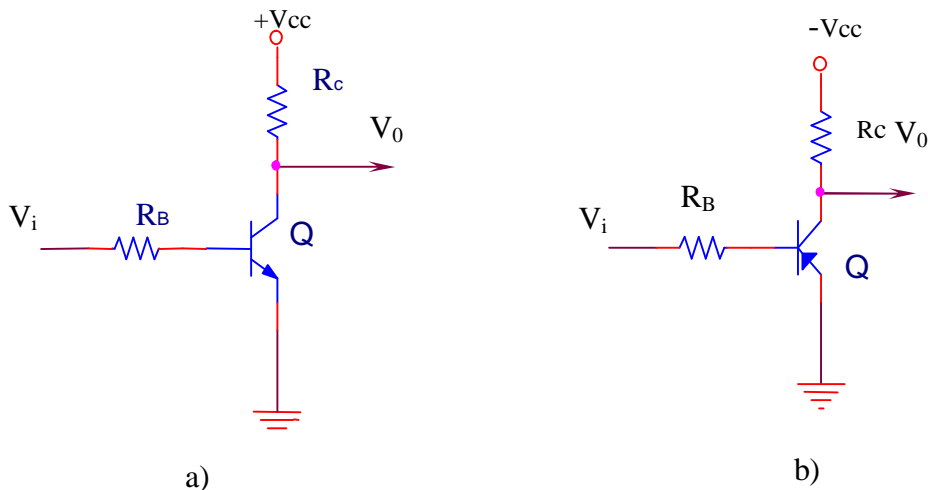
- K Mở : Đèn Tắt
- K Đóng : Đèn Sáng

Trạng thái **Đóng/Mở** của khóa K hoặc trạng thái **Sáng/Tắt** của đèn Đ cũng được đặc trưng cho hai trạng thái logic của mạch số.



Hình 3.1

Cũng có thể thay khóa K bằng khóa điện tử dùng BJT như sau (hình 3.2):



Hình 3.2. Biểu diễn trạng thái logic của mạch số bằng khóa điện tử dùng BJT

Giải thích các sơ đồ mạch:

Hình 3.2a:

- Khi $V_i = 0$: BJT tắt $\rightarrow V_0 = +V_{cc}$
- Khi $V_i > a$: BJT dẫn bão hòa $\rightarrow V_0 = V_{ces} = 0,2 \text{ (V)} \approx 0 \text{ (V)}$.

Hình 3.2b:

- Khi $V_i = 0$: BJT tắt $\rightarrow V_0 = -V_{cc}$
- Khi $V_i < -a$: BJT dẫn bão hòa $\rightarrow V_0 = V_{ces} = -V_{ecs} = -0,2 \text{ (V)} \approx 0 \text{ (V)}$.

Vậy, trong cả 2 sơ đồ mức điện thế vào/ra của khoá điện tử dùng BJT cũng tương ứng với 2 trạng thái logic của mạch số.

Người ta phân biệt ra hai họ logic tùy thuộc vào mức điện áp:

- Nếu chọn : $V_{\text{logic } 1} > V_{\text{logic } 0} \rightarrow$ họ logic dương
- Nếu chọn : $V_{\text{logic } 1} < V_{\text{logic } 0} \rightarrow$ họ logic âm

Logic dương và logic âm là những họ logic tổ, ngoài ra còn có họ logic mờ (Fuzzy Logic) hiện đang được ứng dụng khá phổ biến trong các thiết bị điện tử và các hệ thống điều khiển tự động.

3.2. CỒNG LOGIC (LOGIC GATE)

3.2.1. Khái niệm

Cổng logic là một trong các thành phần cơ bản để xây dựng mạch số. Cổng logic được chế tạo trên cơ sở các linh kiện bán dẫn như Diode, BJT, FET để hoạt động theo bảng trạng thái cho trước.

3.2.2 Phân loại

Có ba cách phân loại cổng logic:

- Phân loại cổng theo chức năng.
- Phân loại cổng theo phương pháp chế tạo.
- Phân loại cổng theo ngõ ra.

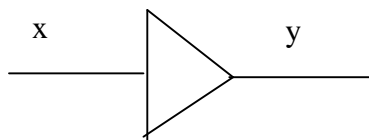
1. Phân loại cổng logic theo chức năng

a. Cổng ĐỆM (BUFFER)

Cổng đệm (BUFFER) hay còn gọi là cổng không đảo là cổng có một ngõ vào và một ngõ ra với ký hiệu và bảng trạng thái hoạt động như hình vẽ.

Phương trình logic mô tả hoạt động của cổng đệm: $y = x$

Bảng trạng thái



x	y
0	0
1	1

Hình 3.3. Ký hiệu và bảng trạng thái của cổng đệm

Trong đó:

- x là ngõ vào có trở kháng vào Z_v vô cùng lớn \rightarrow do đó dòng vào của cổng đệm rất nhỏ.
- y là ngõ ra có trở kháng ra Z_{ra} nhỏ \rightarrow cổng đệm có khả năng cung cấp dòng ngõ ra lớn.

Chính vì vậy người ta sử dụng cổng đệm theo 2 ý nghĩa sau:

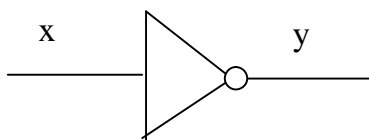
- Dùng để phối hợp trở kháng.
- Dùng để cách ly và nâng dòng cho tải.

Về phương diện mạch điện có thể xem cổng đệm (cổng không đảo) giống như mạch khuếch đại C chung (đồng pha).

b. Cổng ĐẢO (NOT)

Cổng ĐẢO (còn gọi là cổng NOT) là cổng logic có 1 ngõ vào và 1 ngõ ra, với ký hiệu và bảng trạng thái hoạt động như hình vẽ:

Bảng trạng thái:



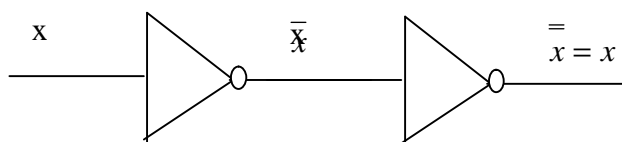
x	y
0	1
1	0

Hình 3.4. Ký hiệu và bảng trạng thái hoạt động của cổng đảo

Phương trình logic mô tả hoạt động của cổng ĐẢO: $y = \bar{x}$

Cổng đảo giữ chức năng như một cổng đệm, nhưng người ta gọi là đệm đảo vì tín hiệu ngõ ra ngược mức logic (ngược pha) với tín hiệu ngõ vào.

Trong thực tế ta có thể ghép hai cổng ĐẢO nối tiếp với nhau để thực hiện chức năng của cổng ĐỆM (cổng không đảo) (hình 3.5):



Hình 3.5. Sử dụng 2 cổng ĐẢO tạo ra cổng ĐỆM

Về phương diện mạch điện, cổng ĐẢO giống như tầng khuếch đại E chung.

c. Cổng VÀ (AND)

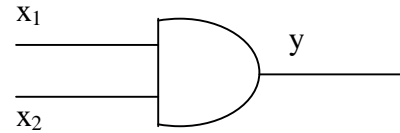
Cổng AND là cổng logic thực hiện chức năng của phép toán nhân logic các tín hiệu vào. Cổng AND 2 ngõ vào có 2 ngõ vào 1 ngõ ra ký hiệu như hình vẽ:

Phương trình logic mô tả hoạt động của cổng AND:

$$y = x_1 \cdot x_2$$

Bảng trạng thái hoạt động của cổng AND 2 ngõ vào:

x_1	x_2	y
0	0	0
0	1	0
1	0	0
1	1	1

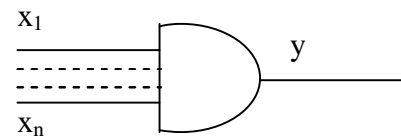


Hình 3.6. Cổng AND

Từ bảng trạng thái này có nhận xét: Ngõ ra y chỉ bằng 1 (mức logic 1) khi cả 2 ngõ vào đều bằng 1, ngõ ra y bằng 0 (mức logic 0) khi có một ngõ vào bất kỳ (x_1 hoặc x_2) bằng 0.

Xét trường hợp tổng quát cho cổng AND có n ngõ vào $x_1, x_2 \dots x_n$:

$$y_{\text{AND}} = \begin{cases} 0 & \exists x_i = 0 \\ 1 & \forall x_i = 1 \quad (i = 1, \bar{n}) \end{cases}$$



Vậy, đặc điểm của cổng AND là: ngõ ra y chỉ bằng 1 khi tất cả các ngõ vào đều bằng 1, ngõ ra y bằng 0 khi có ít nhất một ngõ vào bằng 0.

Hình 3.7. Cổng AND với n ngõ vào

Sử dụng cổng AND để đóng mở tín hiệu:

Cho cổng AND có hai ngõ vào x_1 và x_2 . Ta chọn:

- x_1 đóng vai trò ngõ vào điều khiển (control).
- x_2 đóng vai trò ngõ vào dữ liệu (data).

Xét các trường hợp cụ thể sau đây:

- Khi $x_1 = 0$: $y = 0$ bất chấp trạng thái của x_2 , ta nói **cổng AND khóa** lại không cho dữ liệu đưa vào ngõ vào x_2 qua cổng AND đến ngõ ra.

$$\text{Khi } x_1 = 1 \quad \begin{cases} x_2 = 0 \Rightarrow y = 0 \\ x_2 = 1 \Rightarrow y = 1 \end{cases} \Rightarrow y = x_2$$

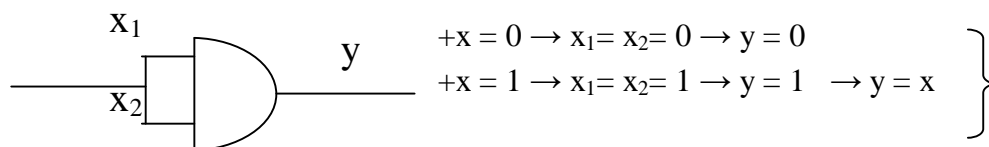
Ta nói **cổng AND mở** cho dữ liệu đưa vào ngõ vào x_2 qua cổng AND đến ngõ ra.

Vậy, có thể sử dụng một ngõ vào bất kỳ của cổng AND đóng vai trò tín hiệu điều khiển cho phép hoặc không cho phép luồng dữ liệu đi qua cổng AND.

Sử dụng cổng AND để tạo ra cổng logic khác:

Nếu sử dụng 2 tổ hợp đầu và cuối trong bảng giá trị của cổng AND và nối cổng AND theo sơ đồ như hình 3.8 thì có thể sử dụng cổng AND để tạo ra cổng đệm.

Trong thực tế, có thể tận dụng hết các cổng chưa dùng trong IC để thực hiện chức năng của các cổng logic khác.

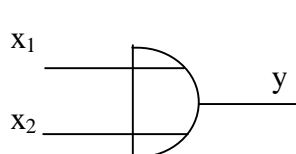


Hình 3.8. Sử dụng cổng AND tạo ra cổng đệm.

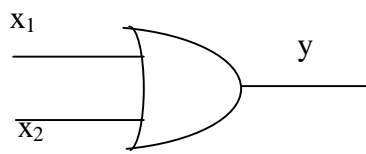
d. Cổng HOẶC (OR)

Cổng OR là cổng thực hiện chức năng của phép toán cộng logic các tín hiệu vào. Trên hình vẽ là ký hiệu của cổng OR 2 ngõ vào:

Phương trình logic cổng OR 2 ngõ vào: $y = x_1 + x_2$



Ký hiệu Châu Âu



Ký hiệu theo Mỹ, Nhật, Úc

Hình 3.9a Cổng OR 2 ngõ vào

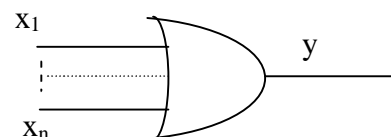
Bảng trạng thái mô tả hoạt động:

x_1	x_2	$y = x_1 + x_2$
0	0	0
0	1	1
1	0	1
1	1	1

Xét trường hợp tổng quát đối với cổng OR có n ngõ vào.

Phương trình logic:

$$y_{OR} = \begin{cases} 1 & \exists x_i = 1 \\ 0 & \forall x_i = 0 \quad (i = 1, \bar{n}) \end{cases}$$



Hình 3.9b Cổng OR n ngõ vào

Đặc điểm của cổng OR là: Tín hiệu ngõ ra chỉ bằng 0 khi và chỉ khi tất cả các ngõ vào đều bằng 0, ngược lại tín hiệu ngõ ra bằng 1 khi chỉ cần có ít nhất một ngõ vào bằng 1.

Sử dụng cổng OR để đóng mở tín hiệu:

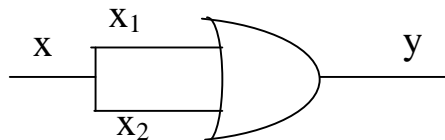
Xét cổng OR có 2 ngõ vào x_1, x_2 . Nếu chọn x_1 là ngõ vào điều khiển (control), x_2 ngõ vào dữ liệu (data), ta có các trường hợp cụ thể sau đây:

- $x_1 = 1$: $y = 1$, y luôn bằng 1 bất chấp $x_2 \rightarrow$ Ta nói **cổng OR khóa** không cho dữ liệu đi qua.

- $x_1 = 0$: $\begin{cases} x_2 = 0 \Rightarrow y = 0 \\ x_2 = 1 \Rightarrow y = 1 \end{cases} \Rightarrow y = x_2 \rightarrow$ Ta nói **cổng OR mở** cho dữ liệu từ ngõ vào x_2 qua cổng đến ngõ ra y .

Sử dụng cổng OR để thực hiện chức năng cổng logic khác: Sử dụng hai tổ hợp giá trị đầu và cuối của bảng trạng thái của cổng OR và nối mạch cổng OR như sơ đồ hình 3.10:

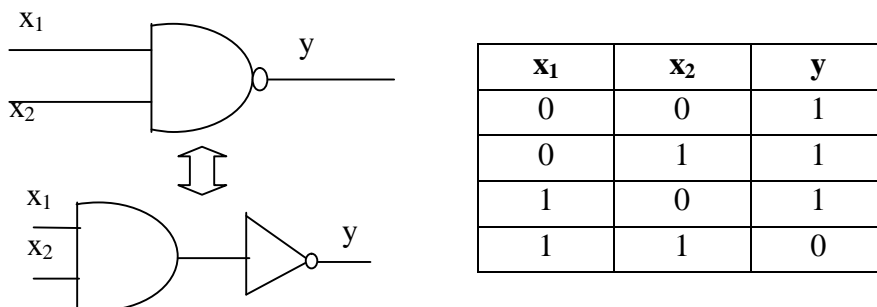
- $x = 0, x_1 = x_2 = 0 \Rightarrow y = 0$
 - $x = 1, x_1 = x_2 = 1 \Rightarrow y = 1$
- $\Rightarrow y = x$: cổng OR đóng vai trò như cổng đệm.



Hình 3.10. Sử dụng cổng OR làm cổng đệm

e. Cổng NAND

Đây là cổng thực hiện phép toán nhân đảo, về sơ đồ logic cổng NAND gồm 1 cổng AND mắc nối tiếp với 1 cổng NOT, ký hiệu và bảng trạng thái cổng NAND được cho như hình 3.11:



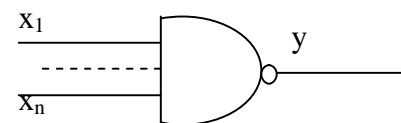
Hình 3.11. Cổng NAND: Ký hiệu, sơ đồ logic tương đương và bảng trạng thái

Phương trình logic mô tả hoạt động của cổng NAND 2 ngõ vào:

$$y = \overline{x_1 \cdot x_2}$$

Xét trường hợp tổng quát: Cổng NAND có n ngõ vào.

$$y_{\text{NAND}} = \begin{cases} 1 & \exists x_i = 0 \\ 0 & \forall x_i = 1 \quad (i = 1, \bar{n}) \end{cases}$$



Hình 3.12. Cổng NAND n ngõ vào

Vậy, đặc điểm của cổng NAND là: tín hiệu ngõ ra chỉ bằng 0 khi tất cả các ngõ vào đều bằng 1, và tín hiệu ngõ ra sẽ bằng 1 khi chỉ cần ít nhất một ngõ vào bằng 0.

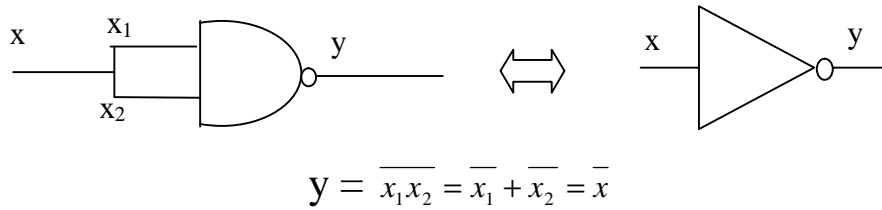
Sử dụng cổng NAND để đóng mở tín hiệu:

Xét cổng NAND có hai ngõ vào. Chọn x_1 là ngõ vào điều khiển (control), x_2 là ngõ vào dữ liệu (data), lần lượt xét các trường hợp sau:

- $x_1 = 0$: $y = 1$ (y luôn bằng 1 bất chấp giá trị của x_2) ta nói **cổng NAND khóa**.
- $x_1 = 1$: $\begin{cases} x_2 = 0 \Rightarrow y = 1 \\ x_2 = 1 \Rightarrow y = 0 \end{cases} \Rightarrow y = \overline{x_2} \rightarrow$ **Cổng NAND mở** cho dữ liệu vào ngõ vào x_2 đến ngõ ra đồng thời đảo mức tín hiệu ngõ vào x_2 , lúc này cổng NAND đóng vai trò là cổng ĐẢO.

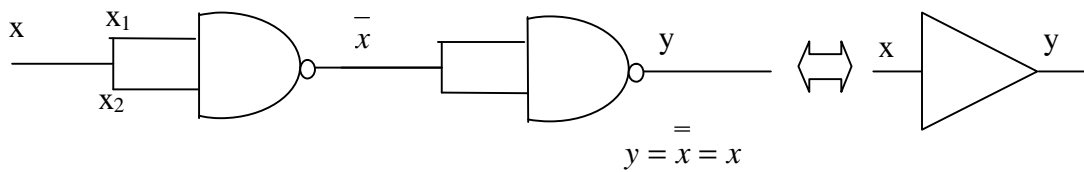
Sử dụng cổng NAND để tạo các cổng logic khác:

- dùng cổng NAND tạo cổng NOT:



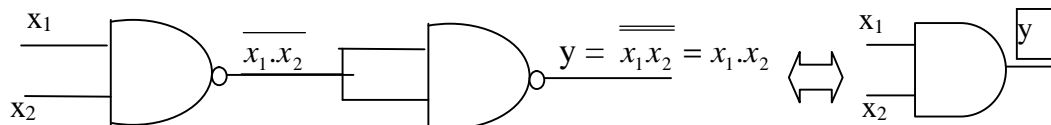
Hình 3.13a. Dùng cổng NAND tạo cổng NOT

- dùng cổng NAND tạo cổng BUFFER (cổng đệm):



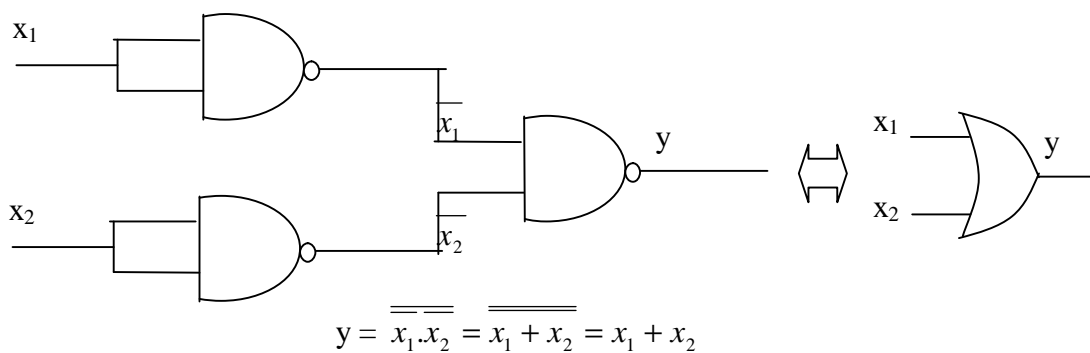
Hình 3.13b. Dùng cổng NAND tạo cổng ĐỆM (BUFFER)

- dùng cổng NAND tạo cổng AND:



Hình 3.13c. Sử dụng cổng NAND tạo cổng AND

- dùng cổng NAND tạo cổng OR:



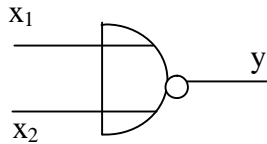
Hình 3.13d. Dùng cổng NAND tạo cổng OR

f. Cổng NOR

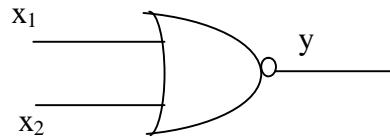
Cổng NOR, còn gọi là cổng Hoặc-Không, là cổng thực hiện chức năng của phép toán cộng đảo logic, là cổng có hai ngõ vào và một ngõ ra có ký hiệu như hình vẽ:

Phương trình logic mô tả hoạt động của cổng :

$$y = \overline{x_1 + x_2}$$



Ký hiệu theo Châu Âu



Ký hiệu theo Mỹ, Nhật

Hình 3.14. Ký hiệu cổng NOR

Bảng trạng thái mô tả hoạt động của cổng NOR :

x_1	x_2	y
0	0	1
0	1	0
1	0	0
1	1	0

Xét trường hợp tổng quát cho cổng NOR có n ngõ vào.

$$y_{\text{NOR}} = \begin{cases} 0 & \exists x_i = 1 \\ 1 & \forall x_i = 0 \quad (i = 1, \bar{n}) \end{cases}$$

Vậy đặc điểm của cổng NOR là: Tín hiệu ngõ ra chỉ bằng 1 khi tất cả các ngõ vào đều bằng 0, tín hiệu ngõ ra sẽ bằng 0 khi có ít nhất một ngõ vào bằng 1.

Sử dụng cổng NOR để đóng mở tín hiệu:

Xét cổng NOR có 2 ngõ vào, chọn x_1 là ngõ vào điều khiển, x_2 là ngõ vào dữ liệu. Ta có:

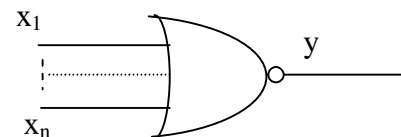
- $x_1 = 1$: $y = 0$ (y luôn bằng 0 bất chấp x_2), ta nói **cổng NOR khóa** không cho dữ liệu đi qua.

- $x_1 = 0$: $\begin{cases} x_2 = 0 \Rightarrow y = 1 \\ x_2 = 1 \Rightarrow y = 0 \end{cases} \Rightarrow y = \overline{x_2} \rightarrow$ ta nói **cổng NOR mở** cho dữ liệu từ ngõ vào x_2 qua

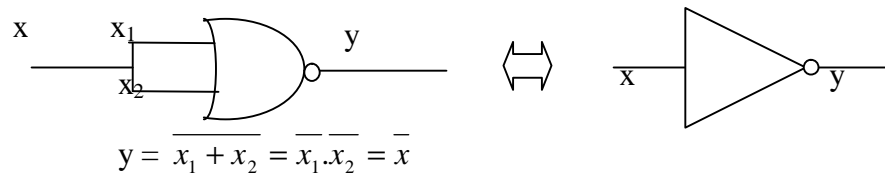
cổng NOR đến ngõ ra đồng thời đảo mức tín hiệu ngõ vào x_2 , lúc này cổng NOR đóng vai trò là cổng ĐẢO.

Sử dụng cổng NOR để thực hiện chức năng cổng logic khác:

- Dùng cổng NOR làm cổng NOT:

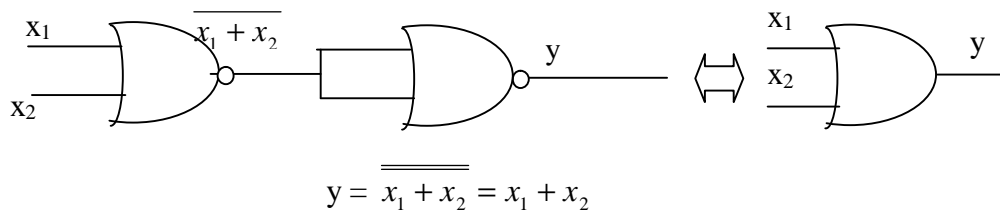


Hình 3.15. Cổng NOR n ngõ vào



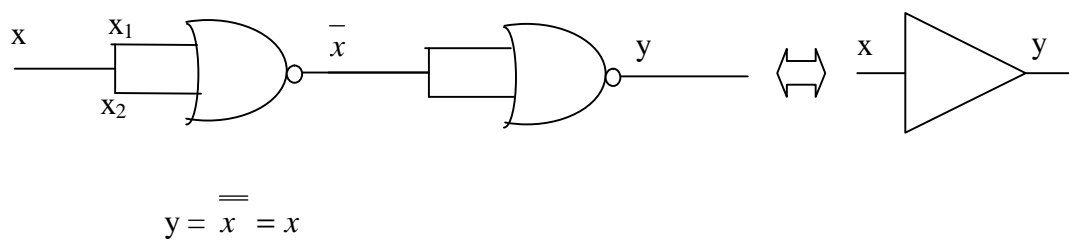
Hình 3.16a. Sử dụng cổng NOR tạo cổng NOT

- Dùng cổng NOR làm cổng OR :



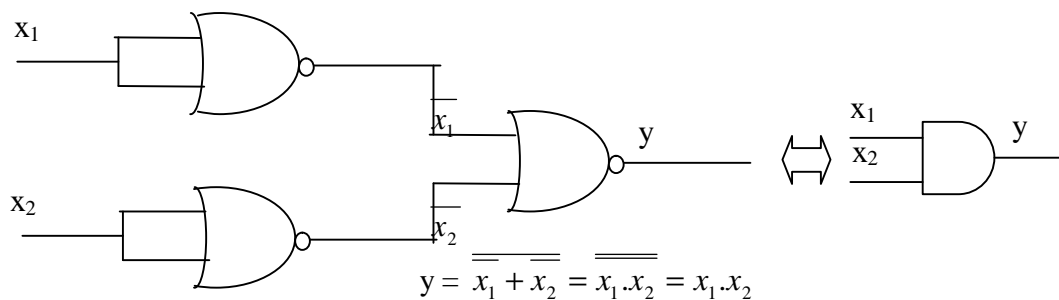
Hình 3.16b. Sử dụng cổng NOR tạo cổng OR

- Dùng cổng NOR làm cổng BUFFER :



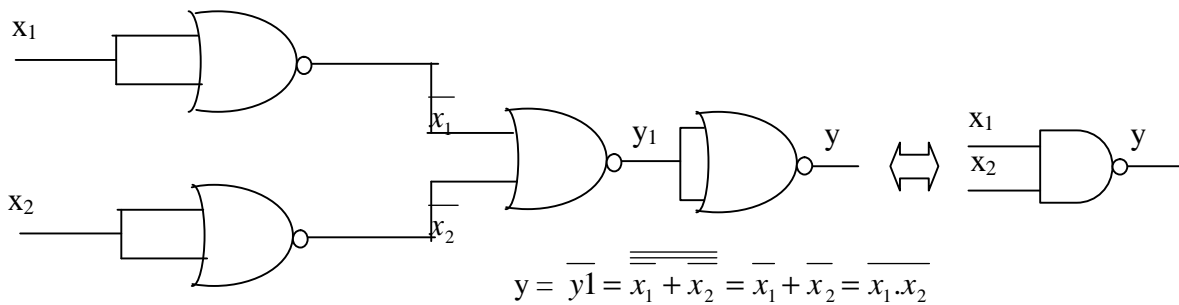
Hình 3.16c. Sử dụng cổng NOR tạo cổng BUFFER

- Dùng cổng NOR làm cổng AND :



Hình 3.16d. Sử dụng cổng NOR làm cổng AND

- Dùng cổng NOR làm cổng NAND:



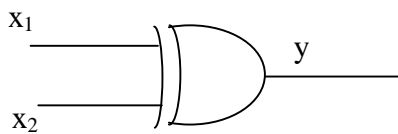
Hình 3.16e. Sử dụng cổng NOR làm cổng NAND

g. Cổng XOR (EX - OR)

Đây là cổng logic thực hiện chức năng của mạch cộng modulo 2 (cộng không nhớ), là cổng có hai ngõ vào và một ngõ ra có ký hiệu và bảng trạng thái như hình vẽ.

Phương trình logic mô tả hoạt động của cổng XOR :

$$y_{XOR} = x_1 \overline{x_2} + \overline{x_1} \cdot x_2 = x_1 \oplus x_2$$



x ₁	x ₂	y
0	0	0
0	1	1
1	0	1
1	1	0

Hình 3.17. Cổng XOR

Cổng XOR được dùng để so sánh hai tín hiệu vào:

- Nếu hai tín hiệu vào là bằng nhau thì tín hiệu ngõ ra bằng 0
- Nếu hai tín hiệu vào là khác nhau thì tín hiệu ngõ ra bằng 1.

Các tính chất của phép toán XOR:

1. $x_1 \oplus x_2 = x_2 \oplus x_1$
2. $x_1 \oplus x_2 \oplus x_3 = (x_1 \oplus x_2) \oplus x_3 = x_1 \oplus (x_2 \oplus x_3)$
3. $x_1 \cdot (x_2 \oplus x_3) = (x_1 \cdot x_2) \oplus (x_1 \cdot x_3)$

Chứng minh:

$$\begin{aligned} \text{Vế trái} &= x_1 \cdot (x_2 \oplus x_3) = x_1(x_2 \cdot \overline{x_3} + \overline{x_2} \cdot x_3) = x_1x_2\overline{x_3} + x_1\overline{x_2}x_3 + x_1\overline{x_1}x_3 + x_1x_1\overline{x_3} \\ &= x_1x_2\overline{x_3} + x_1\overline{x_2}x_3 + x_1\overline{x_1}x_3 + x_1x_1\overline{x_3} = x_1x_2(\overline{x_3} + x_3) + x_1x_3(\overline{x_2} + x_2) \\ &= x_1x_2 + x_1x_3 = (x_1x_2) \oplus (x_1x_3) = \text{Vế phải (đpcm)}. \end{aligned}$$

$$4. x_1 \oplus (x_2 \cdot x_3) = (x_1 \oplus x_3) \cdot (x_1 \oplus x_2)$$

$$5. x \oplus 0 = x$$

$$x \oplus 1 = \overline{x}$$

$$x \oplus x = 0$$

$$x \oplus \overline{x} = 1$$

Mở rộng tính chất 5: Nếu $x_1 \oplus x_2 = x_3$ thì $x_1 \oplus x_3 = x_2$