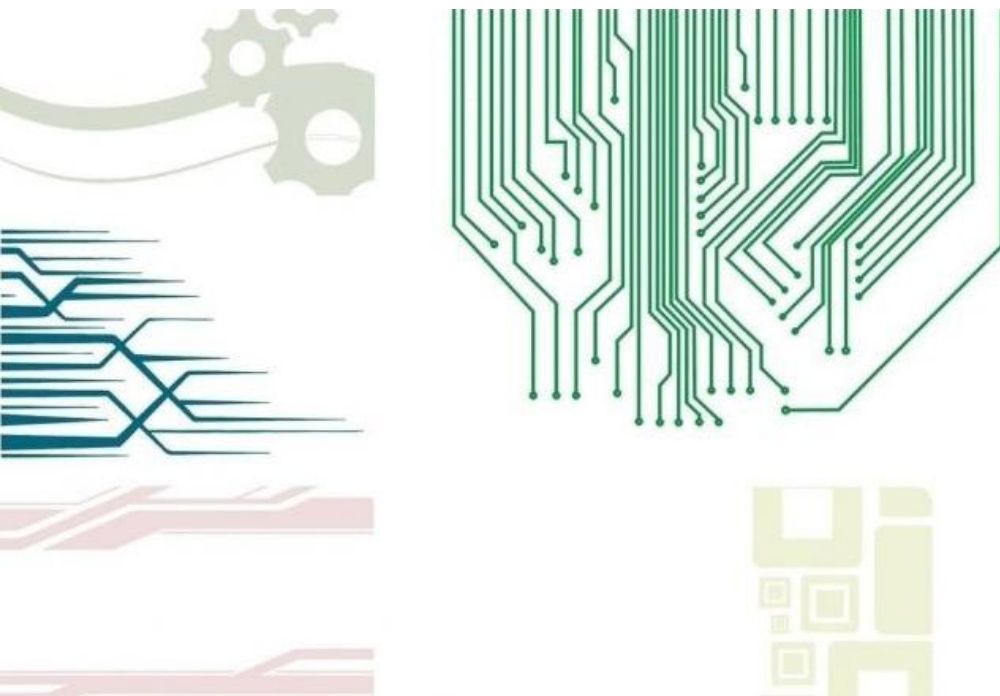


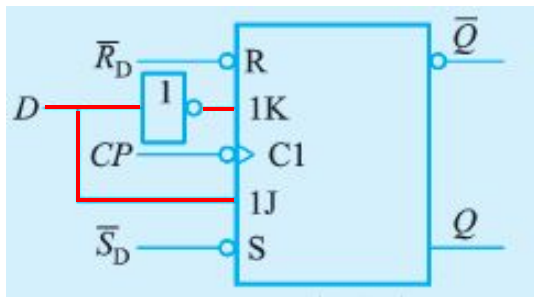
*D*触发器



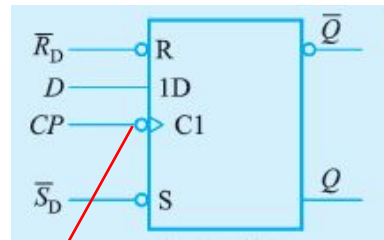
***D*触发器有哪些逻辑功能?**

集成边沿*D*触发器有什么特点?

一、 D 触发器的逻辑功能



逻辑电路



下降沿触发 图形符号

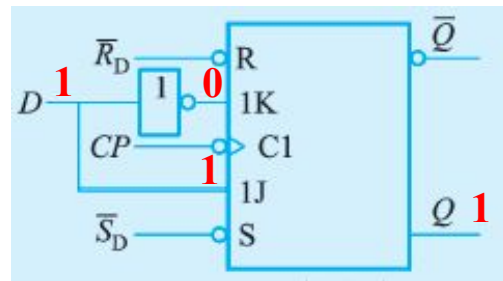
实际应用中， D 触发器既有下降沿触发，也有上升沿触发。

D 触发器也可以由同步 RS 触发器演变而来。

一、 D 触发器的逻辑功能

当输入 $D=1$ 时

$J=1$, $K=0$, 时钟脉冲 CP 加入后, Q 端置1, 输出端 Q 与输入端 D 状态一致。



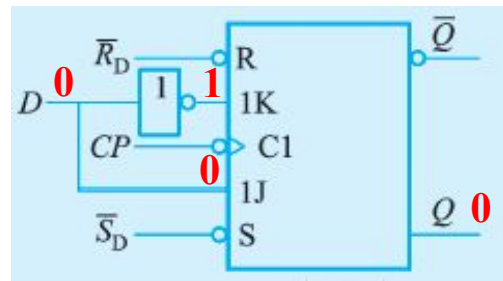
一、 D 触发器的逻辑功能

当输入 $D=1$ 时

$J=1$, $K=0$, 时钟脉冲 CP 加入后, Q 端置1, 输出端 Q 与输入端 D 状态一致。

当输入 $D=0$ 时

$J=0$, $K=1$, 时钟脉冲 CP 加入后, Q 端置0, 输出端 Q 与输入端 D 状态一致。



***D*触发器真值表**

输入 D	输出 Q^{n+1}	功能说明
1	1	时钟脉冲 CP 加入后，输出状态与输入状态相同
0	0	

$$Q^{n+1} = D$$

二、集成边沿D触发器 74LS74

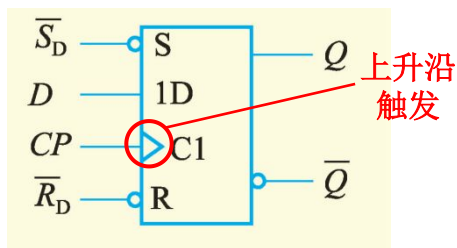
1. 引脚排列和图形符号

内含两个上升沿触发的D触发器

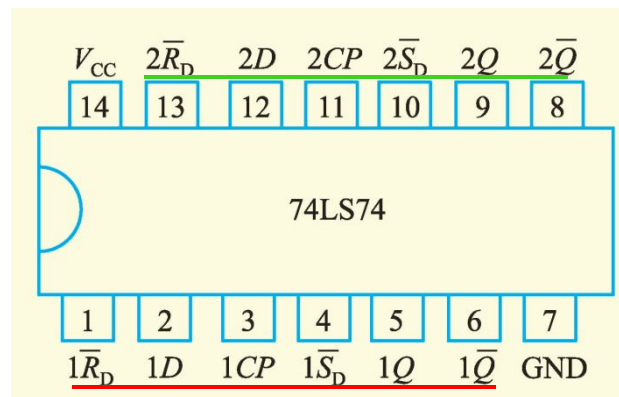
$\overline{R_D}$ 、 $\overline{S_D}$: 不受CP同步脉冲控制



(a) 实物



(c) 图形符号



(b) 引脚排列

74LS74逻辑功能表

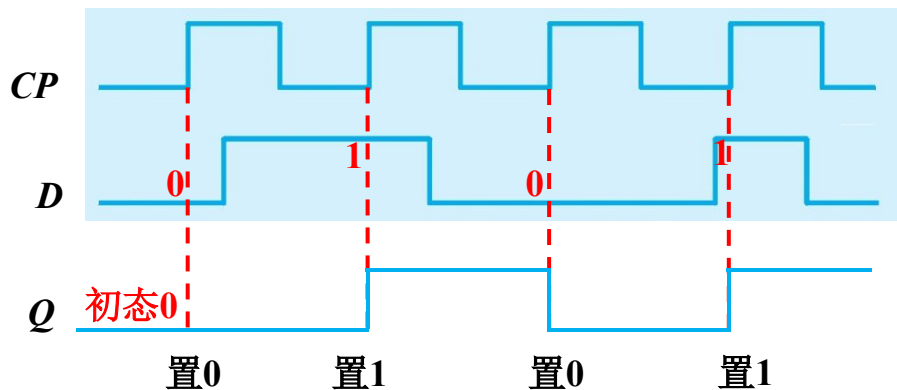
输 入				输 出	逻辑功能
$\overline{R_D}$	$\overline{S_D}$	CP	D	Q^{n+1}	
0	1	×	×	0	<u>设置初态</u>
1	0	×	×	1	
1	1	↑	1	1	<u>置 1</u>
1	1	↑	0	0	<u>置 0</u>

上升沿触发

【例】根据如图所示的 D 信号波形，画出74LS74集成 D 触发器 Q 的波形。设触发器的初始状态为0。

【分析】74LS74集成 D 触发器的触发方式为 CP 上升沿触发。

【解】



D触发器

一、逻辑功能

*JK*触发器+非门

有下降沿触发，也有上升沿触发。

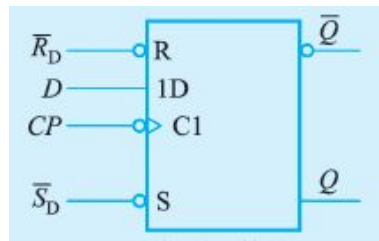
逻辑功能：置0、置1。

二、集成边沿D触发器

74LS74

上升沿触发

具有置0、置1功能



图形符号



谢谢！

