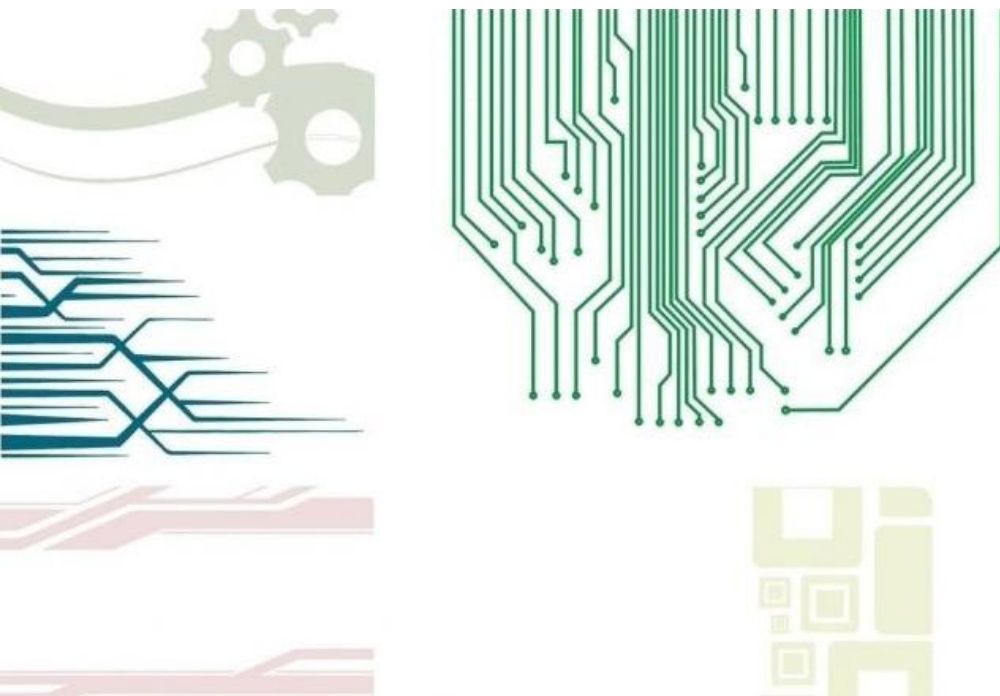


数码寄存器





数字钟

时序逻辑电路简称时序电路，它由逻辑门电路和触发器组成，是一种具有记忆功能的逻辑电路。

常用的时序逻辑电路类型有寄存器和计数器。

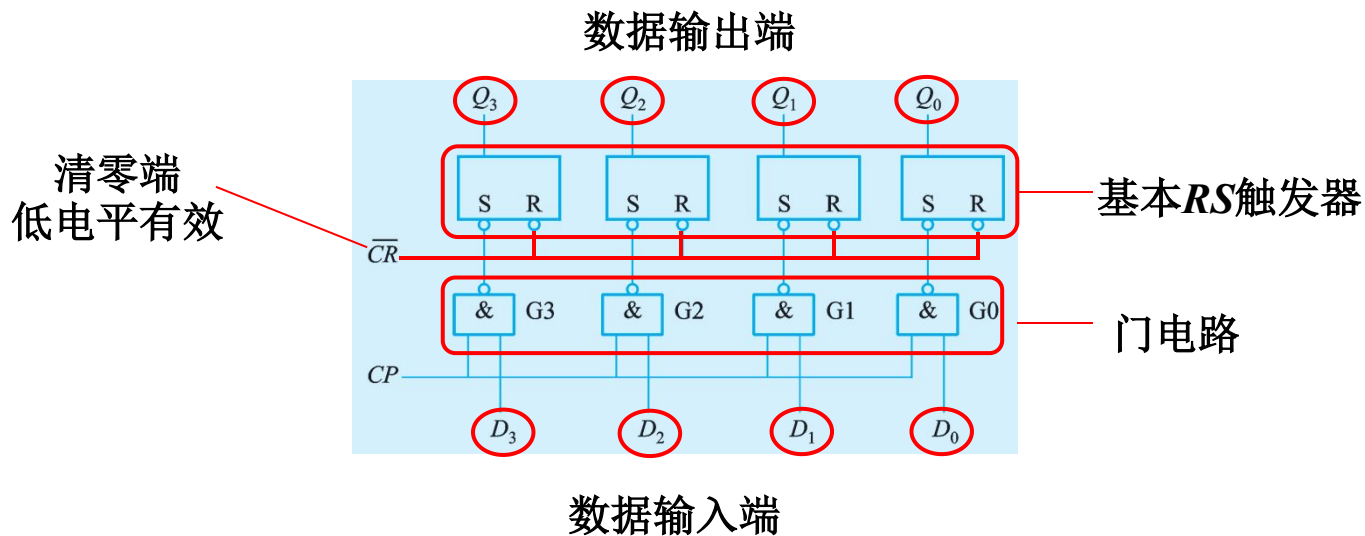
能够暂时存放二进制数据的电路称为寄存器。

常用的寄存器有数码寄存器和移位寄存器。

数码寄存器由哪些部分组成？它是如何工作的？

数码寄存器有哪些功能？

一、电路组成



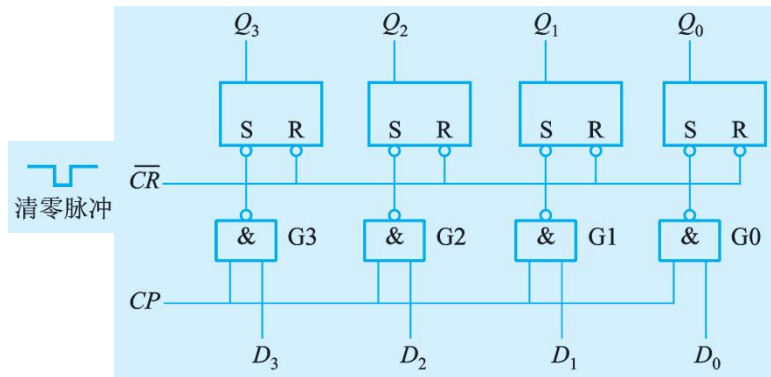
4位数码寄存器逻辑电路

二、工作过程

1.寄存前先清零 清除原有数据功能

清零脉冲加至各触发器的复位端

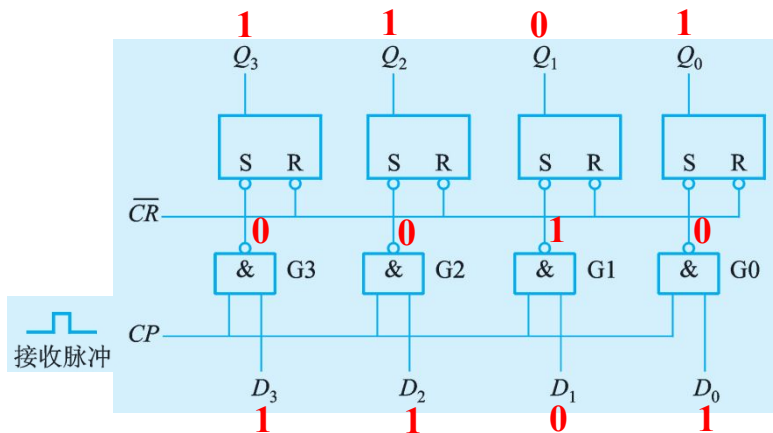
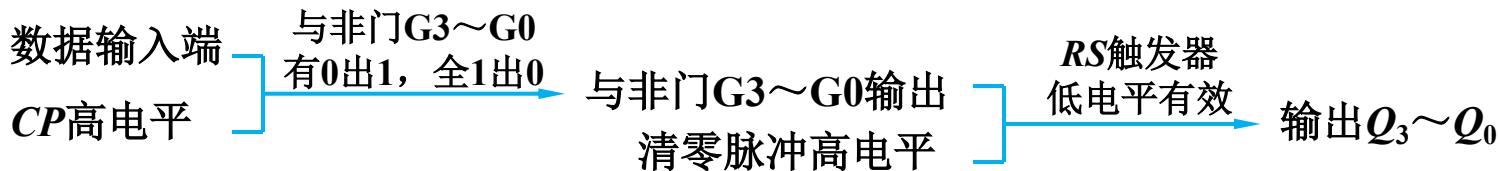
寄存器消除原来数码， $Q_3 \sim Q_0$ 均为0态；
清零脉冲恢复高电平后，为接收数据做好准备。



二、工作过程

2.接收脉冲控制数据寄存 接收、存储数据功能

接收脉冲 CP 将与非门 $G3\sim G0$ 打开，接收输入数据 $D_3\sim D_0$



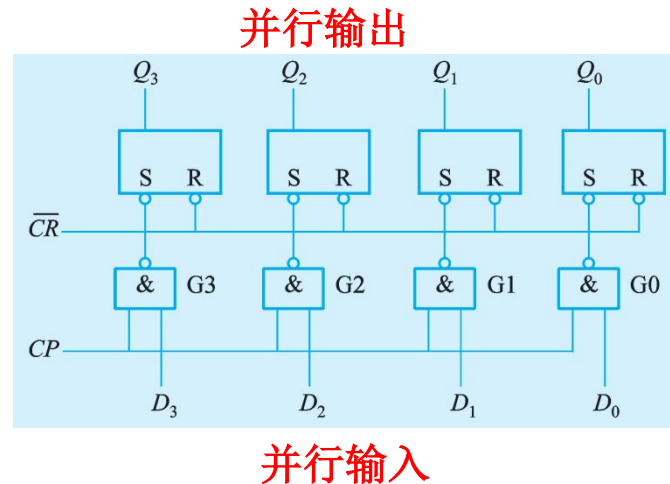
数码寄存器是同时输入各位数码 $D_3 \sim D_0$ ，同时输出各位数码 $Q_3 \sim Q_0$ ，属于并行输入、并行输出寄存器。

功能

- ◎接收、存储数据。
- ◎清除原有数据。

特点

- ◎存储时间短，速度快，可用来当高速缓冲存储器。
- ◎一旦停电，所存储的数码便全部丢失。



数码寄存器

一、电路组成

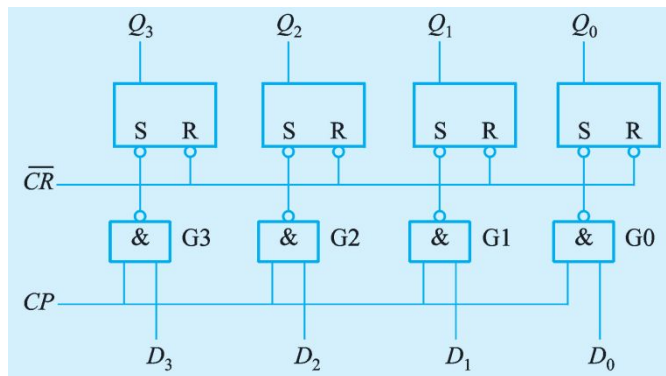
基本 RS 触发器+与非门

清零端：低电平有效

二、功能

接收、存储数据

清除原有数据

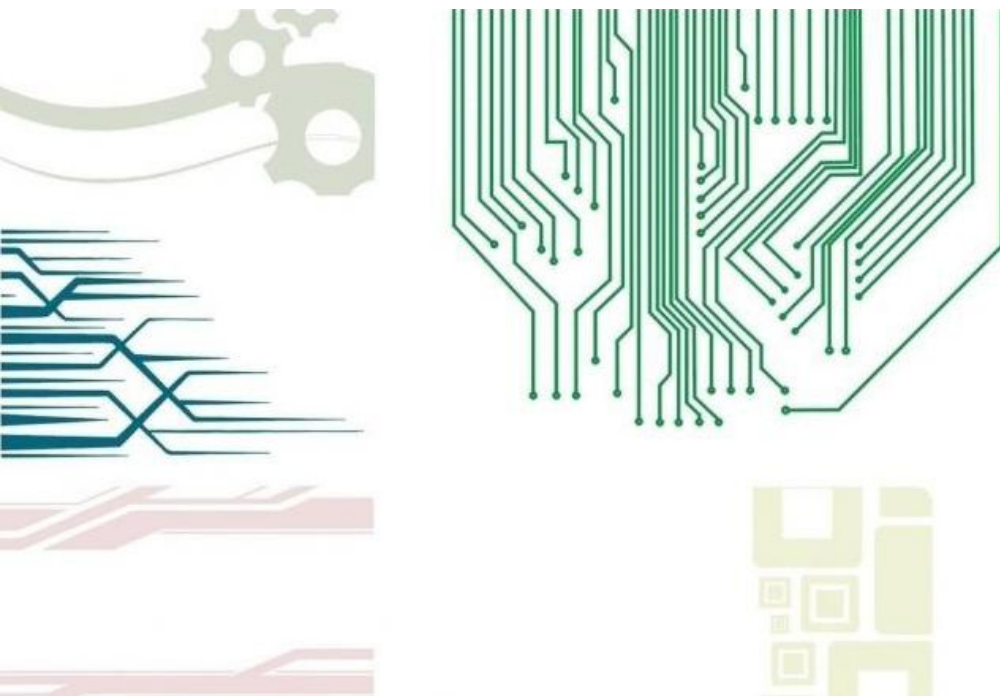




谢谢！



移位寄存器



移位是指在移位脉冲控制下，触发器的状态向左或向右依次转移的数码处理方式。

移位寄存器不仅能寄存数码，还具有移位功能。

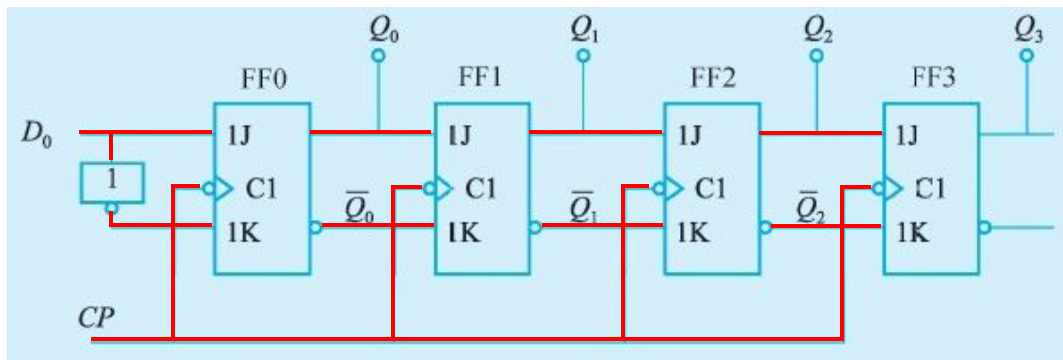
移位寄存器由哪些部分组成？它是如何工作的？

一、电路组成

4个 JK 触发器+非门

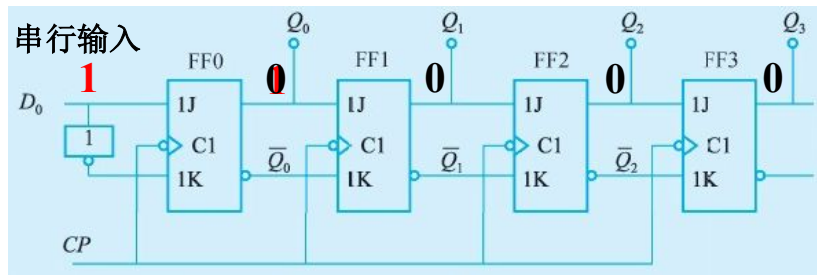
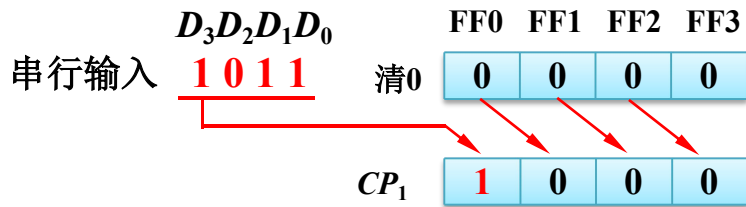
各个触发器只具有置0、置1功能。

移位控制信号同时加到各触发器的 CP 端。



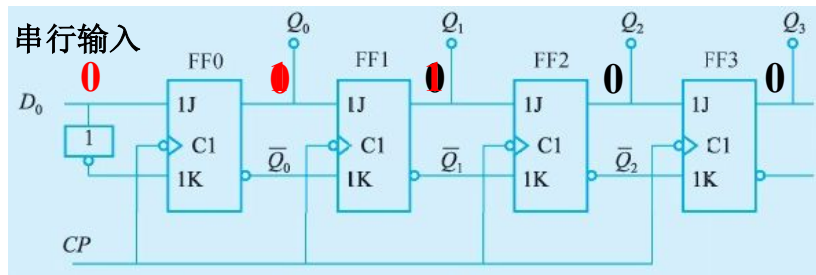
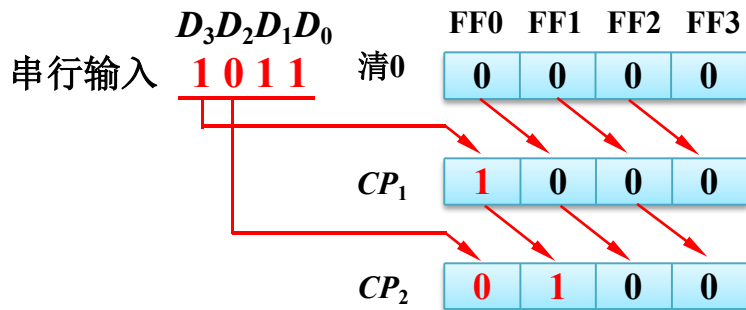
JK 触发器构成的4位单向右移寄存器

二、工作过程



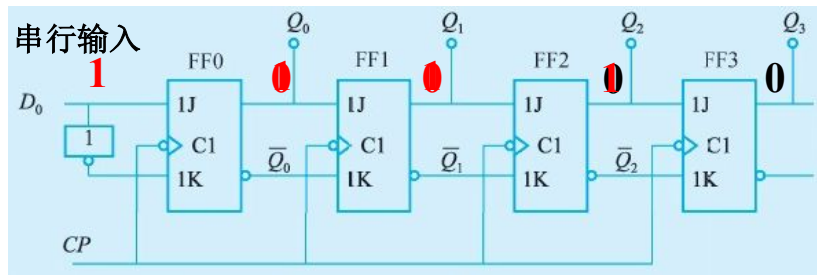
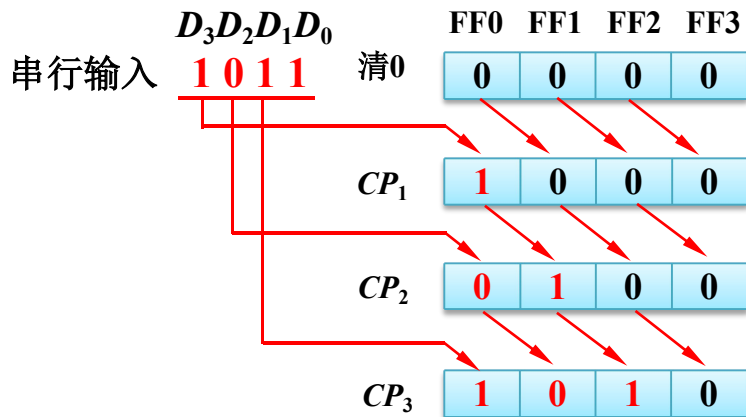
JK触发器构成的4位单向右移寄存器

二、工作过程



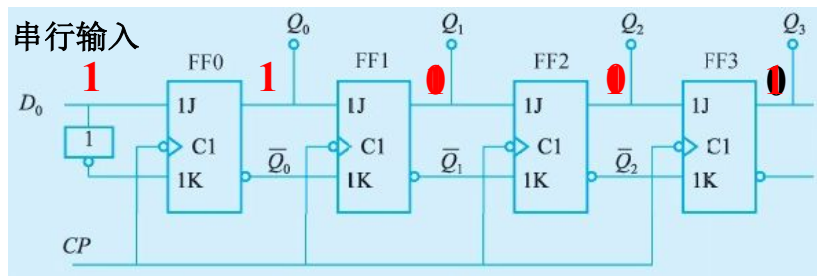
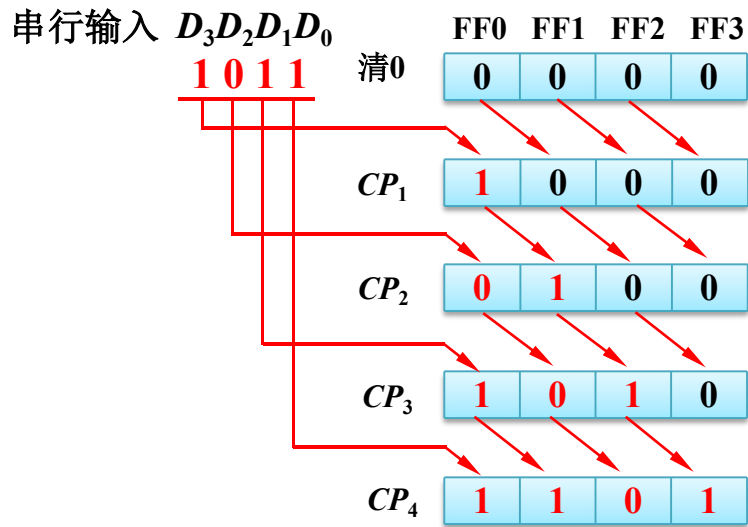
JK触发器构成的4位单向右移寄存器

二、工作过程

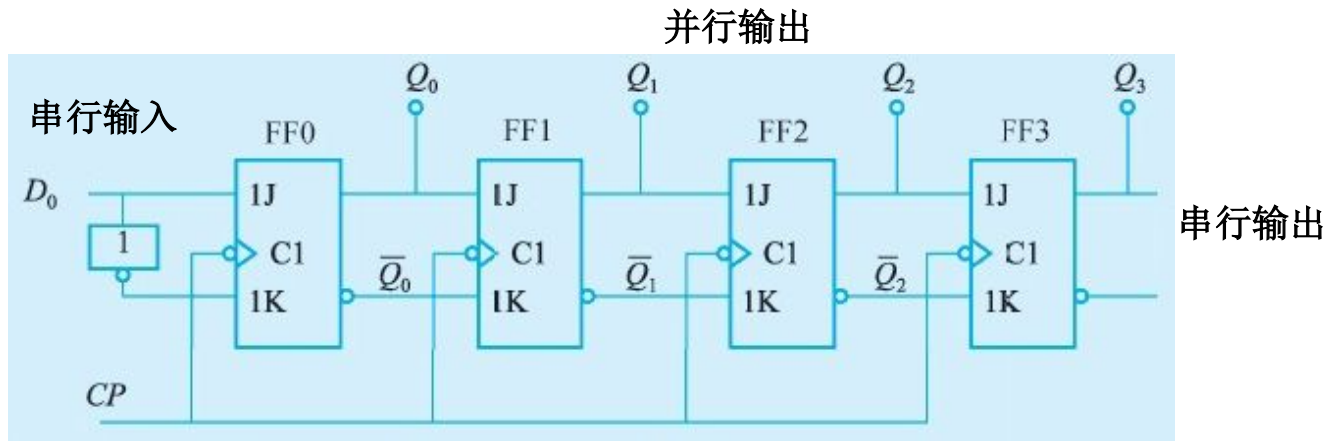


JK触发器构成的4位单向右移寄存器

二、工作过程



在 CP 下降沿作用下，待存数码送到FF0，其他各触发器的状态与 CP 作用前一瞬间低1位触发器的状态相同，即寄存器中的原有数码依次右移1位。



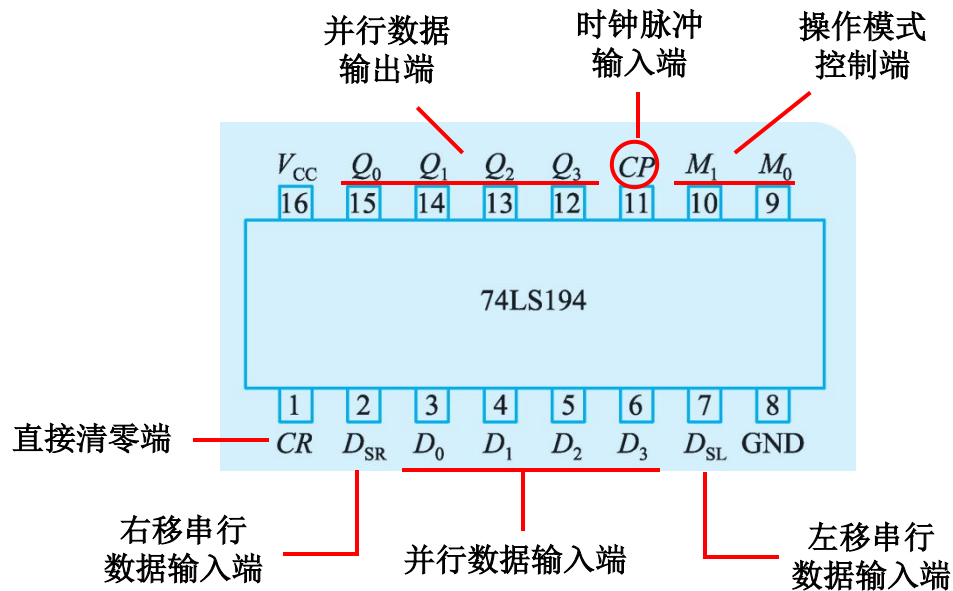
*JK*触发器构成的4位单向右移寄存器

当外部需要该组数码时，可从 $Q_3 \sim Q_0$ 并行输出，也可再经4次移位将数码从 Q_3 端逐位输出，即串行输出。

除了右移寄存器外，还有左移寄存器。

三、集成双向移位寄存器 74LS194

既可左移，也可右移。



(b) 引脚排列



(a) 实物

集成双向移位寄存器74LS194逻辑功能表

控 制 输 入				输 出 功 能
\overline{CR}	M_1	M_0	CP	$Q_3Q_2Q_1Q_0$
<u>0</u>	×	×	×	<u>清 0</u>
1	<u>0</u>	<u>0</u>	×	状态不变 (<u>保持</u>)
1	<u>0</u>	<u>1</u>	↑	<u>右移</u> , 串入并出
1	<u>1</u>	<u>0</u>	↑	<u>左移</u> , 串入并出
1	<u>1</u>	<u>1</u>	↑	<u>同步置数</u> , 并入并出

移位寄存器

一、电路组成

4个JK触发器+非门

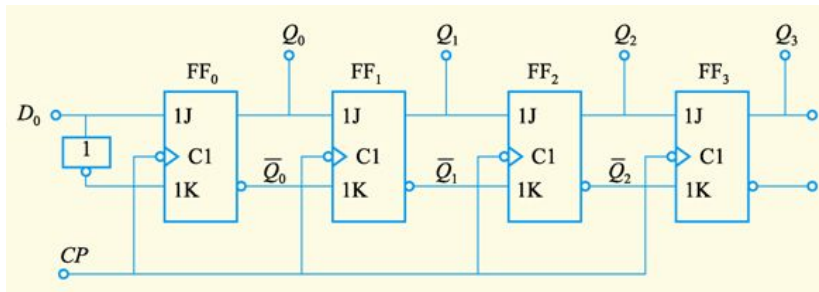
各个触发器只具有置0、置1功能。

二、工作过程

在CP下降沿作用下，寄存器中的原有数码依次右移1位。

三、集成双向移位寄存器 74LS194

既可左移，也可右移。



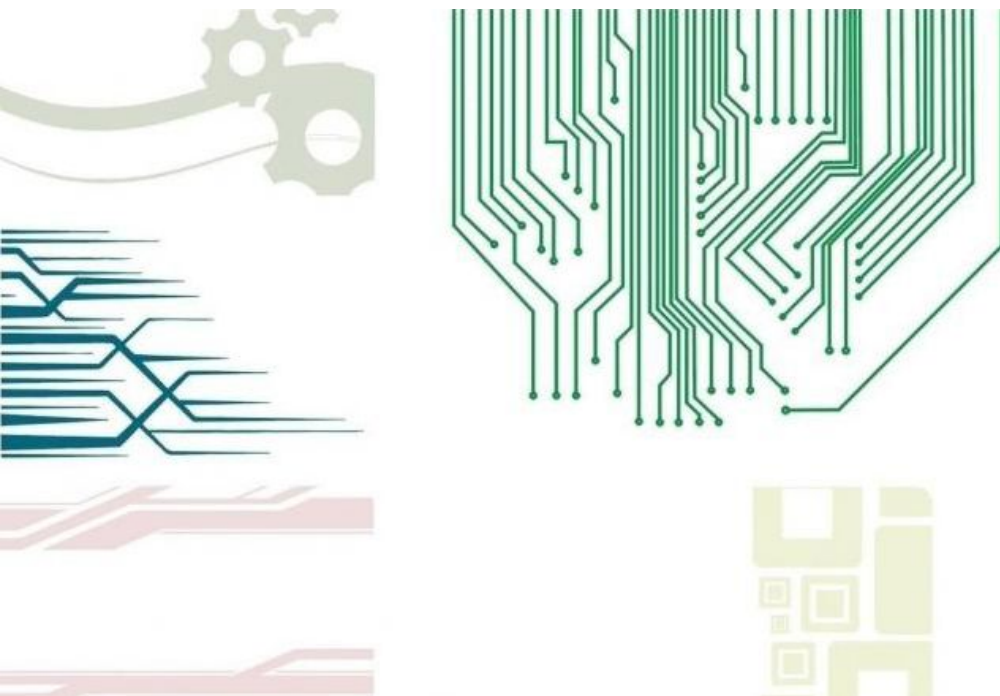
JK触发器构成的4位单向右移寄存器



谢谢！



异步二进制计数器



能累计输入脉冲个数的数字电路称为计数器。

除直接用作计数、分频、定时外，还用于数字仪表、程序控制、计算机等领域。

计数器分类

按计数的进制分：

二进制、十进制和 N 进制计数器等

按计数器中数值的增、减情况分：

加法计数器、减法计数器、可逆计数器

按计数器中各触发器状态转换时刻分：

同步计数器和异步计数器

在计数脉冲作用下，各触发器状态的转换按**二进制数**的编码规律进行**计数**的数字电路称为二进制计数器。

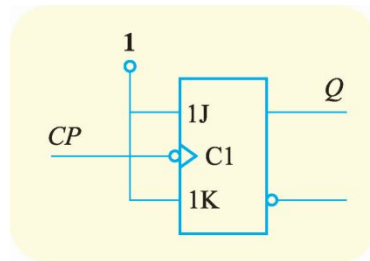
异步二进制计数器由哪些部分组成？它是如何工作的？

构成计数器电路的**核心器件**是具有**计数**功能的**JK触发器**。

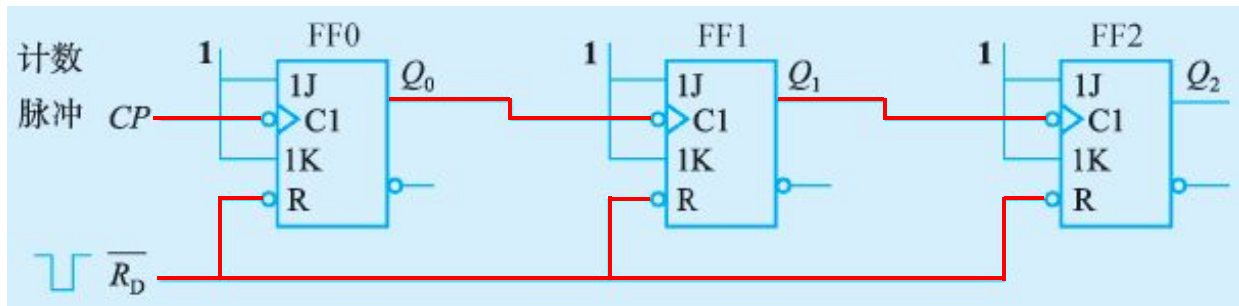
当 **$J=K=1$** 时，**JK**触发器处于**计数**状态。

在**CP**脉冲作用下，触发器的状态按 **$0 \rightarrow 1 \rightarrow 0$** 的规律**翻转**。

一个触发器即可连成一个最简单的**1位二进制**计数器。



一、电路组成



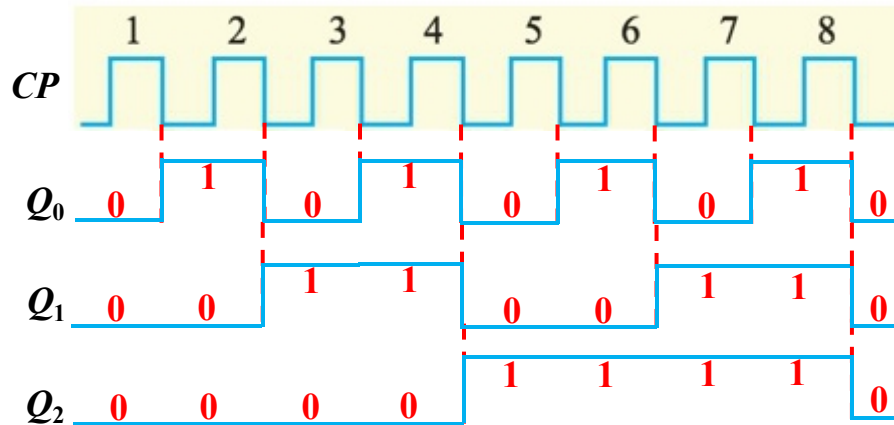
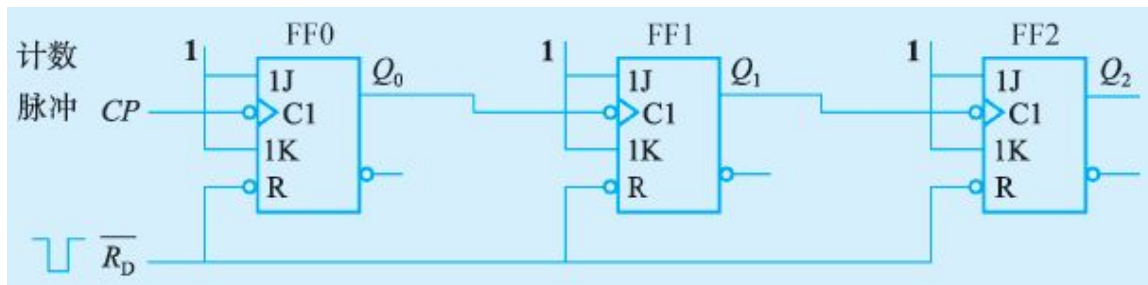
各触发器的 R 端接在一起作为计数器的**直接复位输入信号**。

计数脉冲加到**最低位**触发器FF0的 CP 端，其他触发器的 CP 依次受**低位**触发器 Q 端的控制。

各触发器接收到 **CP 下降沿**信号时状态就翻转。

二、工作过程

异步3位二进制加法计数器



◎由3个触发器构成。

◎各触发器的翻转有先有后，是异步的。

◎每输入一个计数脉冲，计数器就进行一次加1运算。

异步3位二进制加法计数器状态表

计 数 脉 冲	电 路 状 态			等效十进制数
	Q_2	Q_1	Q_0	
0	0	0	0	0
1	0	0	1	1
2	0	1	0	2
3	0	1	1	3
4	1	0	0	4
5	1	0	1	5
6	1	1	0	6
7	1	1	1	7
8	0	0	0	0

异步二进制计数器

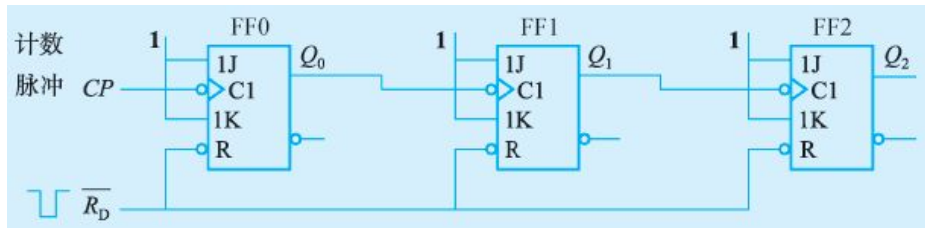
一、电路组成

由3个触发器构成。

各触发器的 R 端接在一起作为计数器的直接复位输入信号。

计数脉冲加到最低位触发器FF0的 CP 端，其他触发器的 CP 依次受低位触发器 Q 端的控制。

各触发器接收到 CP 下降沿信号时状态就翻转。



异步3位二进制加法计数器

二、工作过程

各触发器的翻转有先有后，是异步的。

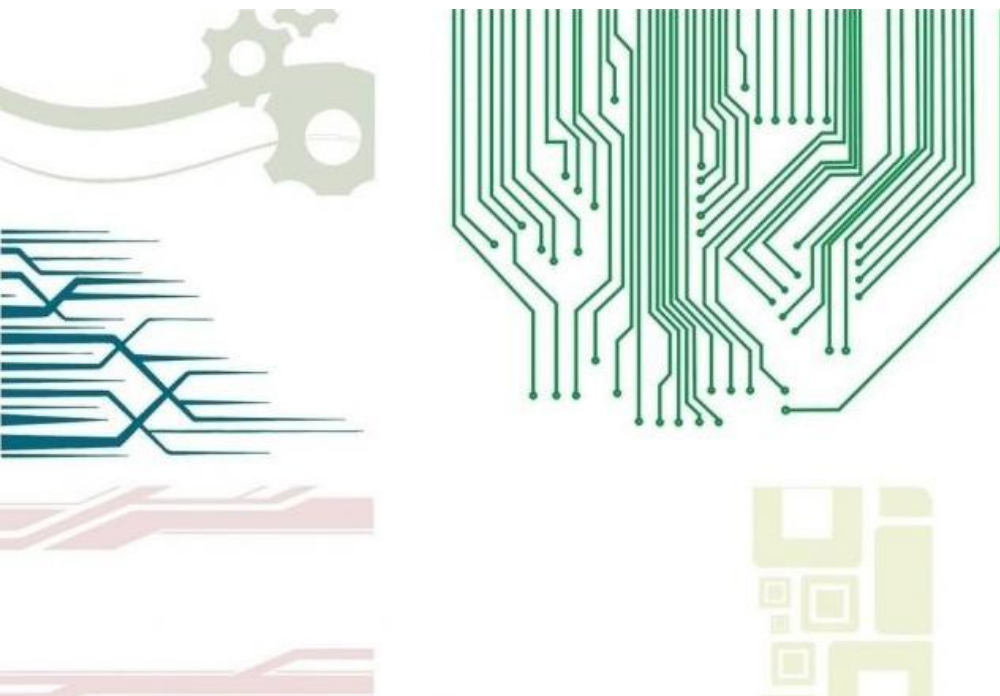
每输入一个计数脉冲，计数器就进行一次加1运算。



谢谢！

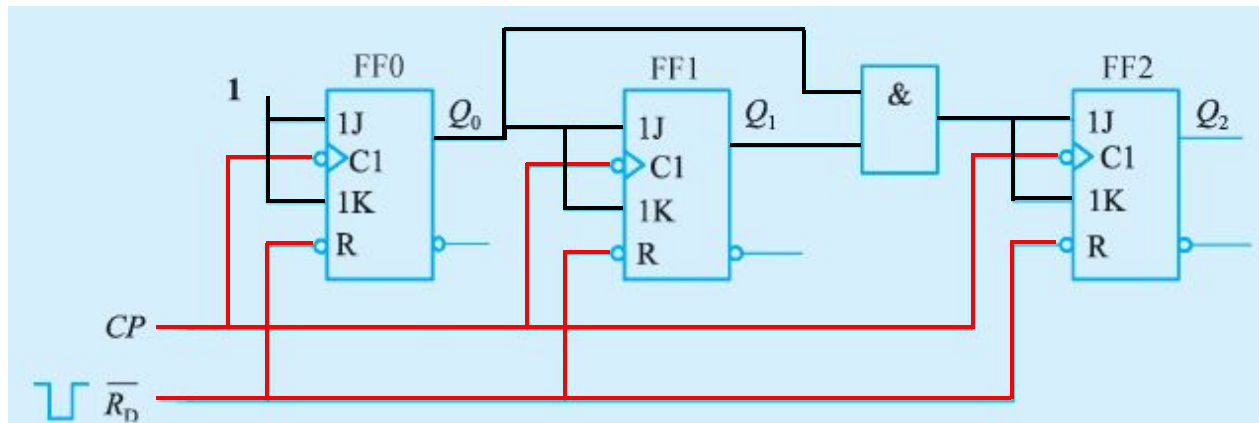


同步二进制计数器



同步二进制计数器由哪些部分组成？它是如何工作的？

一、电路组成



各触发器的 R 端接在一起作为计数器的直接复位输入信号。

各触发器的 CP 端连在一起，受同一个时钟脉冲控制。

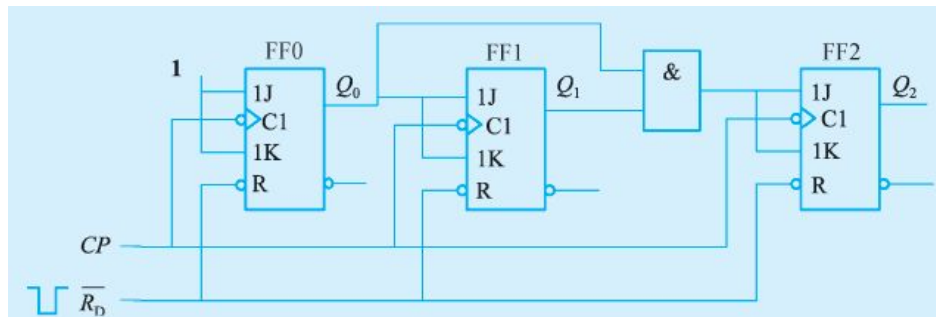
FF0: $J_0 = K_0 = 1$ ，每次 CP 下降沿作用时都翻转。

FF1: $J_1 = K_1 = Q_0$ ，当 $Q_0 = 1$ 且有 CP 下降沿作用时翻转。

FF2: $J_2 = K_2 = Q_1 Q_0$ ，当 $Q_1 = Q_0 = 1$ 且有 CP 下降沿作用时翻转。

二、工作过程

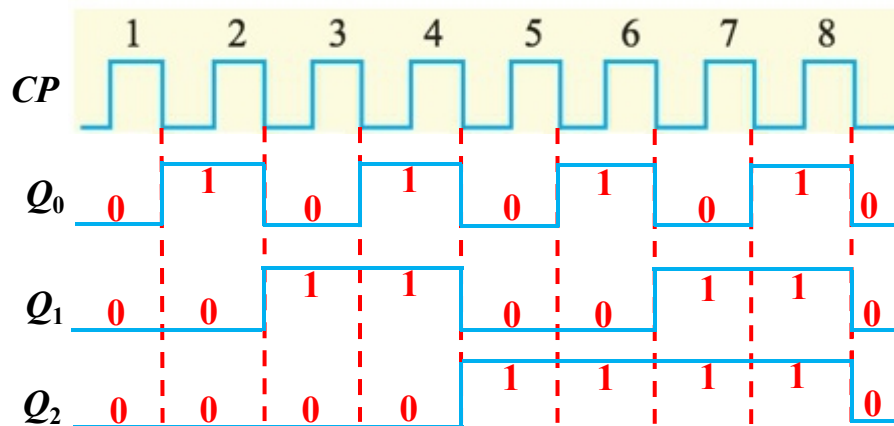
同步3位二进制加法计数器



◎由3个触发器构成。

◎各触发器受同一个CP脉冲控制，是同步的。

◎每输入一个计数脉冲，计数器就进行一次加1运算。



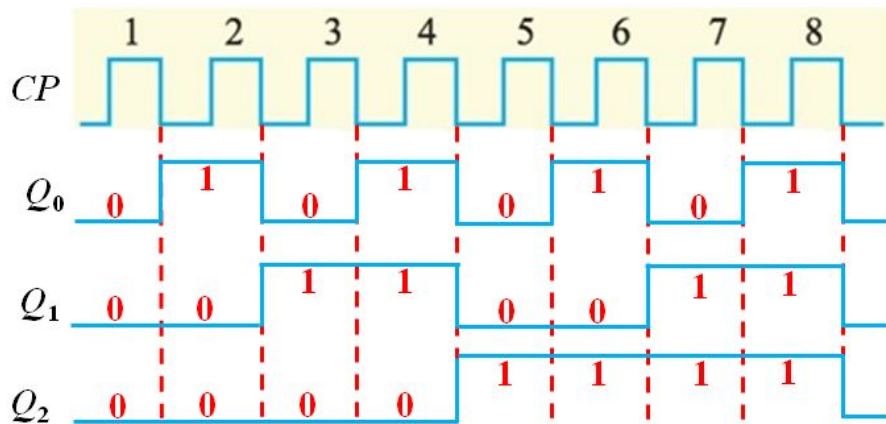
同步3位二进制加法计数器与异步3位二进制加法计数器比较

1.相同

逻辑状态完全相同。

2.不同

异步计数器各触发器的状态更新是逐级进行的，工作速度较低，工作频率不能太高；而同步计数器各触发器的状态更新是同时的，减少了触发器之间的传输延迟时间，提高了计数器的工作速度。



3位二进制加法计数器，每输入8个计数脉冲循环一次，又称**模8计数器**或**八进制计数器**。

Q_0 、 Q_1 、 Q_2 的周期分别是计数脉冲（ CP ）周期的2倍、4倍、8倍，即 Q_0 、 Q_1 、 Q_2 分别对 CP 脉冲进行了**二分频**、**四分频**、**八分频**。

同步二进制计数器

一、电路组成

由3个触发器构成。

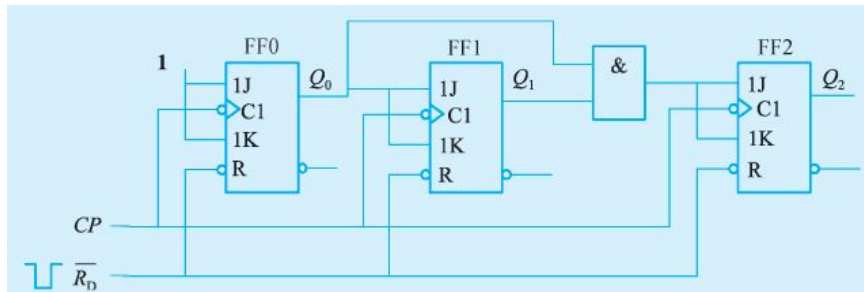
各触发器的 R 端接在一起作为计数器的直接复位输入信号。

各触发器的 CP 端连在一起，受同一个时钟脉冲控制。

二、工作过程

各触发器受同一个 CP 脉冲控制，是同步的。

每输入一个计数脉冲，计数器就进行一次加1运算。



同步3位二进制加法计数器



谢谢！





十进制计数器

十进制计数器是在计数脉冲作用下各触发器状态的转换按**十进制数**的编码规律进行**计数**的数字电路。

十进制计数器由哪些部分组成？它是如何工作的？

8421BCD编码表

计数脉冲个数	二进制数码				对应十进制数码
	Q_3	Q_2	Q_1	Q_0	
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5
6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
	1	0	1	0	不用
	1	0	1	1	
	1	1	0	0	
	1	1	0	1	
	1	1	1	0	
	1	1	1	1	
10	0	0	0	0	0

十进制数有0~9共10个数码，至少要用**4位二进制数**。

十进制计数器分类

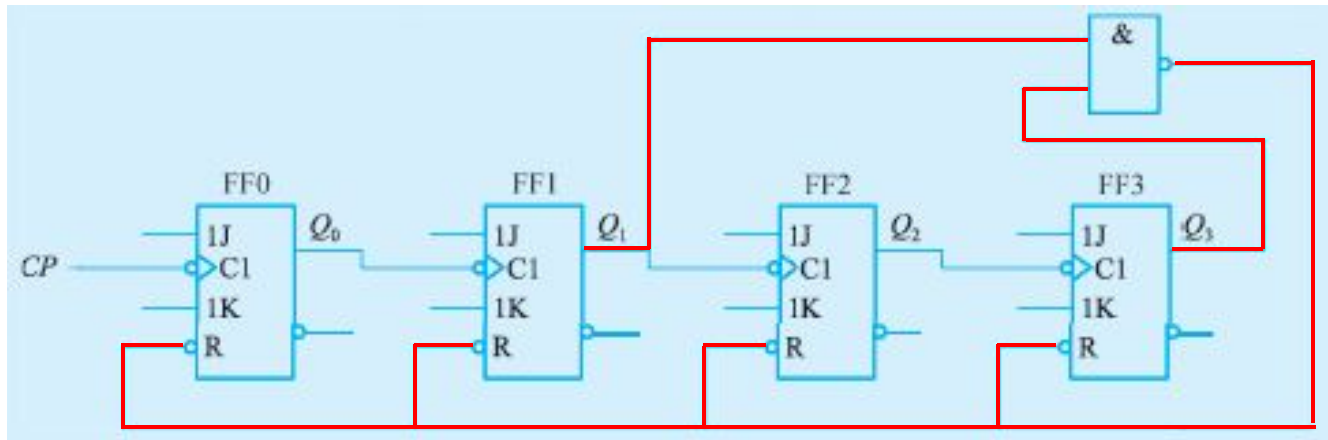
同步十进制加法计数器

同步十进制减法计数器

异步十进制加法计数器

异步十进制减法计数器

一、异步十进制加法计数器电路组成

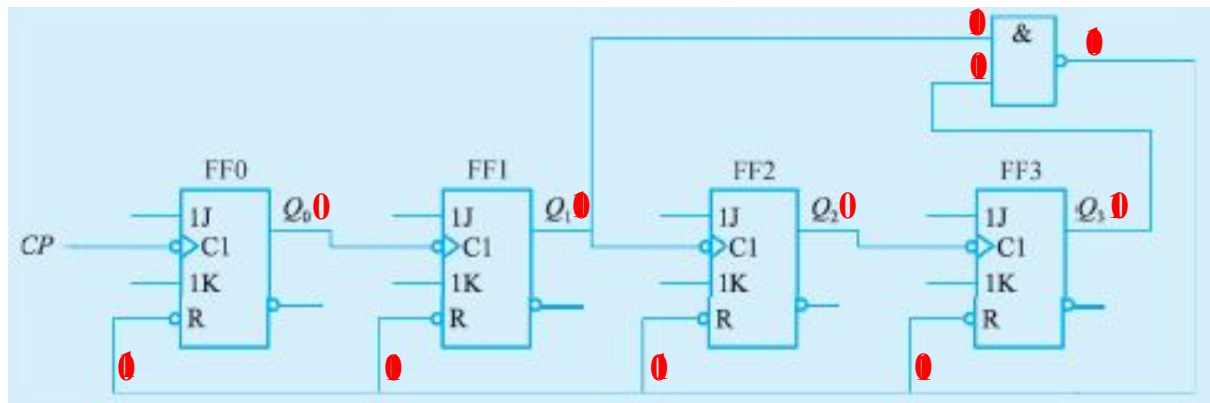


由4位二进制计数器和一个用于计数器清0的与非门组成。

与二进制加法计数器的主要差异是跳过了二进制数码

1010~1111这6个状态。

二、异步十进制加法计数器工作过程



计数器输入0~9个计数脉冲时，工作过程与4位二进制异步计数器完全相同，第9个计数脉冲后 $Q_3Q_2Q_1Q_0=1001$ 。

当第10个计数脉冲到来后，计数器状态为 $Q_3Q_2Q_1Q_0=1010$ ：

$Q_3=Q_1=1$ ，与非门输入全1，输出为0，使各触发器复位，即 $Q_3Q_2Q_1Q_0=0000$ 。

同时，使与非门输出又变为1，计数器重新开始工作。

异步十进制加法计数器能实现按**8421BCD码的十进制计数**，但在工作过程中有一个**复位过渡状态**，即计数器要在1010状态下使各触发器同步复位。虽然复位过渡状态只是短暂的一瞬间，但若各触发器的翻转速度不一致，便会产生误动作。

十进制计数器

一、电路组成

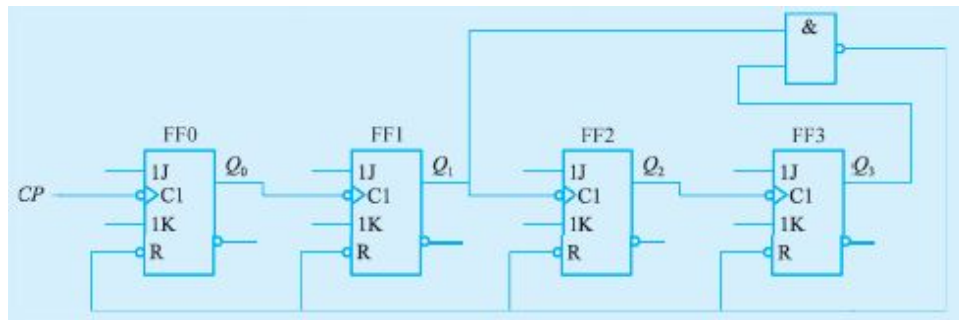
由4位二进制计数器和一个用于计数器清0的与非门组成。

跳过了二进制数码1010~1111这6个状态。

二、工作过程

计数器输入0~9个计数脉冲时，工作过程与4位二进制异步计数器完全相同，第9个计数脉冲后 $Q_3Q_2Q_1Q_0=1001$ 。

当第10个计数脉冲到来后，各触发器复位，计数器重新开始工作。



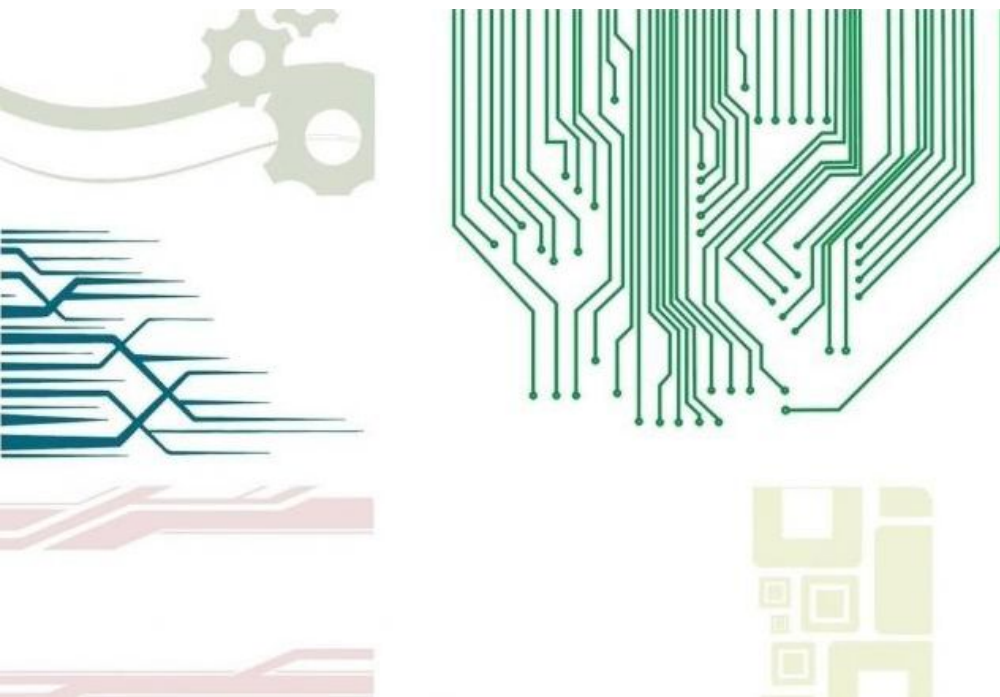
异步十进制加法计数器



谢谢！



集成计数器



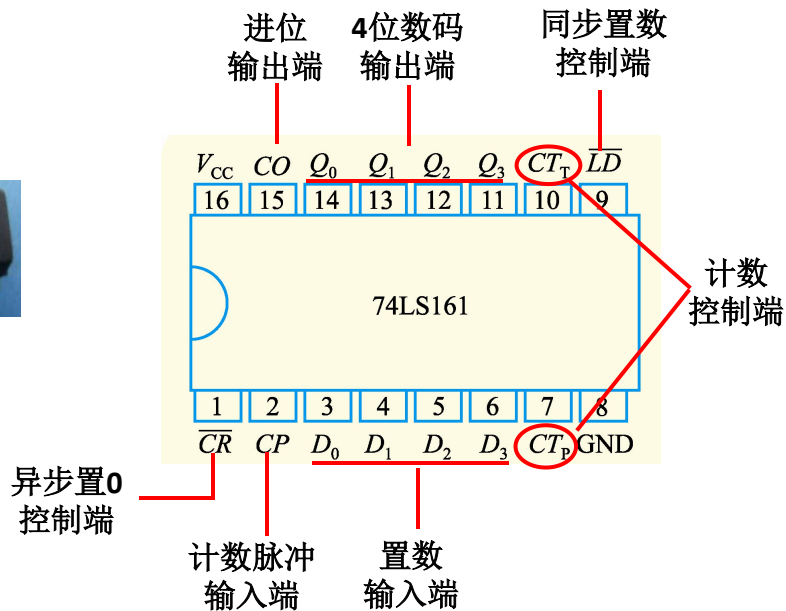
集成计数器是将触发器及有关门电路集成在一块芯片上，使用方便且便于扩展。

集成计数器有哪些功能？它有哪些应用？

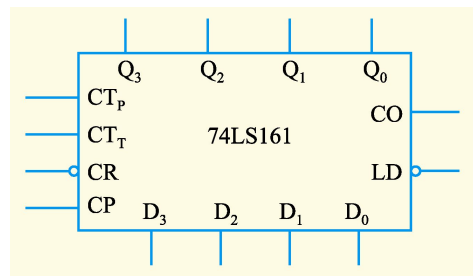
一、引脚排列和图形符号 74LS161



(a) 实物



(b) 引脚排列



(c) 图形符号

二、逻辑功能

集成计数器74LS161逻辑功能表

输 入									输 出				功 能
\overline{CR}	\overline{LD}	CT_P	CT_T	CP	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0	
0	×	×	×	×	×	×	×	×	0	0	0	0	<u>异步清零</u>
1	0	×	×	↑	d_3	d_2	d_1	d_0	d_3	d_2	d_1	d_0	<u>同步置数</u>
1	1	0	×	×	×	×	×	×	保持				<u>锁存数据</u>
1	1	×	0	×	×	×	×	×					
1	1	1	1	↑	×	×	×	×	每来一次 CP ，加 1 计数				<u>4 位二进制加法计数</u>

74LS161在异步清零、同步置数、保持和计数几个功能中，异步清零的优先级最高，其次是同步置数，第三是保持，计数的级别最低。

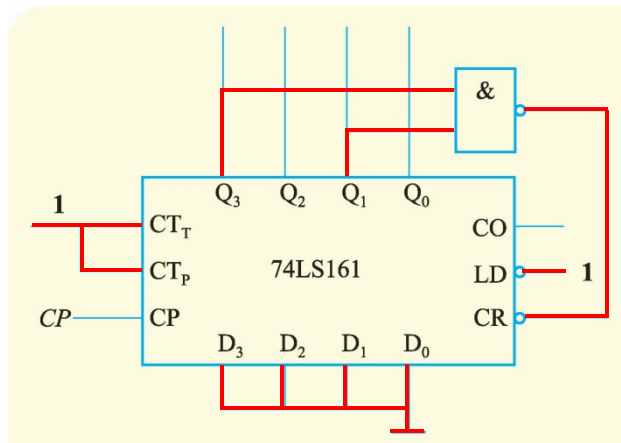
若计数过程中出现清零或同步置数信号，计数器将中断计数过程，迫使计数器清零或置数。74LS161工作时从预置的状态开始计数，直至计满到1111再从0000开始，若要计数器从0000开始计数，可先清零或先预置0000后计数。

三、应用举例

1. 清零法构成十进制计数器

当 $\overline{CR} = 1$ 时，计数器为计数状态；

当 $\overline{CR} = 0$ 时，计数器清零。



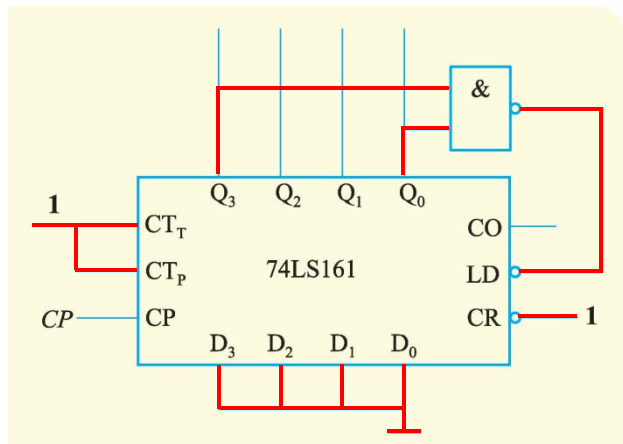
计数器从0000开始计数，当输入第10个计数脉冲，计数器状态 $Q_3Q_2Q_1Q_0=1010$ 时， $Q_3=Q_1=1$ ，与非门输出为0， $\overline{CR}=0$ ，计数器回到0000状态重新开始计数。

利用清零使计数器复位实现十进制计数的方法称为清零法。

三、应用举例

2. 置数法构成十进制计数器

计数器从0000开始计数，当输入第9个计数脉冲，计数器状态 $Q_3Q_2Q_1Q_0=1001$ 时， $Q_3=Q_0=1$ ，与非门输出为0， $\overline{LD}=0$ ，计数器处于待置数状态。在第10个计数脉冲上升沿作用下，将数据端数据0000置入计数器，计数器回到0000状态重新开始计数。



利用同步置数控制端使计数器复位实现十进制计数的方法称为置数法。

集成计数器

一、引脚排列和图形符号

74LS161

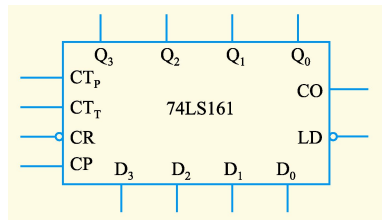
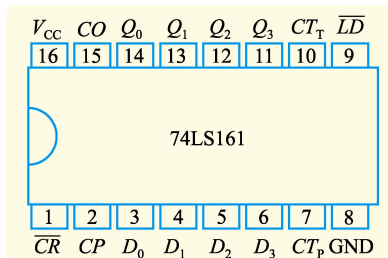
二、逻辑功能

异步清零 同步置数

锁存数据 4位二进制加法计数

三、应用举例

1. 清零法构成十进制计数器
2. 置数法构成十进制计数器

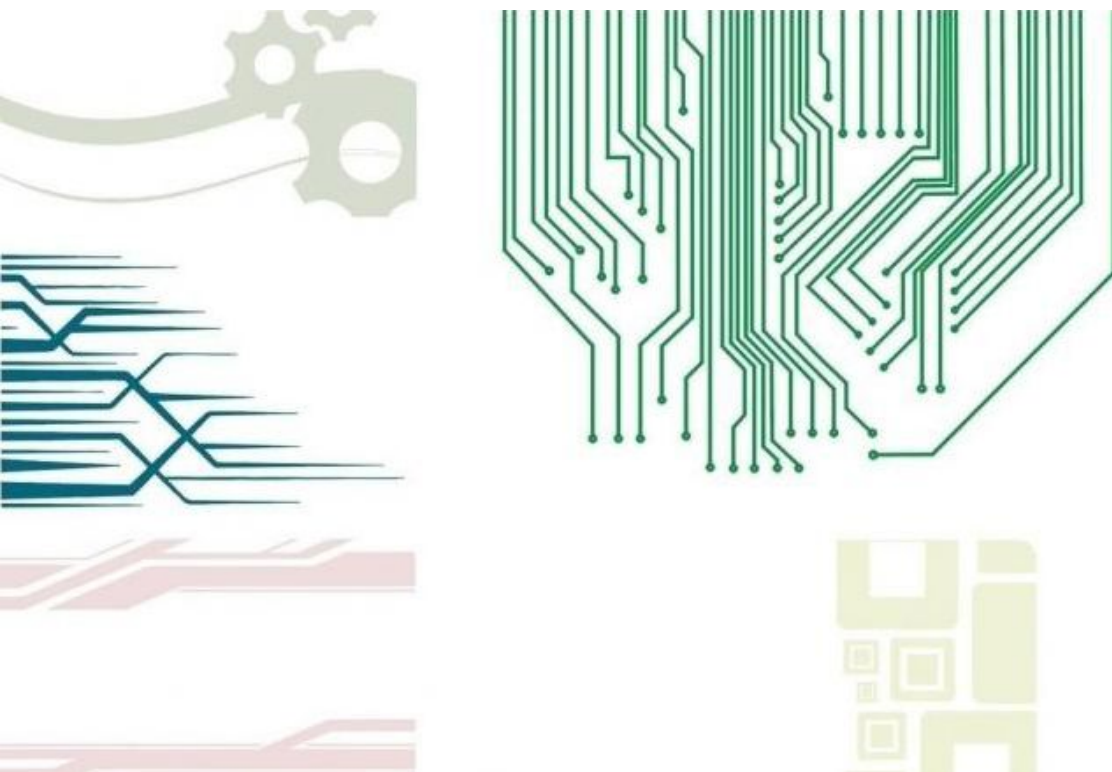




谢谢！



数码显示计数器的 制作与测试





生活中哪些场合需要**数码显示计数器**呢？



红绿灯时间显示



比赛倒计时牌



电子钟

按要求制作**十进制数码显示计数器**，并完成相应的功能测试。



任务



1

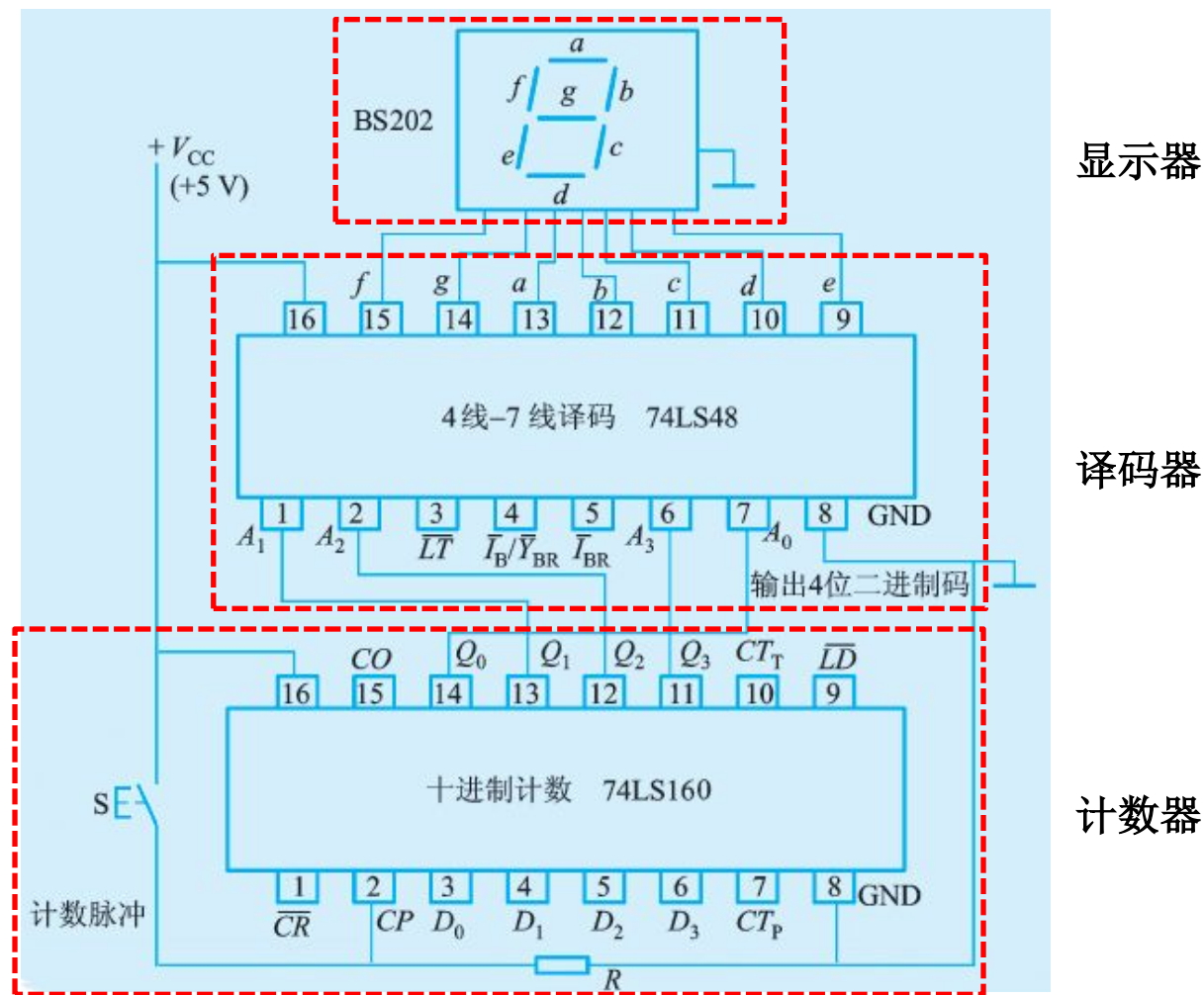


2

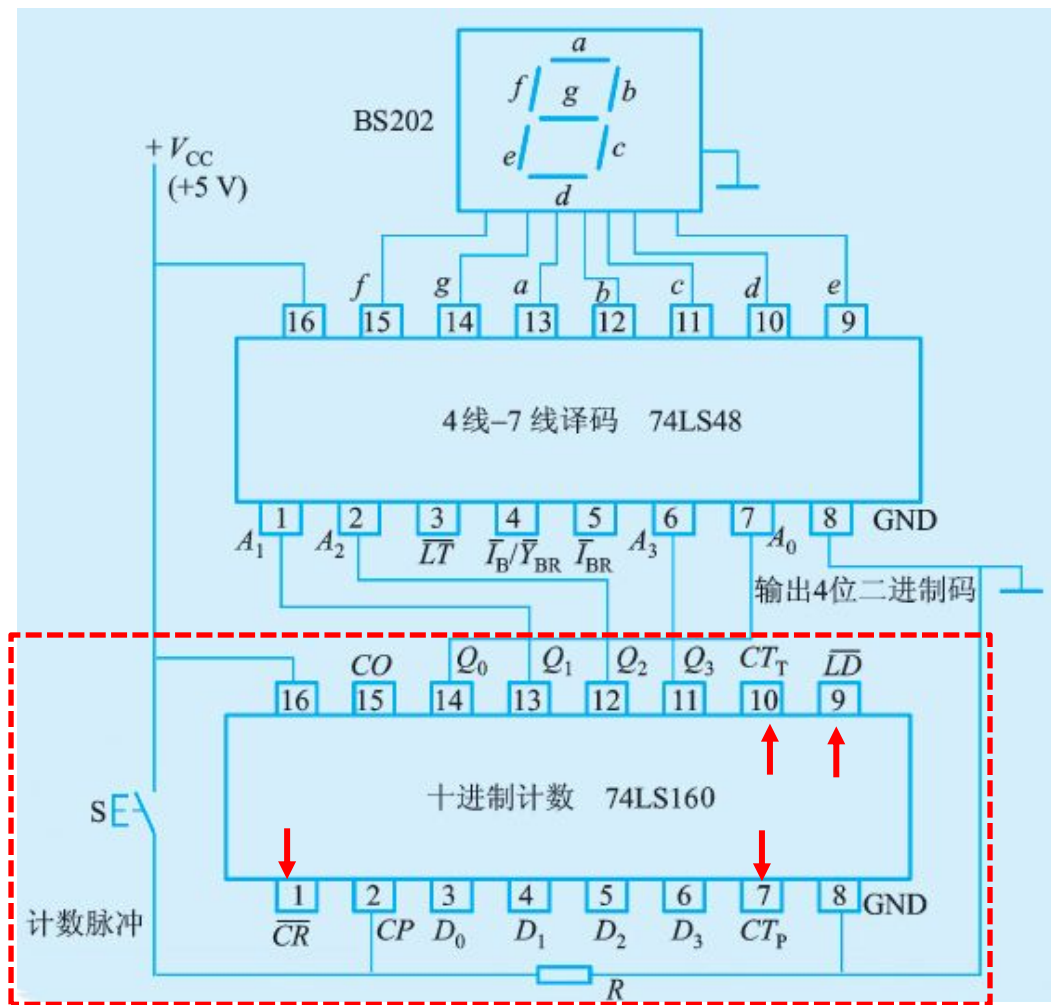


3

1.分析电路功能



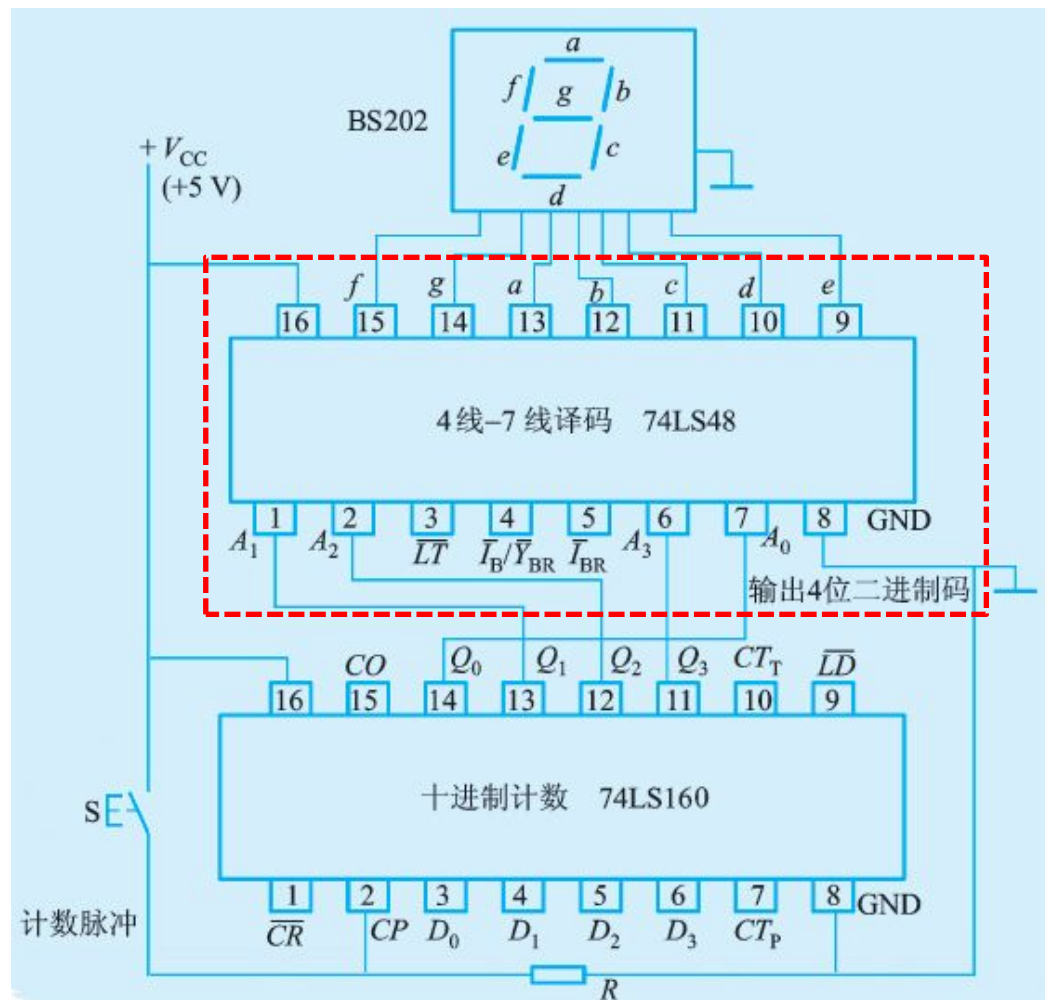
1.分析电路功能



74LS160集成电路是常用的十进制可预置的同步加法计数器。

$\overline{CR}=\overline{LD}=CT_P=CT_T=1$, CP为上升沿有效时, 实现加法计数功能。

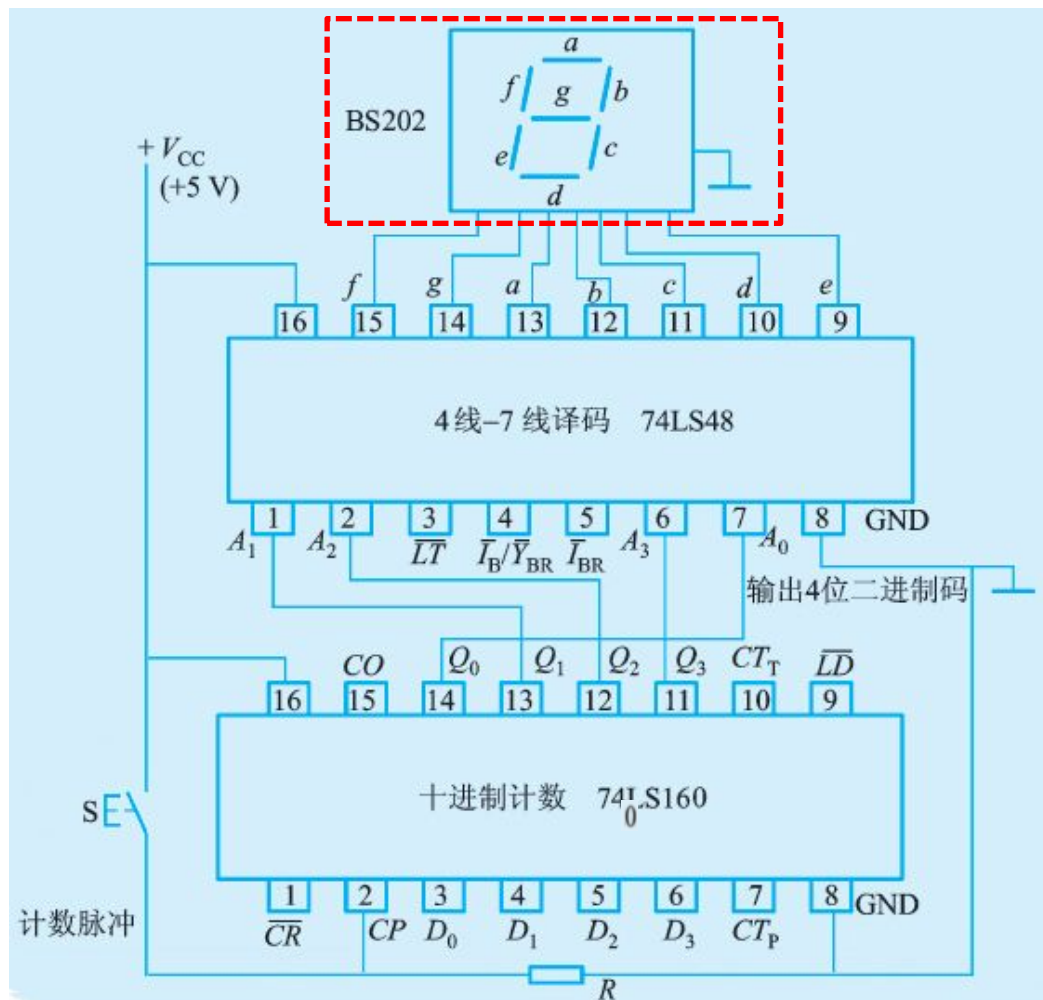
1.分析电路功能



74LS48是用于驱动**共阴极LED**（数码管）显示器的**BCD码 - 七段码译码器**，具有七段译码、消隐和锁存控制功能。

当 $A_3A_2A_1A_0$ 输入0011时， $abcdefg$ 输出1111001。

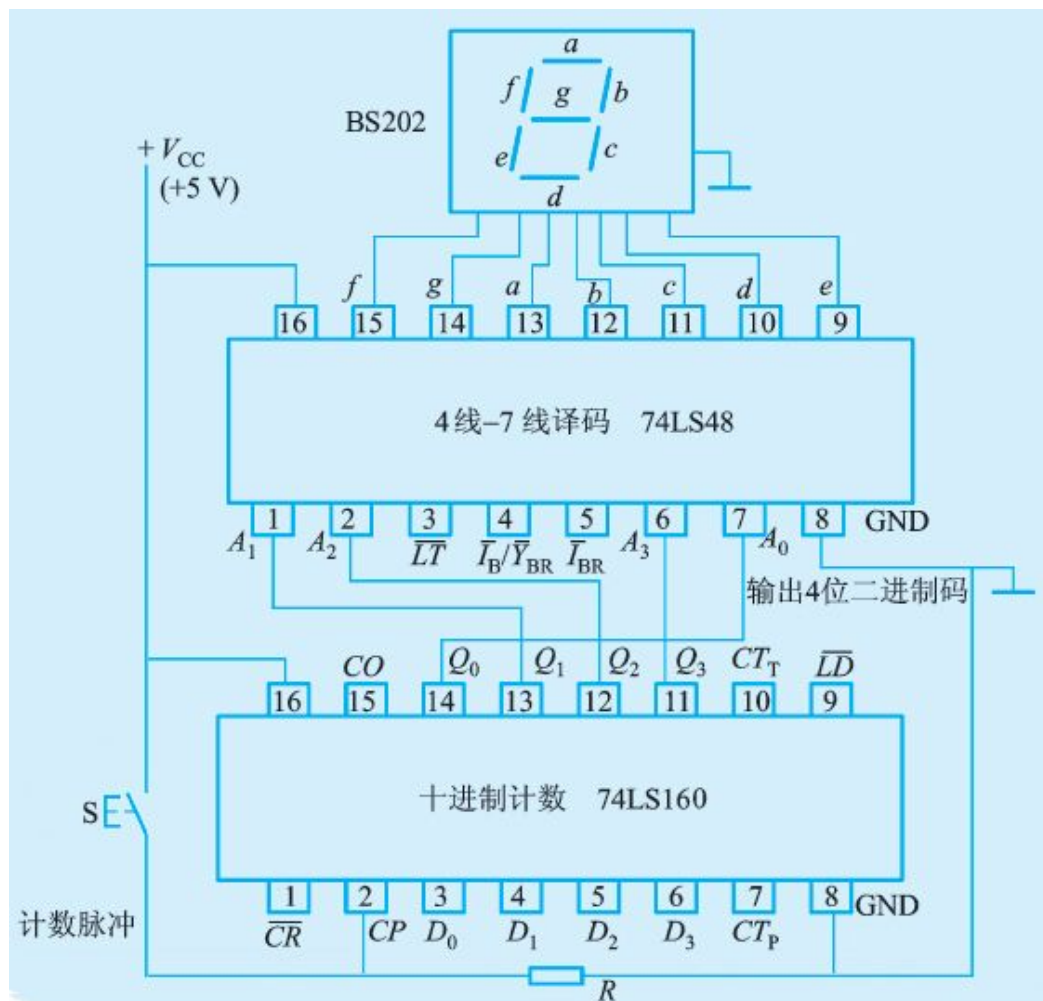
1.分析电路功能



BS202是共阴极半导体数码管。

当该数码管 $abcdefg$ 输入1111001时，对应的 a 、 b 、 c 、 d 、 g 共5个线段发光，显示数字“3”。

1.分析电路功能



电路实现**十进制数码显示计数器**的功能。
每按下手控按键S一次，计数器就进行一次加法，并通过显示译码器驱动数码管依次显示数字“0~9”。



1



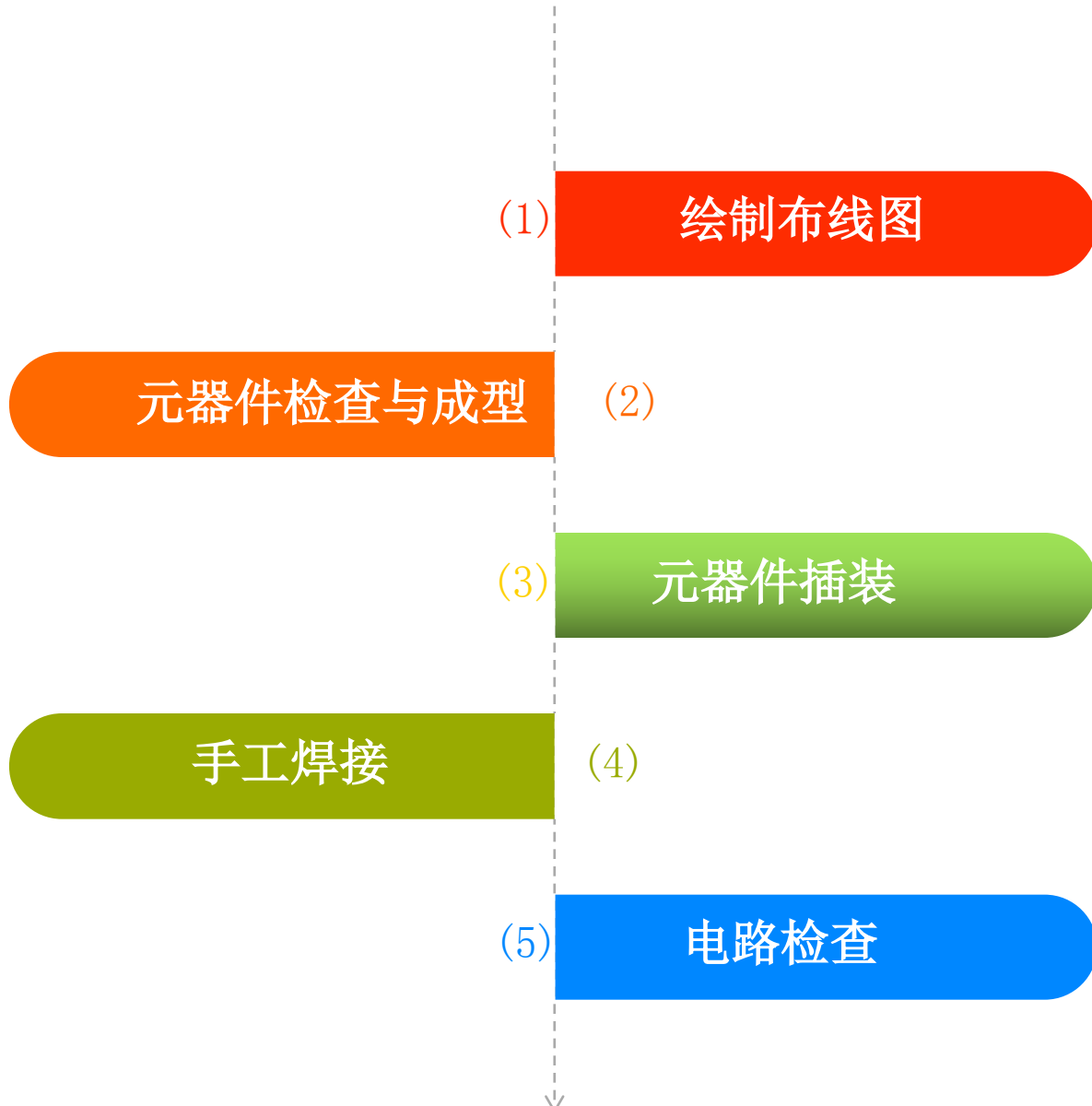
2



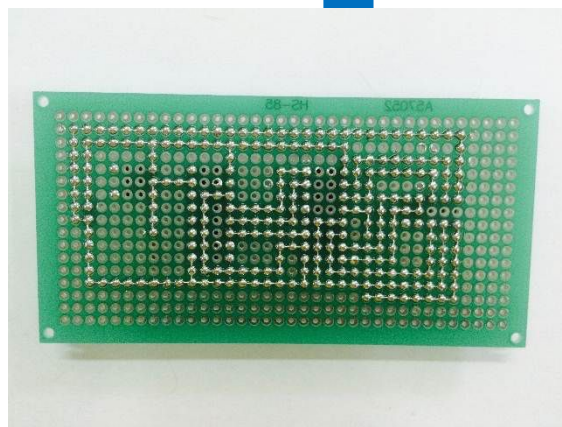
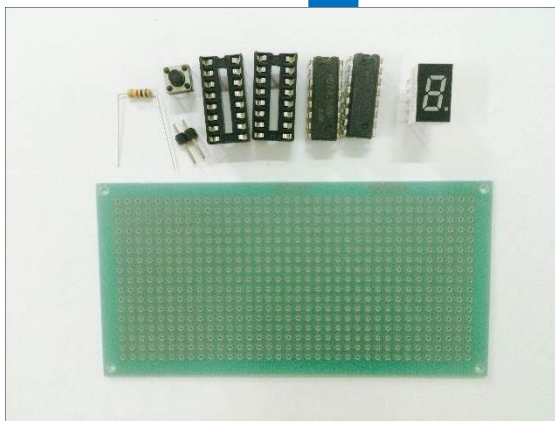
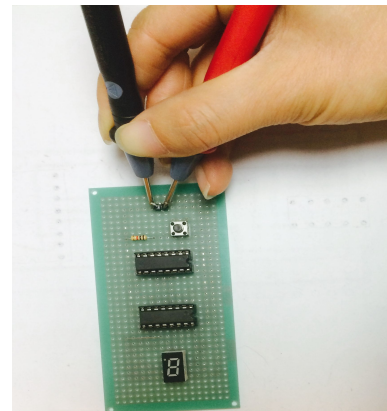
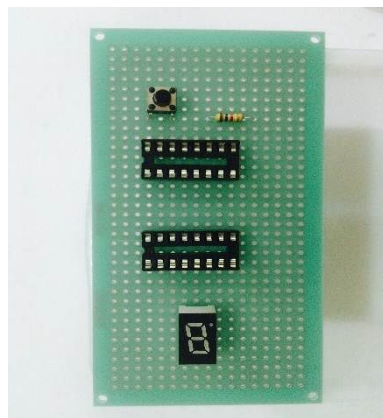
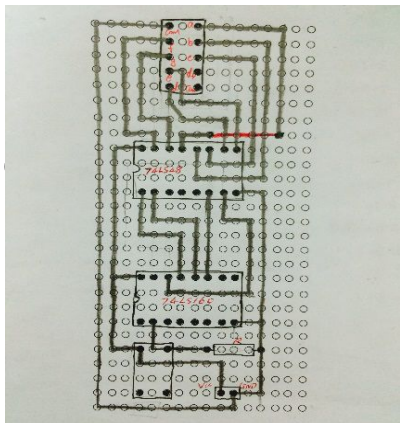
3



2. 安装电路



操作过程





1



2



3

3.测试电路功能

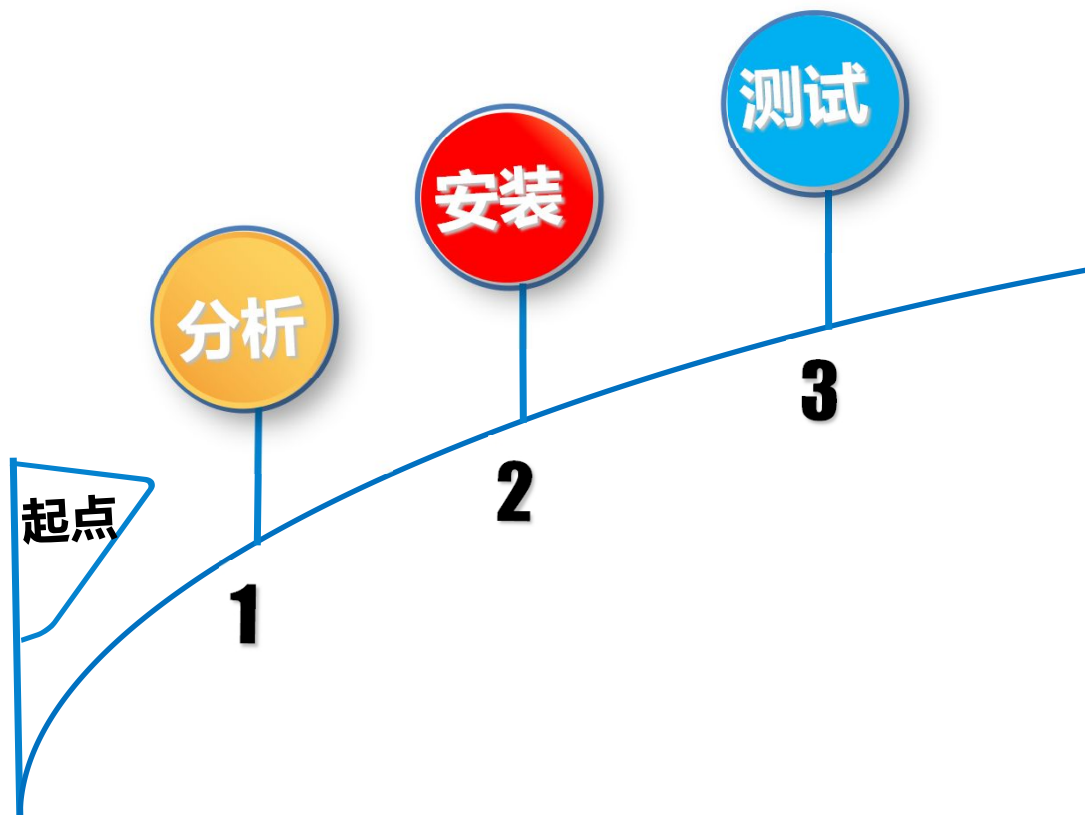
(1) 检查电路连线无误后， V_{CC} 端接通+5V电源。

3.测试电路功能

(2) 在计数器的 CP 端输入单个脉冲，观测数码管的显示结果，并用万用表对74LS48的 $a\sim g$ 引脚电平进行测量，记录在表格中。

CP 端 脉冲个数	a	b	c	d	e	f	g	显示字符
1	0	1	1	0	0	0	0	1
2	1	1	0	1	1	0	1	2
3	1	1	1	1	0	0	1	3
4	0	1	1	0	0	1	1	4
5	1	0	1	1	0	1	1	5
6	0	0	1	1	1	1	1	6
7	1	1	1	0	0	0	0	7
8	1	1	1	1	1	1	1	8
9	1	1	1	0	0	1	1	9

数码显示计数器的制作与测试



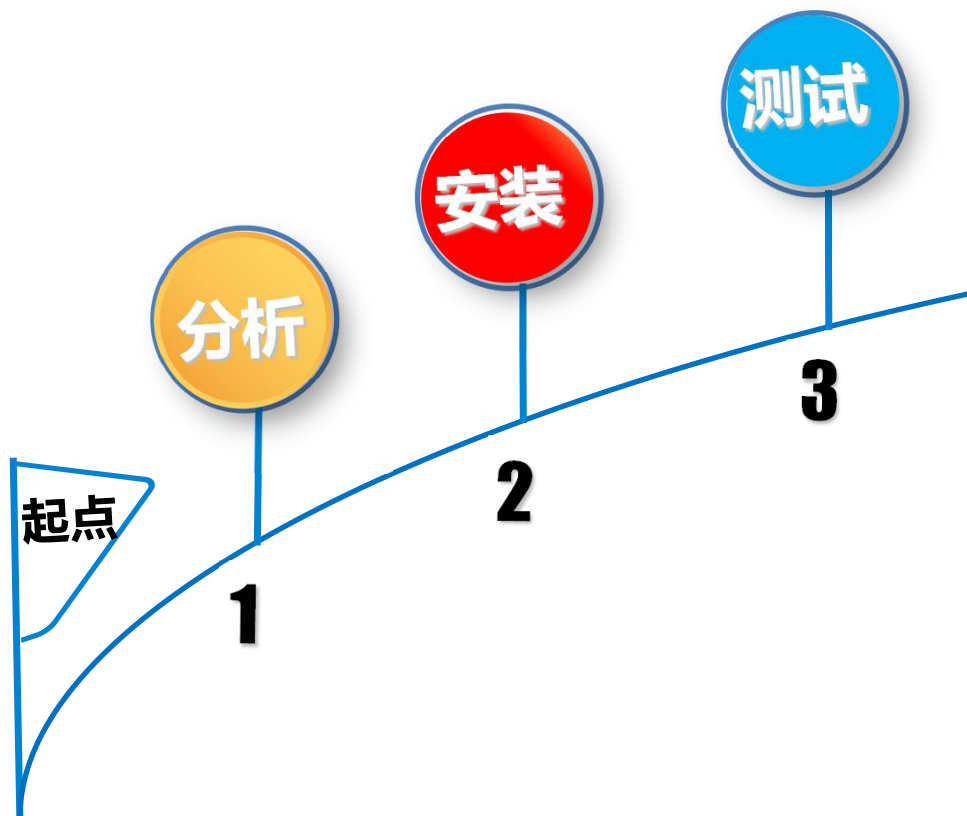
1. 分析电路功能

- (1) 计数器: 74LS160
- (2) 译码器: 74LS48
- (3) 显示器: BS202

2. 安装电路

- (1) 绘制布线图
- (2) 元器件检查与成型
- (3) 元器件插装
- (4) 手工焊接
- (5) 电路检查

数码显示计数器的制作与测试



3. 测试电路功能

CP端 脉冲个数	<i>a</i>	<i>b</i>	<i>c</i>	<i>d</i>	<i>e</i>	<i>f</i>	<i>g</i>	显示字符
1	0	1	1	0	0	0	0	1
2	1	1	0	1	1	0	1	2
3	1	1	1	1	0	0	1	3
4	0	1	1	0	0	1	1	4
5	1	0	1	1	0	1	1	5
6	0	0	1	1	1	1	1	6
7	1	1	1	0	0	0	0	7
8	1	1	1	1	1	1	1	8
9	1	1	1	0	0	1	1	9



谢谢！

