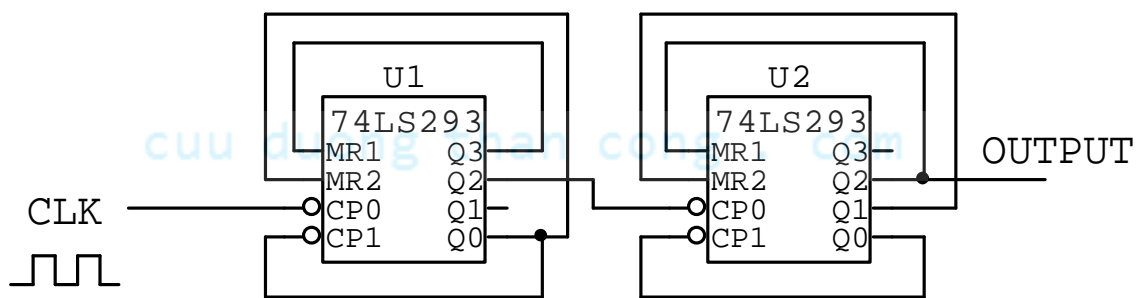


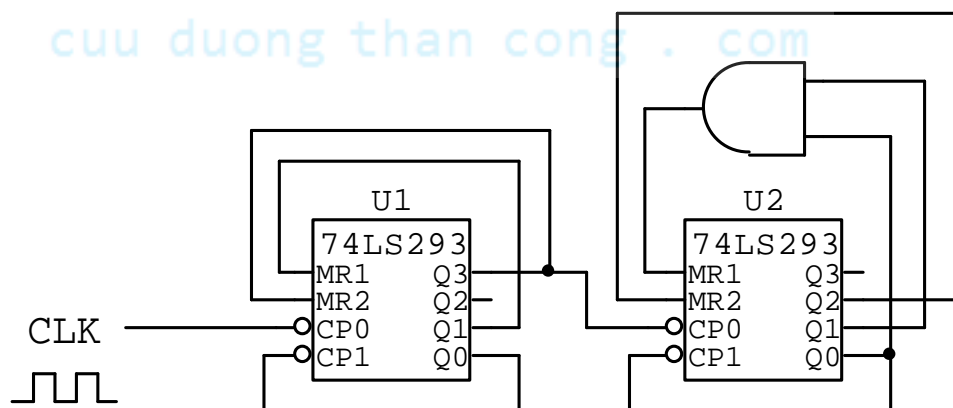
LINH KIẾN MẠCH TUẦN TỰ

Bài tập cơ bản

- Thiết kế bộ đếm lên bất đồng bộ MOD-4 sử dụng J-K Flip-Flop và D Flip-Flop.
- Thiết kế bộ đếm lên bất đồng bộ MOD-12 sử dụng J-K Flip-Flop và D Flip-Flop.
- Thiết kế bộ đếm xuống bất đồng bộ MOD-16 sử dụng J-K Flip-Flop và D Flip-Flop
 - Giả sử bộ đếm đang ở trạng thái 0110, xác định trạng thái của bộ đếm sau 27 chu kỳ xung clock tiếp theo.
- Thiết kế bộ đếm xuống bất đồng bộ MOD-5 sử dụng J-K Flip-Flop và D Flip-Flop.
- Sử dụng J-K Flip-Flop và D Flip-Flop để thiết kế bộ **đếm lên bất đồng bộ** theo thứ tự
 $4 \rightarrow 5 \rightarrow 6 \rightarrow 7 \rightarrow 4 \rightarrow \dots$
- Sử dụng J-K Flip-Flop và D Flip-Flop để thiết kế bộ **đếm xuống bất đồng bộ** theo thứ tự
 $6 \rightarrow 5 \rightarrow 4 \rightarrow 3 \rightarrow 2 \rightarrow 1 \rightarrow 6 \rightarrow \dots$
- Cho mạch đếm sau:



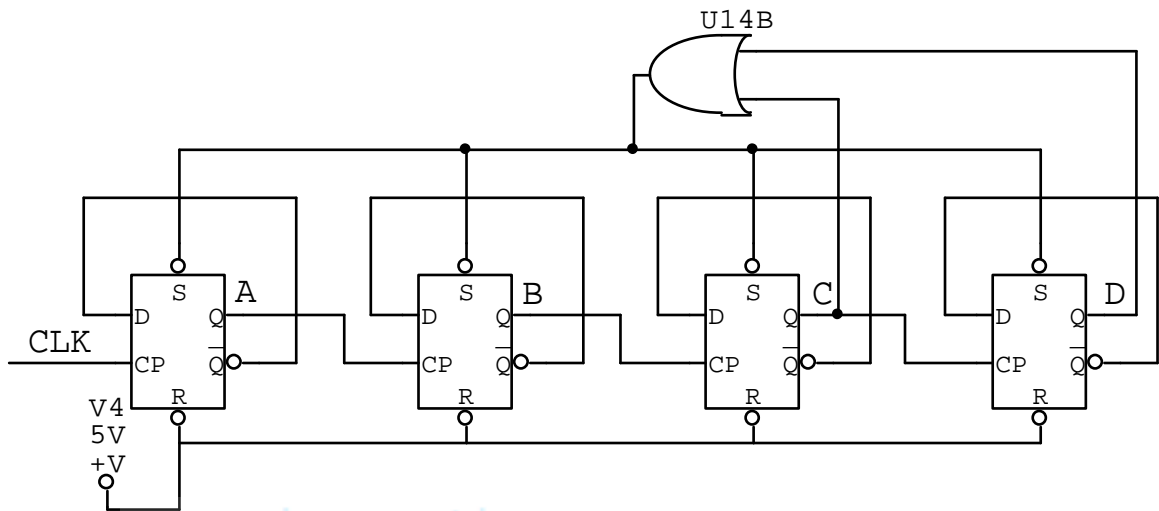
- Đây là bộ đếm MOD bao nhiêu?
 - Tần số của tín hiệu ngõ xuất OUTPUT (Q2 của U2) bằng bao nhiêu lần tín hiệu CLK?
 - Trong các tín hiệu Q3, Q2, Q1, Q0 của U1 và U2, tín hiệu nào bị xung gai?
 - Duty cycle (mức 1) của tín hiệu Q2 của U1?
 - Duty cycle (mức 1) của tín hiệu ngõ xuất OUTPUT (Q2 của U2)?
- Cho sơ đồ mạch đếm sau:



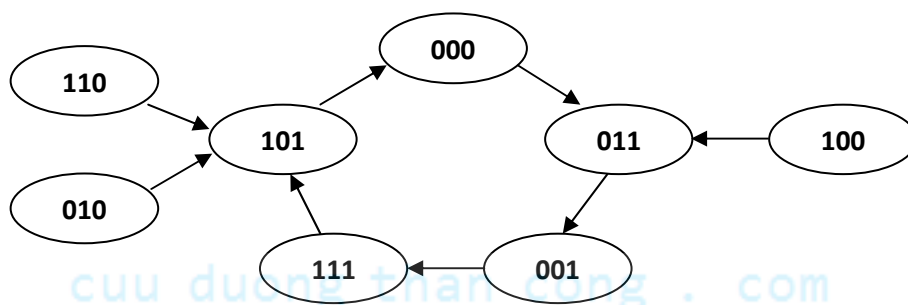
Cho tần số của tín hiệu xung clock $f_{CLK} = 35 \text{ KHz}$

- Đây là bộ đếm MOD bao nhiêu?
- Tần số của tín hiệu ngõ xuất Q3 của U1?
- Tần số của tín hiệu ngõ xuất Q2 của U2?
- Trong các tín hiệu Q3, Q2, Q1, Q0 của U1 và U2, tín hiệu nào bị xung gai?
- Duty cycle của tín hiệu ngõ xuất Q2 của U2 bằng bao nhiêu?

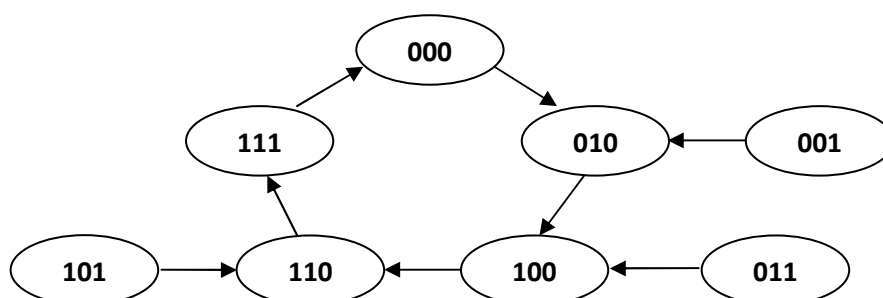
9. Cho sơ đồ mạch đếm sau:



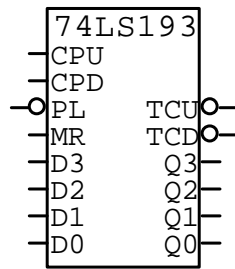
- Đây là bộ đếm MOD bao nhiêu?
 - Trong các tín hiệu ngõ ra của A, B, C, D, tín hiệu nào bị xung gai?
 - Cho biết tần số của tín hiệu xung B bằng bao nhiêu lần tín hiệu xung CLK?
 - Cho biết tần số của tín hiệu xung D bằng bao nhiêu lần tín hiệu xung CLK?
10. Sử dụng J-K Flip-Flop để thiết kế mạch đếm đồng bộ theo sơ đồ chuyển trạng thái sau:



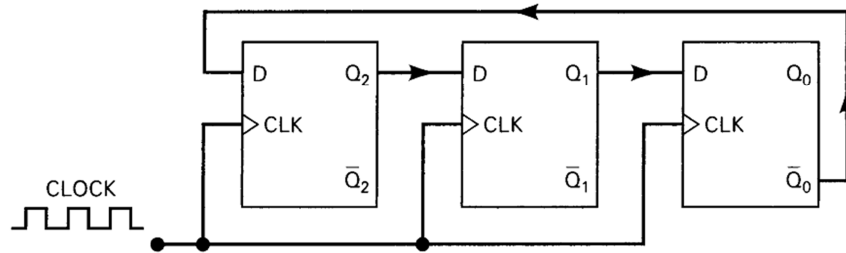
11. Sử dụng D Flip-Flop để thiết kế mạch đếm đồng bộ theo sơ đồ chuyển trạng thái sau:



12. Sử dụng IC 74LS193 và 74LS32 để thiết kế mạch đếm xuống từ 12 \rightarrow 5

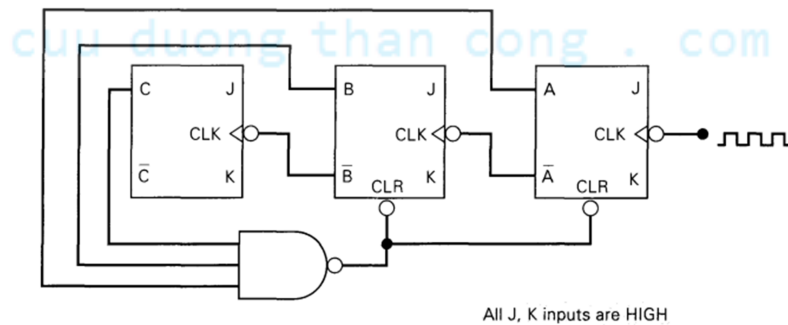


13. Cho sơ đồ mạch đếm sau:



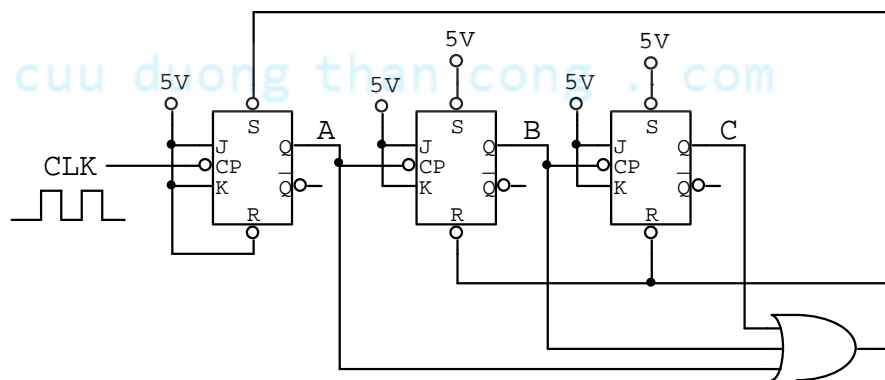
Giả sử trạng thái ban đầu của bộ đếm $Q_2Q_1Q_0 = 000$, xác định chuỗi các trạng thái của bộ đếm trên.

14. Cho sơ đồ mạch đếm sau



Giả sử trạng thái ban đầu của bộ đếm $CBA = 010$, xác định chuỗi các trạng thái của bộ đếm trên.

15. Cho sơ đồ mạch đếm sau:



Giả sử trạng thái ban đầu của bộ đếm $CBA = 010$, xác định chuỗi các trạng thái của bộ đếm trên.