

KIỂM TRA GIỮA KỲ
MÔN KIẾN TRÚC MÁY TÍNH
Ngày 1/4/2015 - Thời gian: 70 phút
Sinh viên được xem tài liệu

Câu 1: Cho giá trị 32 bit: 0x01042015 được lưu từ ô nhớ 0x10010008 đến ô nhớ 0x1001000B theo “big endian”. Giá trị tại ô nhớ 0x1001000A?

- A. 0x04 B. 0x42
C. 0x15 D. 0x20

(Dữ liệu cho câu 2, 3, 4)

Cho đoạn khai báo dữ liệu:

```
.data  
mstr: .asciiz "KTGK"  
.align 2  
res: .half 2015  
val: .word -2
```

Giải sử vùng .data bắt đầu từ địa chỉ 0x10010000

Câu 2: Địa chỉ của nhãn “val”:

- A. 0x10010007
B. 0x10010008
C. 0x1001000A
D. 0x1001000C

Câu 3: Lệnh nào gán địa chỉ của nhãn “mstr” vào thanh ghi \$10:

- A. addi \$10, \$0, 10010000
B. ori \$10, 36
C. lui \$10, 0x1001
D. lui \$10, 0x1000

Câu 4: Thanh ghi \$8 = 0x10010008. Lệnh nào gán giá trị của ký tự “G” trong chuỗi “mstr” vào thanh ghi \$11:

- A. lbu \$11, -5(\$8)
B. lbu \$11, -6(\$8)
C. lbu \$11, 3(\$8)
D. lui \$11, 0x1008

Câu 5: Lệnh nào sau đây khởi tạo thanh ghi \$8 với giá trị 15?

- A. addiu \$8, \$0, E
B. ori \$8, \$0, 0x15
C. addi \$t0, \$8, 15
D. ori \$t0, \$0, 15

Câu 6: Thanh ghi \$7 = 0x10010000. Lệnh nào sau đây bị lỗi?

- A. lbu \$11, 3(\$7)
B. lw \$11, 4(\$7)
C. sll \$7, \$11, 32

D. addiu \$11, \$7, -1

Câu 7: Đây là số 32 bit biểu diễn giá trị 15.625 theo chuẩn IEEE-754?

- A. 0x00015625
B. 0x00150625
C. 0x417A0000
D. 0x01fA0000

Câu 8: Nhóm lệnh nào không thực hiện biểu thức \$t0 = \$t1 * 3, giả sử ban đầu \$t0 = 0?

- A. addu \$t0, \$t1, \$t1
add \$t0, \$t0, \$t1
B. sll \$t0, \$t1, 1
add \$t0, \$t0, \$t1
C. sll \$t0, \$t1, 2
subu \$t0, \$t0, \$t1
D. sll \$t0, \$t1, 2
sra \$t0, \$t0, 1

Câu 9: Đây là mã máy của lệnh “addi \$t2, \$t1, 10”?

- A. 0x212A000A
B. 0x26320010
C. 0x29670010
D. 0x252A000A

Câu 10: Thanh ghi (register) là gì?

- A. Là một phần của bộ xử lý chứa một chuỗi bit
B. Là một phần của hệ điều hành chứa thông tin chương trình nào được chọn để thực thi
C. Là một phần của bộ xử lý thực thi một tác vụ
D. Là ô nhớ của bộ nhớ chính

Câu 11: Bộ xử lý theo kiến trúc nào được sử dụng rộng rãi nhất ngày nay?

- A. MIPS
B. IA-32 (Intel)
C. ARM
D. Hitachi SH

Câu 12: Giả sử \$s1 = 0x01042015 và \$s2 =

0x000FF000. Giá trị thanh ghi \$t1 là bao nhiêu sau khi thực thi lệnh:

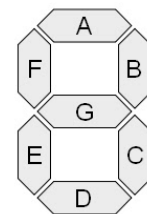
“xor \$t1, \$s1, \$s2”

- A. 0x000FF000
B. 0x010BD015
C. 0x00042000
D. 0x01042015

Câu 13: Xác định giá trị cờ carry và cờ overflow (carry, overflow) khi cộng hai số 4 bit 0xA + 0x6?

- A. (0, 0)
B. (0, 1)
C. (1, 0)
D. (1, 1)

(Dữ liệu cho câu 14, 15, 16, 17, 18) Hai đèn LED 7 đoạn (LEDL, LEDR) được điều khiển bởi một máy tính bộ xử lý MIPS loại “little endian”. Đèn LEDL được ánh xạ vào ô nhớ 1 byte tại địa chỉ 0x10011000; LEDR được ánh xạ vào địa chỉ 0x10011001. Đèn LED 7 đoạn gồm các đoạn A, B, C, D, E, F, G tương ứng bit 0, 1, 2, 3, 4, 5, 6 của byte dữ liệu được ánh xạ. Các đoạn sẽ sáng khi bit dữ liệu tương ứng bằng 1. Vùng “.data” bắt đầu từ địa chỉ 0x10010000



G	F	E	D	C	B	A
7	6	5	4	3	2	1
0						

Chương trình điều khiển hiển thị như sau:

```
.data  
LEDL: .byte 0  
LEDR: .byte 1  
FON1: .byte 0x73, 0x6D
```

```

        .text
la      $t0,FON1
lui     $s0,0x1001
ori     $s0,$s0,0x1000
vitri1 :
addi    $t2,$0,0x4F
sb      $t2,1($s0)
ori     $t2,$t2,0x3F
sb      $t2,0($s0)
vitri2 :
lb      $t1,-2($t0)
addu    $t1,$t0,$t1
lb      $t1,0($t1)
sb      $t1,0($s0)
vitri3 :
lb      $t1,-1($t0)
addu    $t1,$t1,$t0
lb      $t1,0($t1)
sb      $t1,1($s0)

```

Câu 14: Sau khi thực thi đoạn chương trình trên, giá trị thanh ghi \$s0 sẽ là :

- A.** 0x10011000
- B.** 0x1000
- C.** 0x10011001
- D.** 0x1001

Câu 15: Sau khi đoạn chương trình trên chạy đến « **vitri2** », giá trị thanh ghi \$t2 sẽ là:

- A.** 0x10011000
- B.** 0x3F
- C.** 0x10010002
- D.** 0x7F

Câu 16: Sau khi đoạn chương trình trên chạy đến « **vitri2** », LEDL-LEDR sẽ hiển thị:

- A.** 0 - 1
- B.** 4 - 3
- C.** 8 - 3
- D.** 0 - 3

Câu 17: Sau khi đoạn chương trình trên chạy đến « **vitri3** », LEDL-LEDR sẽ hiển thị:

- A.** 0 - P
- B.** P - 1
- C.** 5 - 3
- D.** P - 3

Câu 18: Sau khi thực thi đoạn chương trình trên, LEDL-LEDR sẽ hiển thị:

- A.** 4 - 5
- B.** P - 5

- C.** 5 - 3
- D.** P - 3

(Dữ liệu cho **câu 19, 20, 21**)

Vùng “**.data**” bắt đầu từ địa chỉ 0x10010000. Cho bộ xử lý MIPS loại “**big endian**”, chạy với xung nhịp **1.5GHz** thực thi đoạn chương trình sau:

```

        .data
val:    .word -1,-2,4,0
        .text
lui     $a0,0x1001
ori     $v0,$zero,0
loop:   lb $t1,0($a0)
beq     $t1,$zero,exit
addu    $v0,$v0,$t1
addi    $a0,$a0,1
j       loop
exit:

```

Câu 19: Giá trị của \$v0:

- A.** 1
- B.** -5
- C.** -9
- D.** 2039

Câu 20: Giá trị của \$a0:

- A.** 0x10010004
- B.** 0x10010008
- C.** 0x1001000B
- D.** 0x1001000C

Câu 21: Cho biết lệnh lb cần 4 chu kỳ; lệnh beq, j cần 3 chu kỳ; các lệnh còn lại cần 2 chu kỳ. Thời gian thực thi đoạn chương trình trên:

- A.** 119.33ns
- B.** 82ns
- C.** 77.33ns
- D.** 44.67ns

(Dữ liệu cho **câu 19, 20, 21**) Cho bộ xử lý có tần số hoạt động 2.3GHz thực thi đoạn chương trình P với thông số sau:

Lệnh	Arith	Load/store	Jump/Br
CPI	1	4	3
Số lệnh	5400	460	1200

Câu 22: CPI trung bình của chương trình này:

- A.** 1.54
- B.** 1.17
- C.** 1.35

- D.** 2.07

Câu 23: Thời gian thực thi của chương trình này:

- A.** 4713ns
- B.** 4517ns
- C.** 3069ns
- D.** 3148ns

Câu 24: Thông số MIPS:

- A.** 1704
- B.** 1563
- C.** 1498
- D.** 1111

Câu 25: Bộ xử lý được cải tiến với CPI cho nhóm lệnh Load/Store giảm xuống còn 3 thực thi chương trình trên với cùng tần số hoạt động. Tính speed up của cải tiến này:

- A.** 1.46
- B.** 1.33
- C.** 1.16
- D.** 1.04

-----Hết-----

