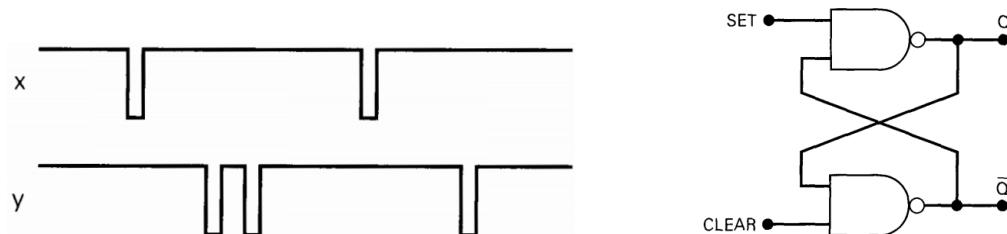


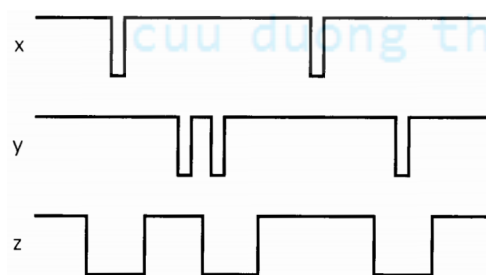
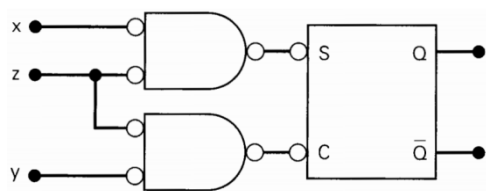
LINH KIẾN MẠCH TUẦN TỰ

Bài tập cơ bản

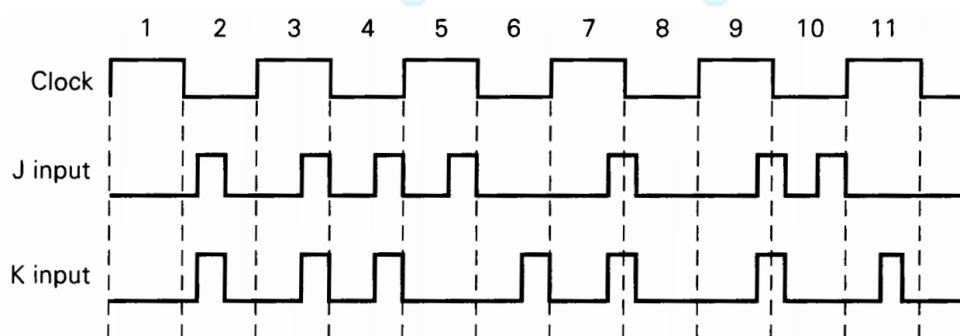
1. Đưa 2 tín hiệu x và y lần lượt vào 2 ngõ nhập SET và CLEAR của 1 NAND latch. Giả sử tín hiệu Q = 0 tại thời điểm ban đầu. Xác định giản đồ xung của Q:



2. Cho sơ đồ mạch dưới đây. Giả sử Q = 0 tại thời điểm ban đầu. Xác định giản đồ xung của ngõ xuất Q

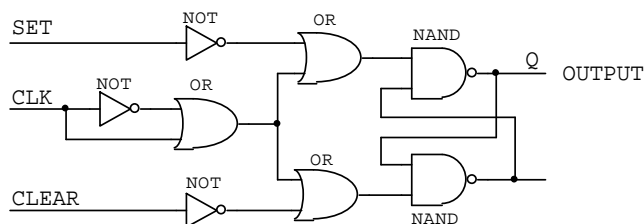


3. Vẽ giản đồ xung cho ngõ xuất Q của J-K Flip-Flop dưới đây:



Q output

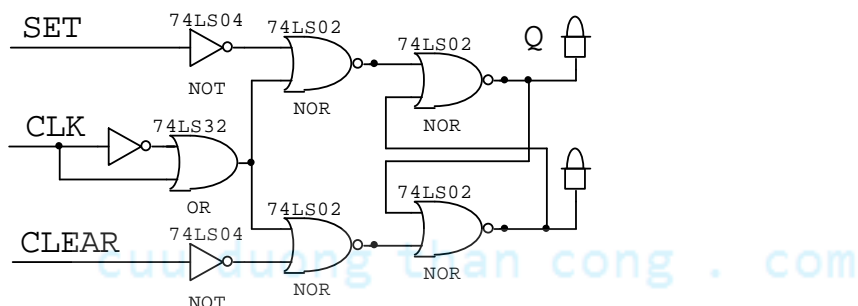
4. Cho sơ đồ mạch sau:



Dựa vào nguyên lý hoạt động của mạch trên, hãy điền đầy đủ vào bảng sự thật dưới đây:

SET	CLR	CLK	Q
0	0		
0	1		
1	0		
1	1		

5. Cho sơ đồ mạch sau:



Dựa vào nguyên lý hoạt động của mạch trên, hãy điền đầy đủ vào bảng sự thật dưới đây:

SET	CLR	CLK	Q
0	0		
0	1		
1	0		
1	1		

6. Hãy vẽ mạch tuần tự tương ứng với bảng sự thật dưới đây:

SET	CLR	CLK	Q
0	0	↓	NC
0	1	↓	1
1	0	↓	0
1	1	↓	Invalid

7. Cho sơ đồ kết nối 2 J-K Flip-Flop như hình vẽ. Xác định tần số của ngõ xuất A và ngõ xuất B biết các tín hiệu J và K của 2 Flip-Flop đều bằng 1.

