4. Ізоляція елементів інтегральних схем

Транзисторні структури та елементи IC, розташовані на одній підкладці, необхідно ізолювати один від одного, а з'єднання здійснювати відповідно до принципової схеми шляхом металевої розв'язки або шляхом використання підкладки.

На рис. 10.8 наведено три способи ізоляції транзисторних біполярних структур.

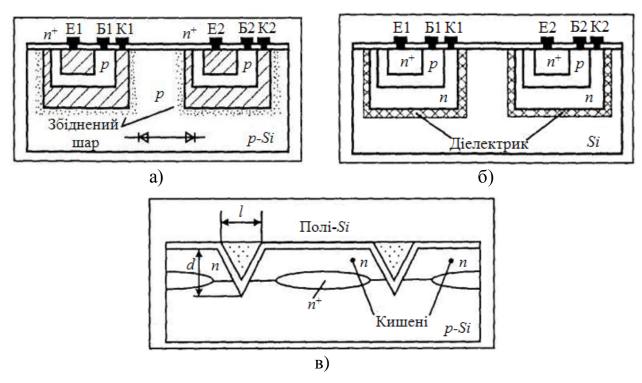


Рис. 10.8. Ізоляція p—n-переходом (a), ізоляція діелектриком (б), комбінована ізоляція (в).

Метод ізоляції оборотнозміщеним р—п-переходом базується на властивості такого переходу мати дуже високий питомий опір при зворотному зміщенні. Ізоляція p-n-переходом ϵ однофазним способом тому, що матеріал по обидві сторони і в межах ізолюючого шару один і той самий.

Ізоляція p—n-переходом по суті зводиться до формування двох зустрічно увімкнених діодів між ізольованими елементами (рис. 10.8, а).

Для того, щоб ізолюючі діоди знаходилися під зворотним зміщенням, на підкладку подають максимальний, негативний потенціал від джерела живлення. Ізоляція p–n-переходом органічно вписується в основний технологічний цикл виробництва кремнієвих ІС. Використовують *ізолюючу дифузію*, *методи потрійної дифузії*, *зутрічної дифузії*. До недоліків цього способу ізоляції слід віднести наявність зворотних струмів в p–n-переходах і наявність бар'єрних ємностей.

Метод ізоляції діелектриком зводиться до створення кишені з діелектрика, в якому розташовується транзисторна структура. Це досконаліший, ніж попередній метод, перш за все через надзвичайно малі струми втрат, які на 3-5 порядків менші зворотних струмів в p-n-переходах.

Збільшуючи товщину діелектрика і вибираючи матеріал з малою діелектричною проникністю, можна зменшити і значення паразитних ємностей. На рис. 10.8, б показаний один із способів ізоляції діелектриком транзисторних структур. Він отримав назву $KB\mathcal{I}$ — кремній в діелектрику. Одним з технологічних процесів повної діелектричної ізоляції є епік-процес, що забезпечує ізоляцію елементів оксидним шаром SiO_2 .

Найбільше розповсюдження отримали процеси, пов'язані із створенням транзисторних структур на діелектричній підкладці — *КНД* — *кремній на діелектричку*. У якості діелектричної підкладки часто використовують сапфір. Такий спосіб ізоляції отримав назву *КНС* — *кремній на сапфірі*. На сапфіровій підкладці вирощується епітаксійний шар кремнію, в якому методом прецизійного травлення формуються кремнієві кишені. Кишені знизу ізольовані сапфіром, збоку і зверху — повітрям. В ізольованих кишенях і розміщуються транзисторні структури, які потім комутуються плівковою металевою розводкою.

Ізоляцію діелектриком відносять до двохфазного способу тому, що використовуються одночасно дві фази — діелектрик і напівпровідник. До недоліків цього способу ізоляції слід віднести необхідність поєднання декількох різнорідних технологічних процесів.

Комбінований метод, при якому поєднуються ізоляція діелектриком і ізоляція p-n-переходом, ϵ найпоширенішим методом ізоляції транзисторних структур. Основним технологічним процесом ϵ ізопланарна технологія, в основі якій лежить локальне окислення тонкого епітаксійного шару кремнію. Результатом цього ϵ утворення кишень, які збоку ізольовані діелектриком, а від підкладок ізолюються p-n-переходом. У таких кишенях і розташовуються транзисторні структури, а також елементи IC.

В ізопланарному процесі для локального прокислення використовуються маски з нітриду кремнію. Цей технологічний процес дозволяє забезпечити велику густину упаковки елементів на кристалі і отримати високі частотні і перехідні характеристики транзисторних структур.

Велике поширення отримав метод *бічної діелектричної ізоляції V-канавками*. У цьому технологічному процесі замість наскрізного прокисления епітаксійного шару використовується локальне анізотропне травлення поверхні кристалу, орієнтованої по площині (100). У цьому випадку травлення відбувається в площині (111) так, що грані (111) сходяться нижче межі епітаксійного шару. Утворені V-подібні канавки заповнюються діоксидом кремнію або полікристалічним кремнієм (рис. 10.8, в). Використовуючи метод реактивного іонного травлення, можна зменшити ширину канавки і перетворити її з V-подібної в U-подібну.

Недоліком такого способу ізоляції ϵ використання площини (100), що пов'язано з підвищеною густиною поверхневих дефектів.

До ізоляції МДН-транзисторних структур і елементів ІС вимоги менш жорсткі через фізичні особливості їх роботи. Ці ж методи ізоляції використовуються і в уніполярних інтегральних схемах.