

# **מבוא להתקני VLSI**

## **עבודת הגשה 3**

**מגישים:**

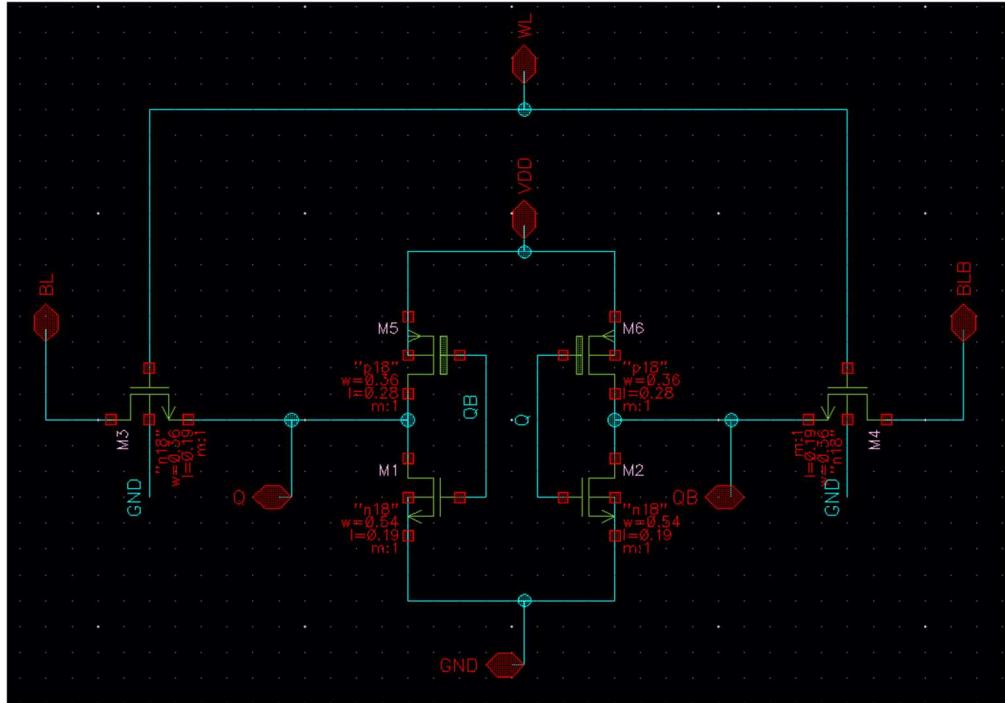


**ולדימיר קוטצקי**

**קובץ מס' 47**

## בנין תא זכרון מבואו 6T SRAM

ראשית בנו סכמה של תא זכרון SRAM 6T בסיסי.



קבענו את גודל הטרנזיסטורים לפי ההוראות שמוגדרות כאשר  $x=0$ ,  $y=2$ .

כך יצא ש:

$$M = \frac{W}{L}$$

$$M_1 = M_2 = \frac{(540 + 5x)nm}{(180 + 5y)nm} = \frac{540nm}{190nm} \approx 2.842$$

$$M_3 = M_4 = \frac{(360 + 5x)nm}{(180 + 5y)nm} = \frac{360nm}{190nm} \approx 1.895$$

$$M_5 = M_6 = \frac{(360 + 5x)nm}{(270 + 5y)nm} = \frac{360nm}{280nm} \approx 1.285$$

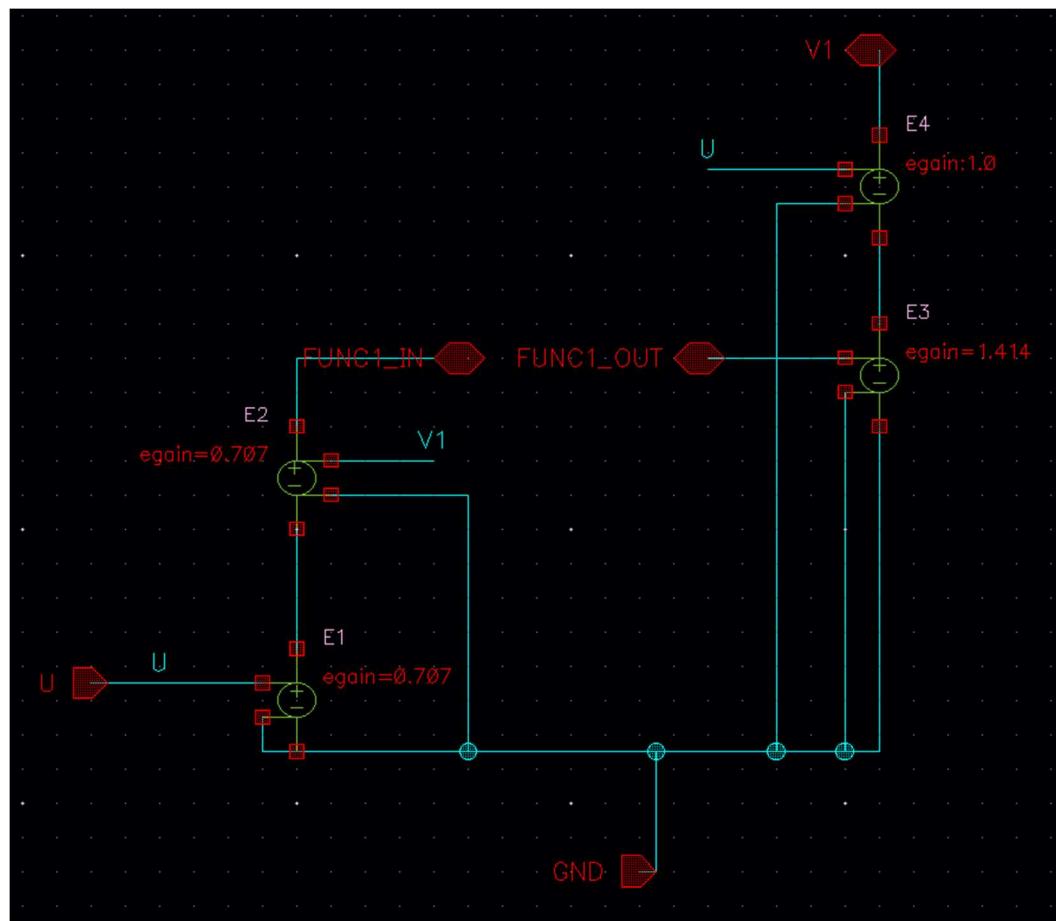
גדלים אלו נקבעו כדי שיחס הגודלים בין הטרנזיסטורים יהיה כזה שיאפשר קרייה וכתיבה מהרכיב.

ראינו בהרצאה שכדי שנקבל קרייה מהרכיב אנחנו רצינו שהמתח יקבל שינוי מכיוון שזאת האינדיקציה שלנו לערך השמור ברכיב, אך לא רצים שהוא ישתנה באופן דרמטי כדי שלא בטעות נהפוך את הערך ברכיב לאחר הקרייה. לכן נרצה שטרנזיסטור הגישה יהיה כמה יותר גדול ביחס

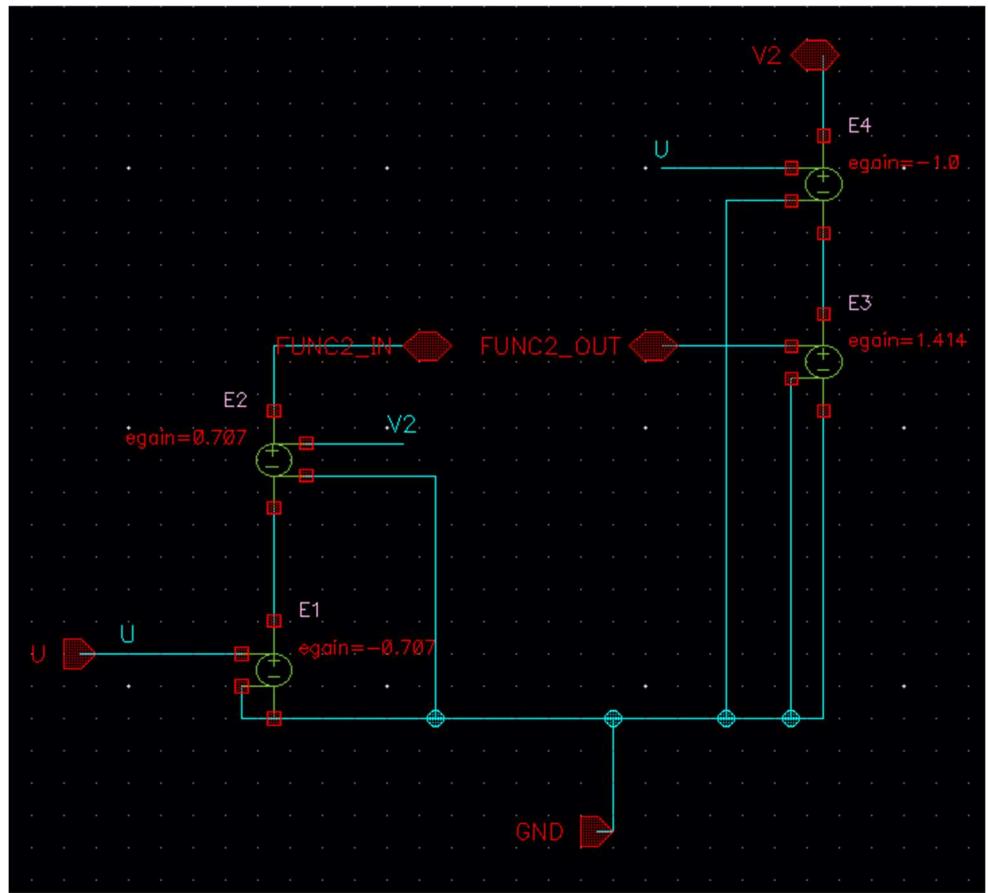
לטרניזיטור ה-PD, וכך המתח ישמר כ שנרצה לקרוא. לעומת זאת במצב של כתיבה אנו חונק מעוניינים שיתבצע שינוי במתוך הרכיב שהייה מספיק גדול כדי להפוך את הערכיהם של מוצאי המהפקים. אך במצב זה נדרש שטרניזיטור ה-PD יהיה כמו שיתר גדול ביחס לטרניזיטור הגישה. כדי לקיים את שני מצבים אלה לוקחים קצת מעל הערך המינימלי שמקיים את התנאי הראשוני וקצת מתחת לערך המקסימלי שמקיים את התנאי השני, וזה בדיק מה שבחרנו מראש.

עתה נידרשו לבנות שני תאים של טרנספורמציות סיבוב אחד בשבייל ה-VTC הרגיל והשני בשבייל במחופר.

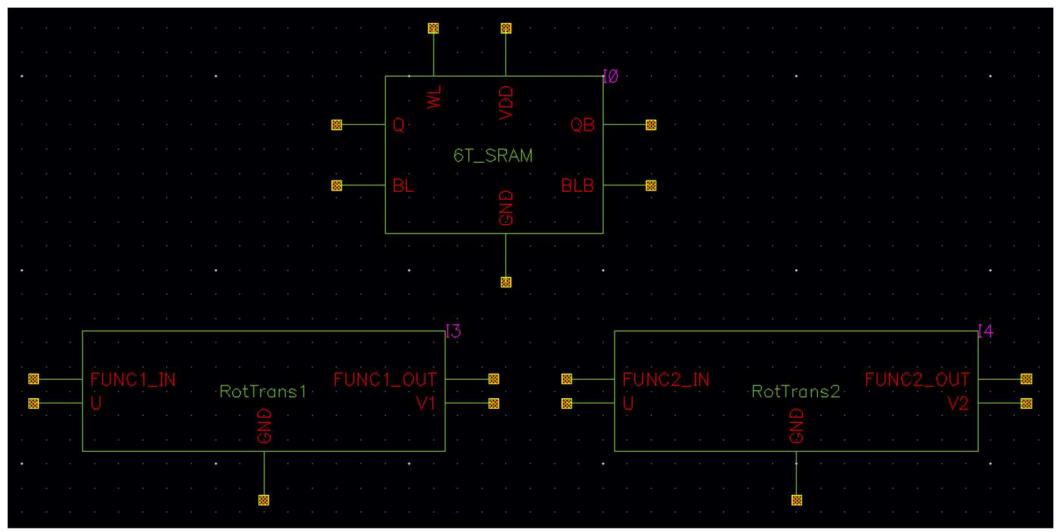
עבור ה-VTC הרגיל:



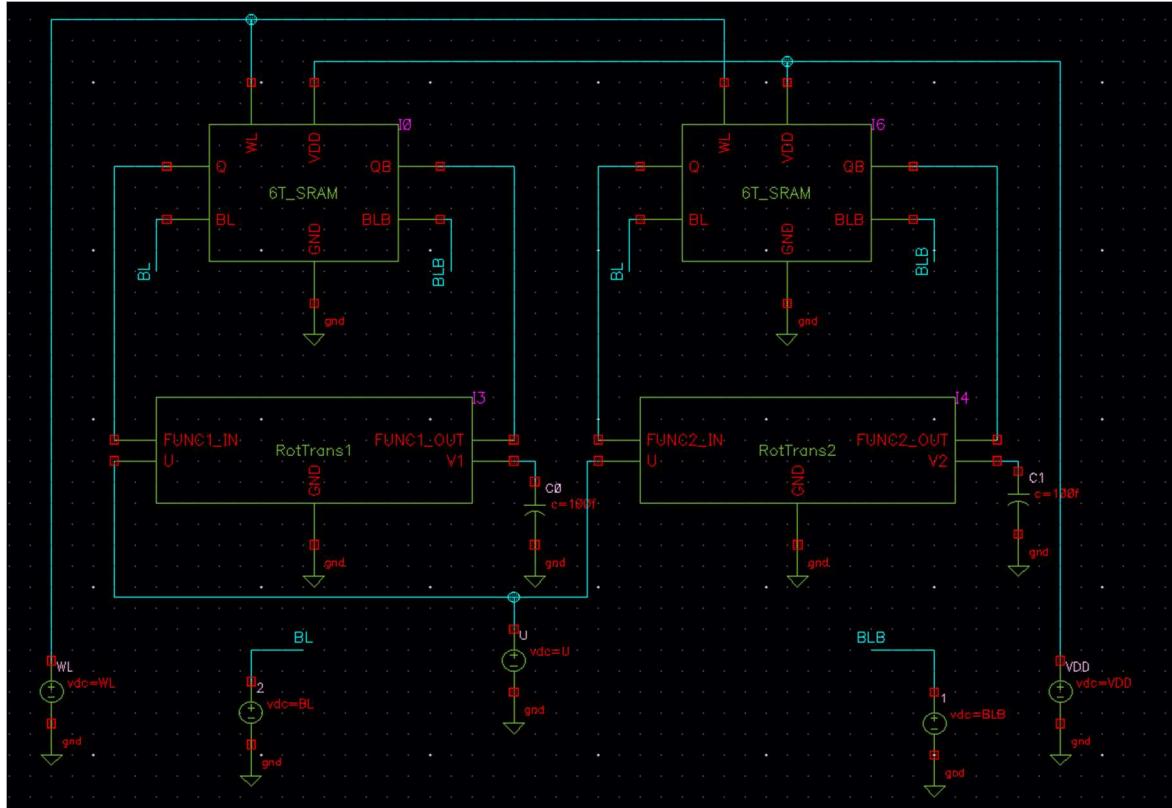
עבור ה-VTC המהופך:



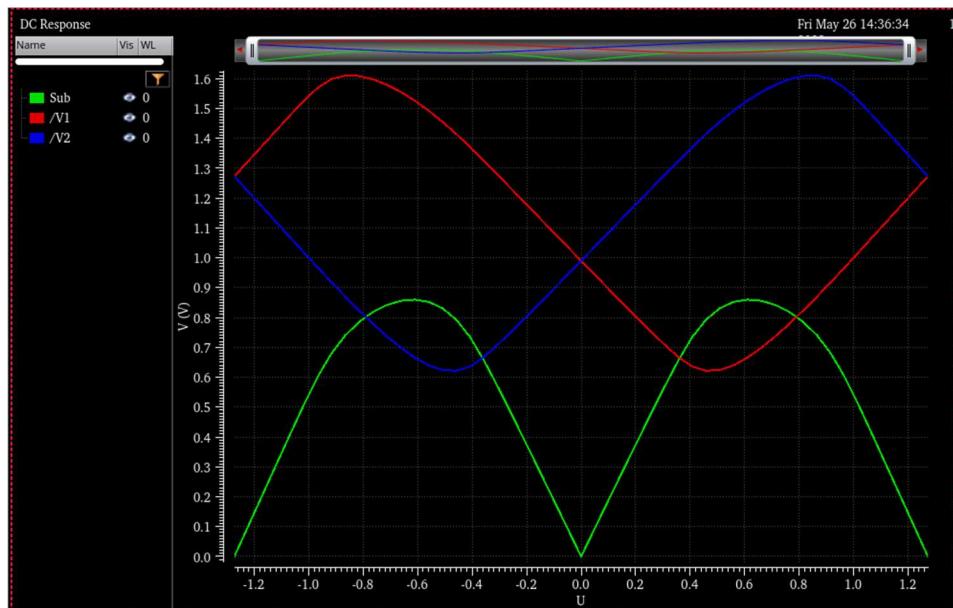
בנוסף עשינו סימבולים לכל הרכיבים שיצרנו:



בשלב זה נציב את שני הטרנספורמציות בטפס בנצח, עם שני תא זיכרון ונריץ סימולציה sweep על הכניסה  $u$ .



נציב  $0=WL$  כדי להיות במצב HOLD ובעזרת הנתונים שנתקבל נחשב את HOLD SNM.  
ה-HOLD SNM מחושב על ידי הריבוע הגדול ביותר שניתן להכניס בין שני גרפי ה-TC-V. לכן נחסר בין הגرافים וכך נמצא את האלכסון הגדול ביותר, נחלק את התוצאה ב- $\sqrt{2}$  ונקבל את HOLD SNM.  
נציג את הגרפים המסתובבים של ה-TC-V שיצאו בסימולציה, ואת גרפ החיסור שלהם.



מציג את החישוב שمبוצע במחשבון התוכנה:

Test	Name	Type	Details	EvalType	Plot	Save	!
Tal_Vova:TB...	V1	signal	/V1	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
Tal_Vova:TB...	V2	signal	/V2	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
Tal_Vova:TB...	Sub	expr	abs((VS("V2") - VS("V1...)	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
Tal_Vova:TB...	r_maximum	expr	ymax(Sub)	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
Tal_Vova:TB...	norm_max	expr	(r_maximum / sqrt(2))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>	

ונציג את התוצאות:

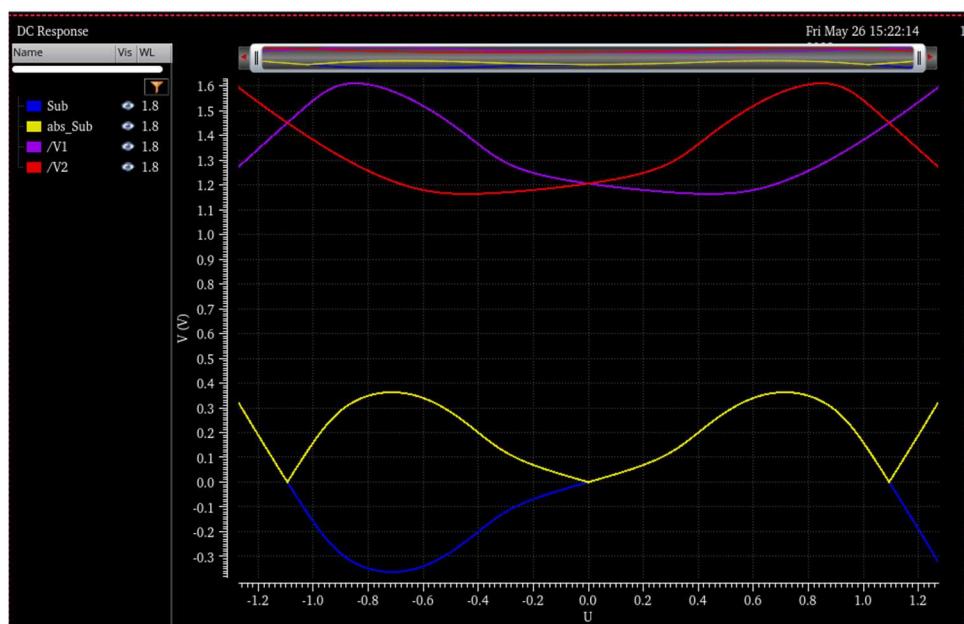
Test	Output	Nominal	Spec
Tal_Vova:TB_SRAM:1	V1		
Tal_Vova:TB_SRAM:1	V2		
Tal_Vova:TB_SRAM:1	Sub		
Tal_Vova:TB_SRAM:1	r_maximum	859.8m	
Tal_Vova:TB_SRAM:1	norm_max	607.9m	

קייםנו ש -  $V_{HOLD} = 607.9 \text{ mV}$ .

כעת נקבע בטעט בנצח' כניסה המתאימות למצב קרייה. כדי לקרוא אנחנו צריכים את WL גבוהה על מנת לפתוח את טרנזיסטורי הגישה. בנוסף אנחנו רוצחים את BL ו-BLB ב-VDD גם מכיוון שבאופן זה נוכל לדעת באיזה צד של תא הジירון יש 0. הצד שבו אנו רואים שינוי במתוח (המתוח ירד מתחת ל-VDD) אנחנו יכולים להבין שקרהנו שם 0. ככלומר אם זה הצד של Q אנחנו יודעים שהערך השמור הוא 0, ואם זה הצד של QB אז הערך השמור הוא 1.

לאחר שקבענו את הערכים המתאימים לקרייה, נחשב את READ NM. נעשה זאת באותה צורה בדיקון כמו שמדדנו את הערך של HOLD NM, ונוסף פה גם בדיקה של שני צידי ה"פרפר" שנוצר מגרפי ה-VTC. מכיוון והרכיב סימטרי לחלווטן נצפה שני הצדדים יקבלו בדיקון את אותו הערך של NM.

מציג את הגרפים המסובבים של ה-VTC שייצאו בסימולציה, ואת גרפ' החיסור שלהם.



מציג את החישוב שمبוצע במחשבון התוכנה:

Test	Name	Type	Details	EvalType	Plot	Save
Tal_Vova:TB...	V1	signal	/V1	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB...	V2	signal	/V2	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB...	Sub	expr	(VS("V2") - VS("V1"))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB...	abs_Sub	expr	abs((VS("V2") - VS("V1...))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB...	abs_sub_max	expr	ymin(abs_Sub)	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB...	norm_max	expr	(abs_sub_max / sqrt(2))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB...	max_sub	expr	ymin(Sub)	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB...	min_sub	expr	ymin(Sub)	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB...	max_r	expr	(max_sub / sqrt(2))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB...	max_l	expr	abs(min_sub / sqrt(2)))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>

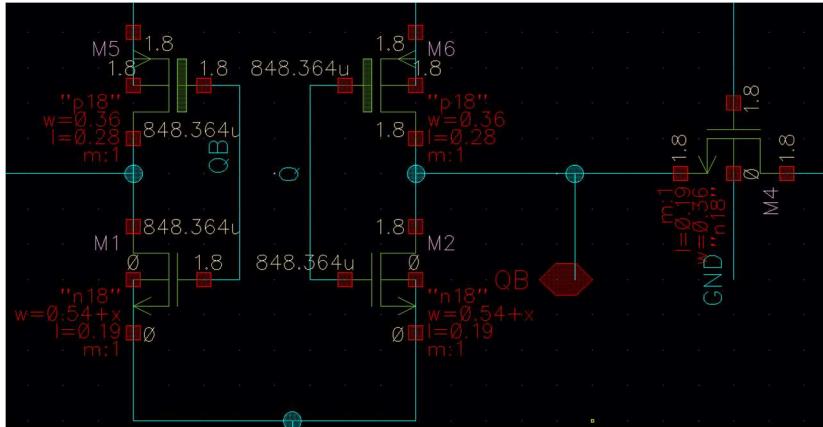
ונציג את התוצאות:

Test	Output	Nominal
Tal_Vova:TB_SRAM:1	V1	
Tal_Vova:TB_SRAM:1	V2	
Tal_Vova:TB_SRAM:1	Sub	
Tal_Vova:TB_SRAM:1	abs_Sub	
Tal_Vova:TB_SRAM:1	abs_sub_max	362.9m
Tal_Vova:TB_SRAM:1	norm_max	256.6m
Tal_Vova:TB_SRAM:1	max_sub	362.9m
Tal_Vova:TB_SRAM:1	min_sub	-362.9m
Tal_Vova:TB_SRAM:1	max_r	256.6m
Tal_Vova:TB_SRAM:1	max_l	256.6m

קיבלונו ש -  $V_{mSNM} = 256.6m$  READ SNM. ערך זה קטן מערךו של SNM HOLD SNM וזה די הגיוני. במדידת ה-HOLD יש לנו את האינטגרטורים שמחזיקים חזק מאוד את הערכים שלהם ומונעים החלפה. לעומת זאת בקריאה אנחנו מוסיפים ערכים חיצוניים של ה-BL וה-BLB שמקרבים את גрафי ה-VTC אחד לשני בקצבות שלהם מה שאומר שבהכרח אנחנו מקטינים את השטח ביניהם בו ניתן להכניס את הריבוע.

אם נרצה להגדיל את ה-READ SNM נצטרך להגדיל את טרנזיסטורי ה-PD לעומת טרנזיסטורי ה-gate. זאת מפני שבקריאה אנחנו רוצים לשנות את הערך רק במעט כדי שלא יתחלף הערך השמור, אך אנחנו רוצים שה-PD יהיה חזק במיוחד לטרנזיסטור ה-gate, וכך לגישה יהיה פחות יכולת לגרום לשינוי גדול בערך הרכיב וכך הערך לא יתהפך. כאשר מגדים רבים תעלת מגדים את M וכן גם את הholecar של הטרנזיסטור. אך גודיל את טרנזיסטורי ה-PD וכן גבטי שילוקו יותר יהיה להם יותר כוח ביחס לטרנזיסטורי ה-holecar שיישארו באותו הגודל.

התבקশנו למצוא גדי טרנזיסטורים כך שגבול הרעש בקריאה יגדל ב- $\Delta V = 150mV$ . קבענו פרמטר  $x$  שיגדל בכל איטרציה ב- $\Delta m = 100$  ויגדל את רוחב התעלת של טרנזיסטורי ה-PD.



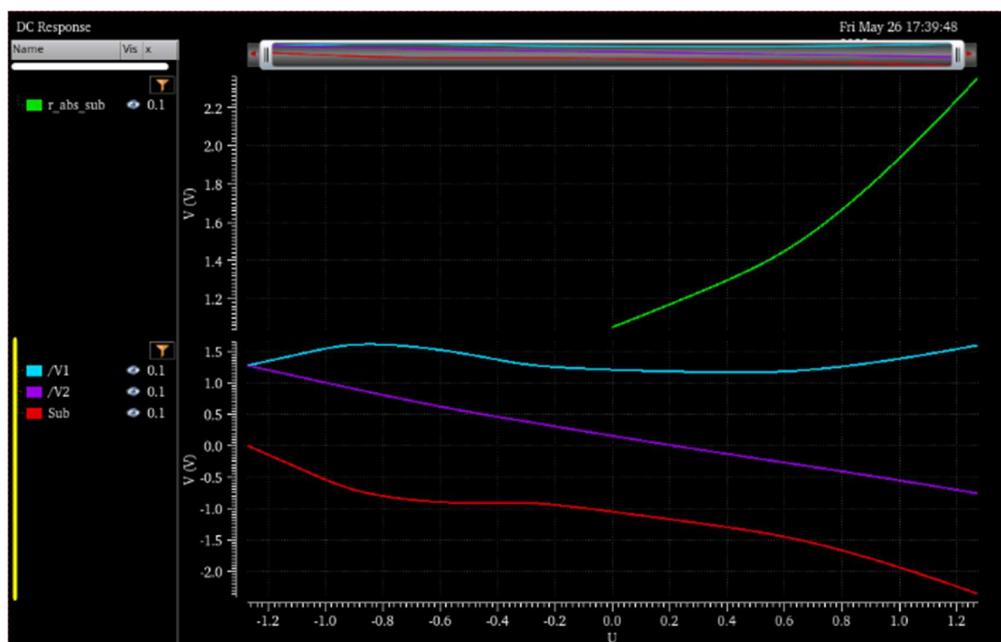
Point	Test	Output	Nominal
Parameters: x=800m			
1	Tal_Vova:TB_SRAM:1	V1	
1	Tal_Vova:TB_SRAM:1	V2	
1	Tal_Vova:TB_SRAM:1	Sub	
1	Tal_Vova:TB_SRAM:1	abs_Sub	
1	Tal_Vova:TB_SRAM:1	abs_sub_max	533.8m
1	Tal_Vova:TB_SRAM:1	norm_max	377.5m
1	Tal_Vova:TB_SRAM:1	max_sub	533.8m
1	Tal_Vova:TB_SRAM:1	min_sub	-533.8m
1	Tal_Vova:TB_SRAM:1	max_r	377.5m
1	Tal_Vova:TB_SRAM:1	max_l	377.5m
Parameters: x=900m			
2	Tal_Vova:TB_SRAM:1	V1	
2	Tal_Vova:TB_SRAM:1	V2	
2	Tal_Vova:TB_SRAM:1	Sub	
2	Tal_Vova:TB_SRAM:1	abs_Sub	
2	Tal_Vova:TB_SRAM:1	abs_sub_max	542.2m
2	Tal_Vova:TB_SRAM:1	norm_max	383.4m
2	Tal_Vova:TB_SRAM:1	max_sub	542.2m
2	Tal_Vova:TB_SRAM:1	min_sub	-542.2m
2	Tal_Vova:TB_SRAM:1	max_r	383.4m
2	Tal_Vova:TB_SRAM:1	max_l	383.4m
Parameters: x=1.1			
3	Tal_Vova:TB_SRAM:1	V1	
3	Tal_Vova:TB_SRAM:1	V2	
3	Tal_Vova:TB_SRAM:1	Sub	
3	Tal_Vova:TB_SRAM:1	abs_Sub	
3	Tal_Vova:TB_SRAM:1	abs_sub_max	549.4m
3	Tal_Vova:TB_SRAM:1	norm_max	388.5m
3	Tal_Vova:TB_SRAM:1	max_sub	549.4m
3	Tal_Vova:TB_SRAM:1	min_sub	-549.4m
3	Tal_Vova:TB_SRAM:1	max_r	388.5m
3	Tal_Vova:TB_SRAM:1	max_l	388.5m
Parameters: x=1.2			
5	Tal_Vova:TB_SRAM:1	V1	
5	Tal_Vova:TB_SRAM:1	V2	
5	Tal_Vova:TB_SRAM:1	Sub	
5	Tal_Vova:TB_SRAM:1	abs_Sub	
5	Tal_Vova:TB_SRAM:1	abs_sub_max	561.2m
5	Tal_Vova:TB_SRAM:1	norm_max	396.8m
5	Tal_Vova:TB_SRAM:1	max_sub	561.2m
5	Tal_Vova:TB_SRAM:1	min_sub	-561.2m
5	Tal_Vova:TB_SRAM:1	max_r	396.8m
5	Tal_Vova:TB_SRAM:1	max_l	396.8m
Parameters: x=1.3			
6	Tal_Vova:TB_SRAM:1	V1	
6	Tal_Vova:TB_SRAM:1	V2	
6	Tal_Vova:TB_SRAM:1	Sub	
6	Tal_Vova:TB_SRAM:1	abs_Sub	
6	Tal_Vova:TB_SRAM:1	abs_sub_max	566m
6	Tal_Vova:TB_SRAM:1	norm_max	400.2m
6	Tal_Vova:TB_SRAM:1	max_sub	566m
6	Tal_Vova:TB_SRAM:1	min_sub	-566m
6	Tal_Vova:TB_SRAM:1	max_r	400.2m
6	Tal_Vova:TB_SRAM:1	max_l	400.2m
Parameters: x=1.4			
7	Tal_Vova:TB_SRAM:1	V1	
7	Tal_Vova:TB_SRAM:1	V2	
7	Tal_Vova:TB_SRAM:1	Sub	
7	Tal_Vova:TB_SRAM:1	abs_Sub	
7	Tal_Vova:TB_SRAM:1	abs_sub_max	570.2m
7	Tal_Vova:TB_SRAM:1	norm_max	403.2m
7	Tal_Vova:TB_SRAM:1	max_sub	570.2m
7	Tal_Vova:TB_SRAM:1	min_sub	-570.2m
7	Tal_Vova:TB_SRAM:1	max_r	403.2m
7	Tal_Vova:TB_SRAM:1	max_l	403.2m
Parameters: x=1.1			
Global Variables			
BL	1.8		
BLB	1.8		
U	0		
VDD	1.8		
WL	1.8		
x	1.5		
to add variable			
Parameters			
to add parameter			
Corners			
Documents			
Run States			

קיבלנו ש- $\Delta m = 1.5\mu m = x$  גורם לעלייה של  $150ms$  כפי שהתקשנו. لكن רוחב התעלת הרצוי של טרנזיסטורי ה-PD על מנת לקיים את התנאי הוא  $\Delta m = 2.04\mu m = W$ .

cut נקבע בטסט בנק' כנויות המתאימות למצב כתיבה. כמו במצב קרייה, לצורך לכתוב אנחנו צריכים את WL גבוהה על מנת לפתוח את טרנזיסטורי הgesha. במקרה זה נרצה את קווי ה-BL וה-BLB הפוכים בערכם (אם האחד ב-0 השני ב-VDD) בהתאם לערך אותו אנחנו רוצים לכתוב, וזאת מכיוון שבמקרה זה אנחנו רוצים לכפota את הערך הרצוי על היזכרון. לעומת לנו ציריים שבמידת הצורך נוכל גם להפוך את הערך השמור בו. כאשר אנחנו לוקחים למשל את BL גובה ו-BLB נמוך אנחנו כתובים 1 לתוך היזכרון כי BL מושך את הצד של Q לעלה בעוד BLB ימושך את הצד של QB למטה ובכך יוכל להפוך את ערכם של מוצאי המהפקים. כדי לכתוב 0 משתמש בערכיהם הפוכים, מאותה סיבה.

בחרנו להציג כתיבה של 0. במצב זה  $V_{BL} = V_{BLB} - 1$ . והוא שcharobs לנו הוא הצד שמאל של ה-VTC. זאת מפני שבקריאה לא מוצר הפרפר כי אין יותר סימטריה בין שני הצדדים ואני לא רוצים "התנגשות" בין גրפי ה-VTC. החישוב של WRITE-SNM הוא על הריבוע הקטן ביותר הנוצר בחלק הימני של הגраф מפני שבמקרה זה אנחנו רוצים חד סטביליות. לעומת לנו כופים על התא להתיצב על הערך הרצוי לנו, ולא רוצים שתהיה לו אופציה להתייצב על הערך הנגדי.

נציג את הגראפים של ה-VTC שהתקבלו:



כפי שציפינו, ניתן לראות שאין במקרה זה צורת "פרפר" ואנו נחשב את WRITE-SNM רק לפיק חלק הימני (הגרף העליון).

נציג את החישוב שמבצע במחשב התוכנה:

Test	Name	Type	Details	EvalType	Plot	Save
Tal_Vova:TB_SRAM:1	V1	signal	/V1	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	V2	signal	/V2	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	Sub	expr	(VS("V2") - VS("V1"))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	abs_Sub	expr	abs((VS("V2") - VS("V1")))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	abs_sub_max	expr	ymax(abs_Sub)	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	norm_max	expr	(abs_sub_max / sqrt(2))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	max_sub	expr	ymax(Sub)	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	min_sub	expr	ymin(Sub)	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	max_r	expr	(max_sub / sqrt(2))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	max_l	expr	abs((min_sub / sqrt(2)))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	r_abs_sub	expr	clip(abs_Sub 0 1.27)	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	min	expr	ymin(r_abs_sub)	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Tal_Vova:TB_SRAM:1	norm_min	expr	(min / sqrt(2))	point	<input checked="" type="checkbox"/>	<input type="checkbox"/>

ונציג את התוצאות:

Test	Output	Nominal	Spec
Tal_Vova:TB_SRAM:1	V1		
Tal_Vova:TB_SRAM:1	V2		
Tal_Vova:TB_SRAM:1	Sub		
Tal_Vova:TB_SRAM:1	abs_Sub		
Tal_Vova:TB_SRAM:1	abs_sub_max	2.354	
Tal_Vova:TB_SRAM:1	norm_max	1.665	
Tal_Vova:TB_SRAM:1	max_sub	-1.2m	
Tal_Vova:TB_SRAM:1	min_sub	-2.354	
Tal_Vova:TB_SRAM:1	max_r	-848.5u	
Tal_Vova:TB_SRAM:1	max_l	1.665	
Tal_Vova:TB_SRAM:1	r_abs_sub		
Tal_Vova:TB_SRAM:1	min	1.052	
Tal_Vova:TB_SRAM:1	norm_min	743.6m	

קיבלנו ש-  $V_{\text{NM}} = 743.6 \text{ m}$

על מנת להגדיל את הערך של ה- WRITE SNM علينا להגדיל את טרנזיסטורי הגישה ביחס לטרנזיסטורי ה-PU. זאת מכיוון שבכטיבה אנחנו רוצים לאילץ את הטרנזיסטור לקבל את הערך החיצוני ולכן אנחנו רוצים שלטרנזיסטורי הגישה יהיה כמו שיותר כח לכפות את המתח החיצוני על המתח ברכיב עד שישתנה. לכן נגדיל את טרנזיסטורי הגישה וכך נגדיל את ההולכה שלהם לעומת טרנזיסטורי ה-PU.

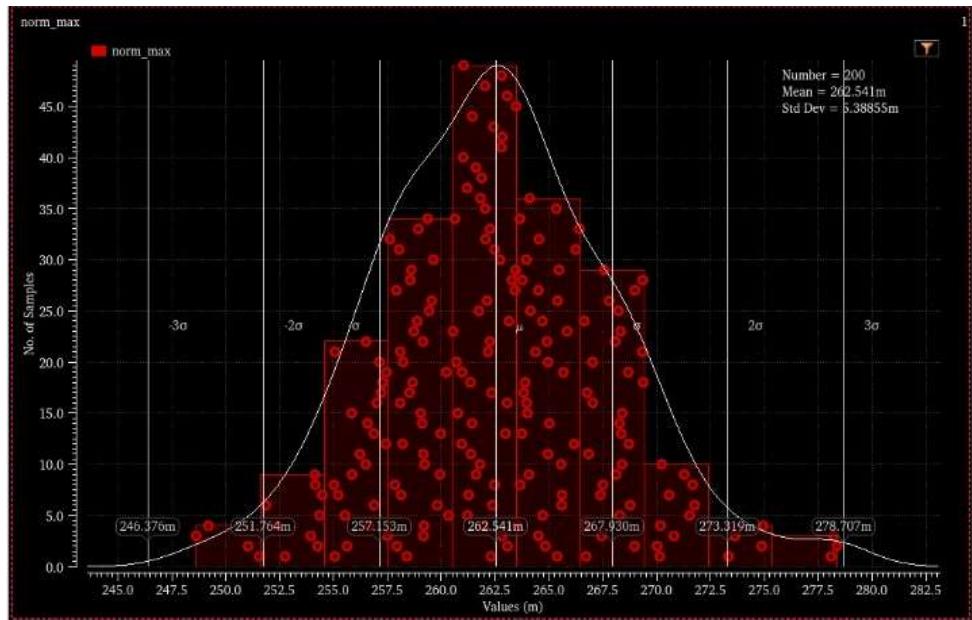
התבקשנו למצוא גדי טרנזיסטורים כך שהגבול הרעש בכטיבה יגדל ב-  $V_{\text{NM}} = 150 \text{ m}$ . קבענו פרמטר  $x$  שיגדל בכל איטרציה ב-  $nm = 100$  ויגדל את רוחב התעלה של טרנזיסטורי הגישה.

Point	Test	Output	Nominal	Spec	Point	Test	Output	Nominal	Spec	Weight	Pass/Fail
Parameters: $x=100m$											
1	Tal_Vova:TB_SRAM:1	V1			7	Tal_Vova:TB_SRAM:1	min	1.253			
1	Tal_Vova:TB_SRAM:1	V2			7	Tal_Vova:TB_SRAM:1	norm_min	885.9m			
1	Tal_Vova:TB_SRAM:1	Sub			8	Tal_Vova:TB_SRAM:1	V1				
1	Tal_Vova:TB_SRAM:1	abs_Sub			8	Tal_Vova:TB_SRAM:1	V2				
1	Tal_Vova:TB_SRAM:1	abs_sub_max	2.513		8	Tal_Vova:TB_SRAM:1	Sub				
1	Tal_Vova:TB_SRAM:1	norm_max	1.777		8	Tal_Vova:TB_SRAM:1	abs_Sub				
1	Tal_Vova:TB_SRAM:1	max_sub	-1.2m		8	Tal_Vova:TB_SRAM:1	abs_sub_max	3.069			
1	Tal_Vova:TB_SRAM:1	min_sub	-2.513		8	Tal_Vova:TB_SRAM:1	norm_max	2.17			
1	Tal_Vova:TB_SRAM:1	max_r	-848.5u		8	Tal_Vova:TB_SRAM:1	max_sub	-1.2m			
1	Tal_Vova:TB_SRAM:1	max_l	1.777		8	Tal_Vova:TB_SRAM:1	min_sub	-3.069			
1	Tal_Vova:TB_SRAM:1	r_abs_sub			8	Tal_Vova:TB_SRAM:1	max_r	-848.5u			
1	Tal_Vova:TB_SRAM:1	min	1.095		8	Tal_Vova:TB_SRAM:1	max_l	2.17			
1	Tal_Vova:TB_SRAM:1	norm_min	774.4m		8	Tal_Vova:TB_SRAM:1	r_abs_sub				
Parameters: $x=200m$											
2	Tal_Vova:TB_SRAM:1	V1			8	Tal_Vova:TB_SRAM:1	min	1.267			
2	Tal_Vova:TB_SRAM:1	V2			8	Tal_Vova:TB_SRAM:1	norm_min	896.1m			
2	Tal_Vova:TB_SRAM:1	Sub			9	Tal_Vova:TB_SRAM:1	V1				
2	Tal_Vova:TB_SRAM:1	abs_Sub			9	Tal_Vova:TB_SRAM:1	V2				
2	Tal_Vova:TB_SRAM:1	abs_sub_max	2.641		9	Tal_Vova:TB_SRAM:1	Sub				
2	Tal_Vova:TB_SRAM:1	norm_max	1.867		9	Tal_Vova:TB_SRAM:1	abs_Sub				
2	Tal_Vova:TB_SRAM:1	max_sub	-1.2m		9	Tal_Vova:TB_SRAM:1	abs_sub_max	3.115			
2	Tal_Vova:TB_SRAM:1	min_sub	-2.641		9	Tal_Vova:TB_SRAM:1	norm_max	2.202			
2	Tal_Vova:TB_SRAM:1	max_r	-848.5u		9	Tal_Vova:TB_SRAM:1	max_sub	-1.2m			
2	Tal_Vova:TB_SRAM:1	max_l	1.867		9	Tal_Vova:TB_SRAM:1	min_sub	-3.115			
2	Tal_Vova:TB_SRAM:1	r_abs_sub			9	Tal_Vova:TB_SRAM:1	max_r	-848.5u			
2	Tal_Vova:TB_SRAM:1	min	1.134		9	Tal_Vova:TB_SRAM:1	max_l	2.202			
2	Tal_Vova:TB_SRAM:1	norm_min	801.9m		9	Tal_Vova:TB_SRAM:1	r_abs_sub				
Parameters: $x=300m$											
3	Tal_Vova:TB_SRAM:1	V1			9	Tal_Vova:TB_SRAM:1	min	1.282			
3	Tal_Vova:TB_SRAM:1	V2			9	Tal_Vova:TB_SRAM:1	norm_min	906.8m			
3	Tal_Vova:TB_SRAM:1	Sub			10	Tal_Vova:TB_SRAM:1	V1				
3	Tal_Vova:TB_SRAM:1	abs_Sub			10	Tal_Vova:TB_SRAM:1	V2				
3	Tal_Vova:TB_SRAM:1	abs_sub_max	2.747		10	Tal_Vova:TB_SRAM:1	Sub				
3	Tal_Vova:TB_SRAM:1	norm_max	1.942		10	Tal_Vova:TB_SRAM:1	abs_Sub				
3	Tal_Vova:TB_SRAM:1	max_sub	-1.2m		10	Tal_Vova:TB_SRAM:1	abs_sub_max	3.157			
3	Tal_Vova:TB_SRAM:1	min_sub	-2.747		10	Tal_Vova:TB_SRAM:1	norm_max	2.233			
3	Tal_Vova:TB_SRAM:1	max_r	-848.5u		10	Tal_Vova:TB_SRAM:1	max_sub	-1.2m			
3	Tal_Vova:TB_SRAM:1	max_l	1.942		10	Tal_Vova:TB_SRAM:1	min_sub	-3.157			
3	Tal_Vova:TB_SRAM:1	r_abs_sub			10	Tal_Vova:TB_SRAM:1	max_r	-848.5u			

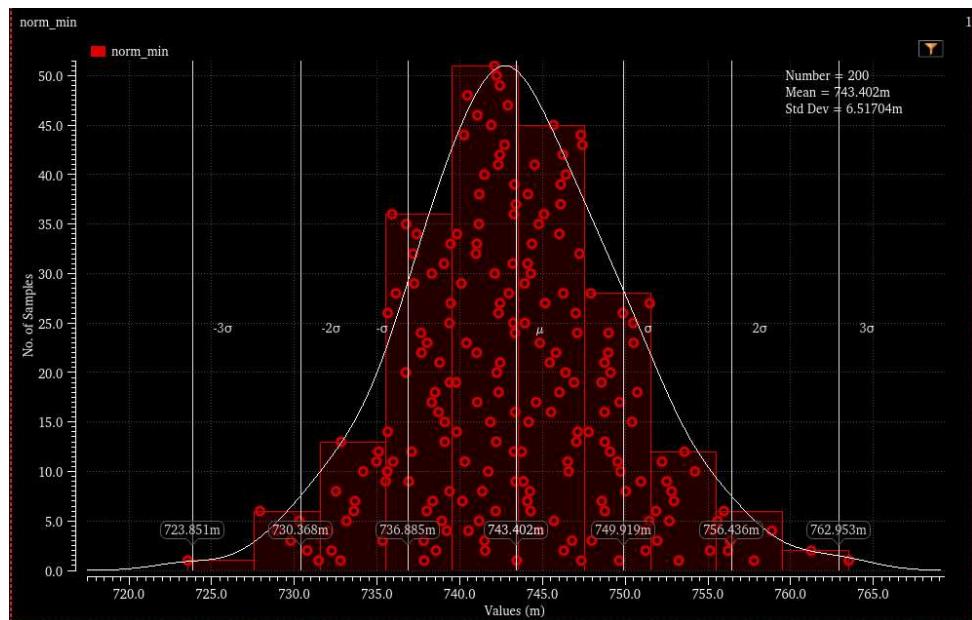
קיבלנו ש-  $W = 0.8 \mu\text{m} = 150 \text{ m}$  כפוי שהתקבשנו. לכן רוחב התעלה הרצוי של טרנזיסטורי הגישה על מנת לקיים את התנאי הוא  $W = 360 \text{ nm} + 800 \text{ nm} = 1.16 \mu\text{m}$ .

מבצע הרצה של מונטה קרלו עם 200 דגימות, ונציג היסטוגרמה + פונקציית צפיפות הסתברות של  
.SNM WRITE - I SNM READ

:SNM READ

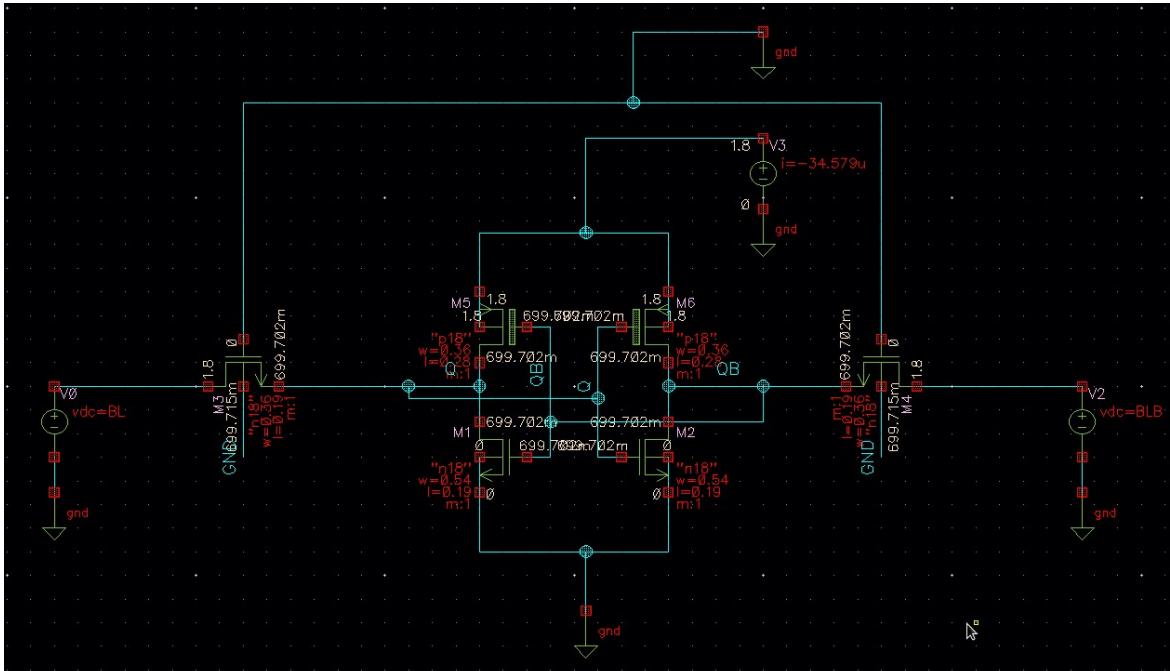


:SNM WRITE



## מדידת הספקים של תא הזיכרון

התבקשנו למדוד את זרמי הזרילה של תא הזיכרון. זרמי זיליגה יקרו במצב HOLD, כאשר טרנזיסטורי הגישה סוגרים אך יש עליהם מתח גבוה ב- $V_{DS}$ . לכן נכוון את BL ו-BLB להיות ב-1 לוגי שיצור מתח  $V_{DS}$  גבוה, ו-WL יהיה ב-0 לוגי על מנת לסגור את טרנזיסטורי הגישה, ובמצב זה נמדד את הזרמים על הטרנזיסטורים.



זרם הזרילה הכלול הוא הזרם שיוצא דרך הספק במצב HOLD. לכן ניתן לראות שזרם הזרילה ברכיב שבנינו הוא בערך  $A\mu m^2$  34.579 לכל תא. כדי לחשב מה יהיה ההספק הסטטי בתא בגודל של 1MB יש להכפיל את הזרם שהתקבל בתא אחד, בכמות התאים הדרושים לבניית זיכרון בגודל זה, כפול מתח VDD בו משתמשים בכל תא.

$I = 2^{20} \cdot 1M = 2^{20} \cdot 1Byte = 8bit$

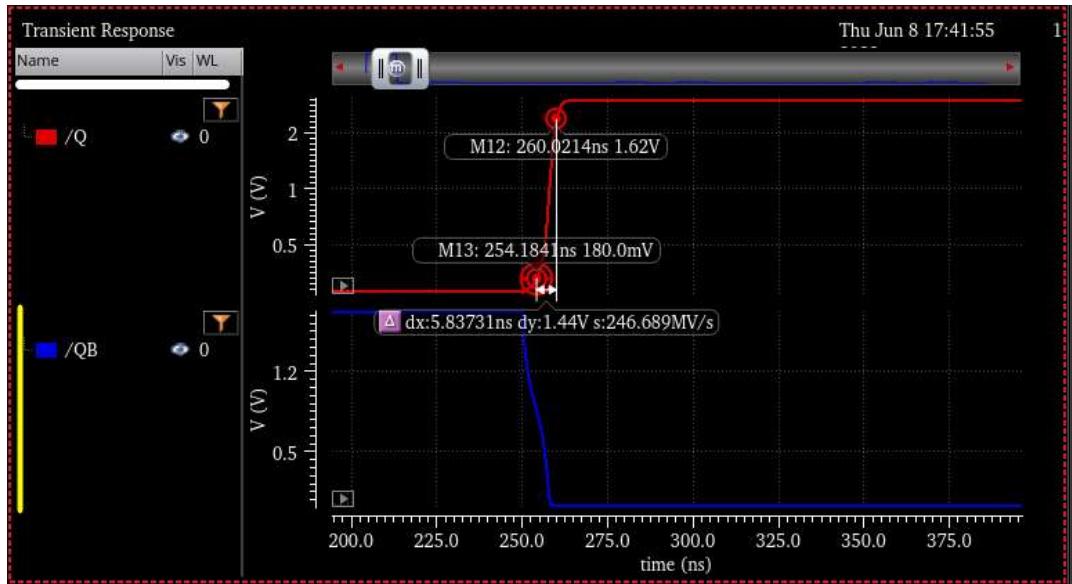
$$P_{static} = 1M \cdot 8bit \cdot 2^{20} \cdot 34.579 \mu A \approx 290.07W$$

כלומר ההספק הסטטי בזיכרון זיכרון יהיה בערך W290.07.

כעת נמדד את זמן הכתיבה של התא.

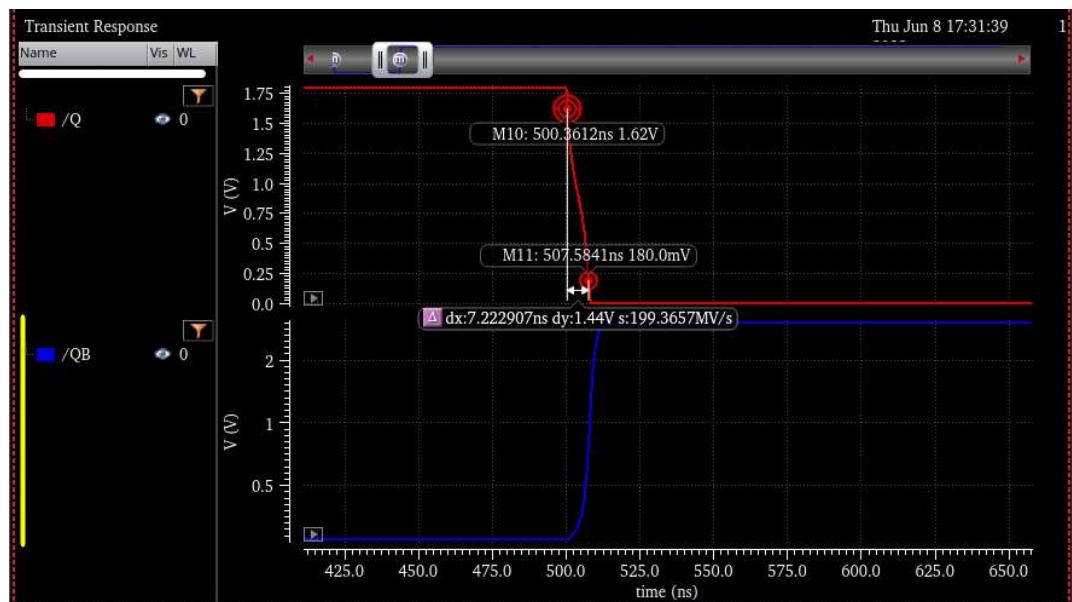
נמדד פעם אחת כתיבה של 0 ופעם אחת כתיבה של 1, כשהדרך בה נמדד היא לבדוק את הזמן שעובר מהרגע ש-Q הגיע ל-0.1VDD עד לרגע ש-Q התיצב על 0.9VDD בכתיבה של 1, והפוך בכתיבה של 0.

כתיבה של 1 :



זמן הכתיבה של 1 הוא  $t = 5.83731\text{ns}$

כתיבה של 0 :



זמן הכתיבה של 0 הוא  $t=7.222907\text{ns}$

נחשב את ההספק הדינامي .

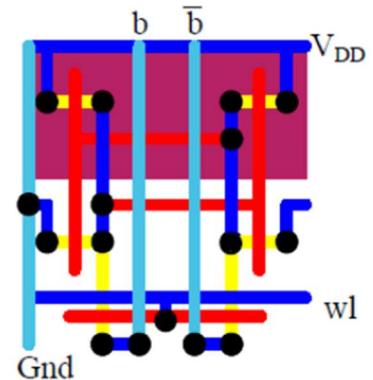
כדי לחשב את ההספק הדינامي יש לבדוק כמה הספק נידרש על מנת לכתוב 1 לתא (בגלל סימטריה זה יהיה בדיקן כמו לבדוק כתיבה של 0). לכן סיפקנו ל-BL ערך קבוע של 1 לוגי ואת BLB קבוענו

כנדרגה שיורדת מ-1 לוגי ל-0 לוגי והשתמשנו בפונקציית המחשבון ()OP כדי לחשב הספק דינامي ממוצע הנוצר מהתא.  $P_{dynamic} = -84.59\text{nW}$

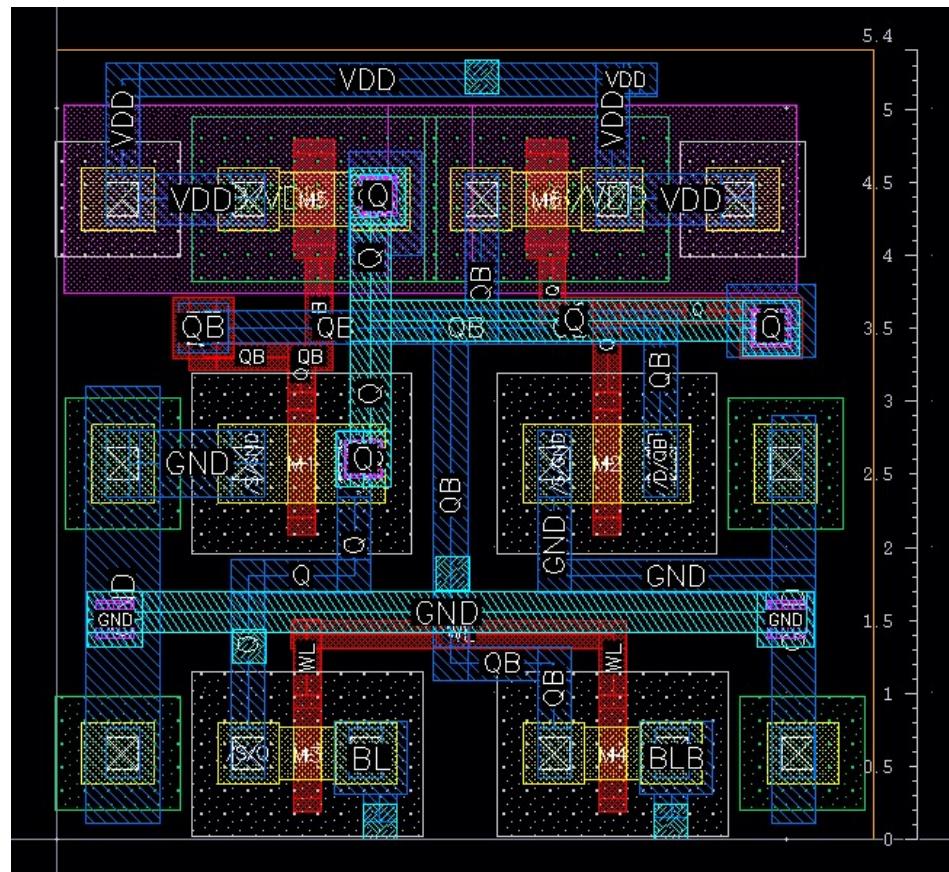
Test	Output	Nominal
Tal_Vova:SRAM:1	/Q	
Tal_Vova:SRAM:1	/QB	
Tal_Vova:SRAM:1	WL+VDD	-84.59n

## בנייה layout לתא זיכרון בודד

בנייה layout לתא SRAM 6T בעזרת האיר שקיבלנו בגוף העבודה.



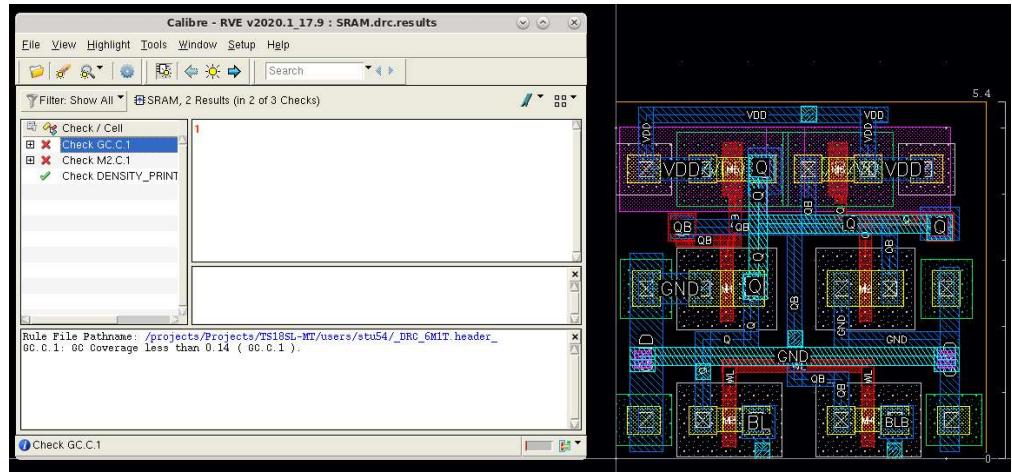
נשים לב שאנו לא חורגים מהגדלים המותרים לתא ( $5.4\mu m \times 5.4\mu m$ ).



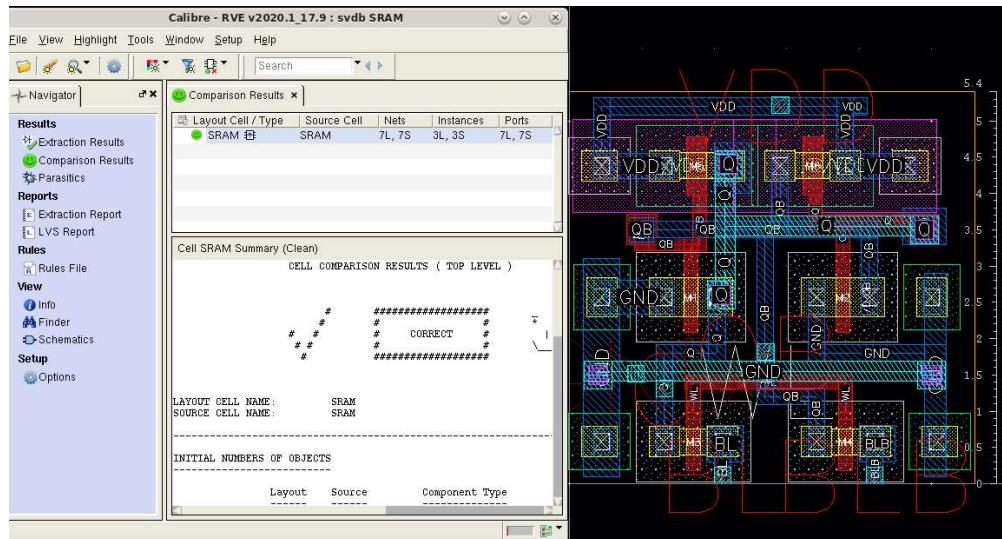
ניתן לראות על ידי הסרגל שאנו לא חורגים מגודל התא.

## cut נעביר בדיקות DRC ,LVS ,PEX

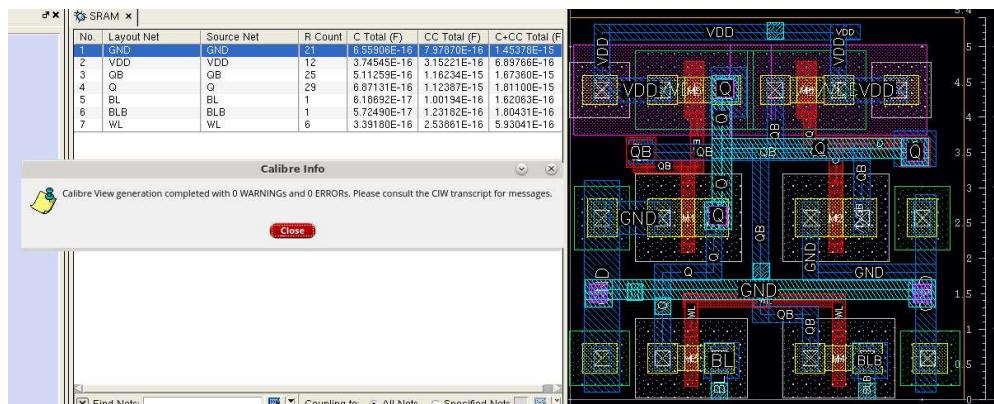
:DRC



:LVS



:PEX



ניצלנו את גודל התא במלואו ולקן קיבלנו תא בגודל  $5.4\mu m \times 5.4\mu m$ .

לאחר שביצענו PEX נחשב מחדש את ערכי ה-SNR בכל אחד מהמצבים כפ' שעשינו בסעיפים הקודמים אלא שעכšíו נוסף פרזיטיקות. החישובים נישארו אותם חישובים ולקן לא נציג אותם שוב.

:SNM HOLD

Test	Output	Nominal	
Tal_Vova:TB_SRAM:1	V1		
Tal_Vova:TB_SRAM:1	V2		
Tal_Vova:TB_SRAM:1	Sub		
Tal_Vova:TB_SRAM:1	abs_Sub		
Tal_Vova:TB_SRAM:1	abs_sub_max	860.7m	
Tal_Vova:TB_SRAM:1	norm_max	608.6m	
Tal_Vova:TB_SRAM:1	max_sub	860.7m	
Tal_Vova:TB_SRAM:1	min_sub	-860.7m	
Tal_Vova:TB_SRAM:1	max_r	608.6m	
Tal_Vova:TB_SRAM:1	max_l	608.6m	
Tal_Vova:TB_SRAM:1	r_abs_sub		
Tal_Vova:TB_SRAM:1	min	111a	
Tal_Vova:TB_SRAM:1	norm_min	78.5a	

607.9m

:SNM READ

Test	Output	Nominal	
Tal_Vova:TB_SRAM:1	V1		
Tal_Vova:TB_SRAM:1	V2		
Tal_Vova:TB_SRAM:1	Sub		
Tal_Vova:TB_SRAM:1	abs_Sub		
Tal_Vova:TB_SRAM:1	abs_sub_max	363.3m	
Tal_Vova:TB_SRAM:1	norm_max	256.9m	
Tal_Vova:TB_SRAM:1	max_sub	363.3m	
Tal_Vova:TB_SRAM:1	min_sub	-363.3m	
Tal_Vova:TB_SRAM:1	max_r	256.9m	
Tal_Vova:TB_SRAM:1	max_l	256.9m	
Tal_Vova:TB_SRAM:1	r_abs_sub		
Tal_Vova:TB_SRAM:1	min	0	
Tal_Vova:TB_SRAM:1	norm_min	0	

256.6m

:SNM WRITE

Test	Output	Nominal	S
Tal_Vova:TB_SRAM:1	V1		
Tal_Vova:TB_SRAM:1	V2		
Tal_Vova:TB_SRAM:1	Sub		
Tal_Vova:TB_SRAM:1	abs_Sub		
Tal_Vova:TB_SRAM:1	abs_sub_max	2.352	
Tal_Vova:TB_SRAM:1	norm_max	1.663	
Tal_Vova:TB_SRAM:1	max_sub	-1.2m	
Tal_Vova:TB_SRAM:1	min_sub	-2.352	
Tal_Vova:TB_SRAM:1	max_r	-848.5u	
Tal_Vova:TB_SRAM:1	max_l	1.663	
Tal_Vova:TB_SRAM:1	r_abs_sub		
Tal_Vova:TB_SRAM:1	min	1.052	
Tal_Vova:TB_SRAM:1	norm_min	743.7m	

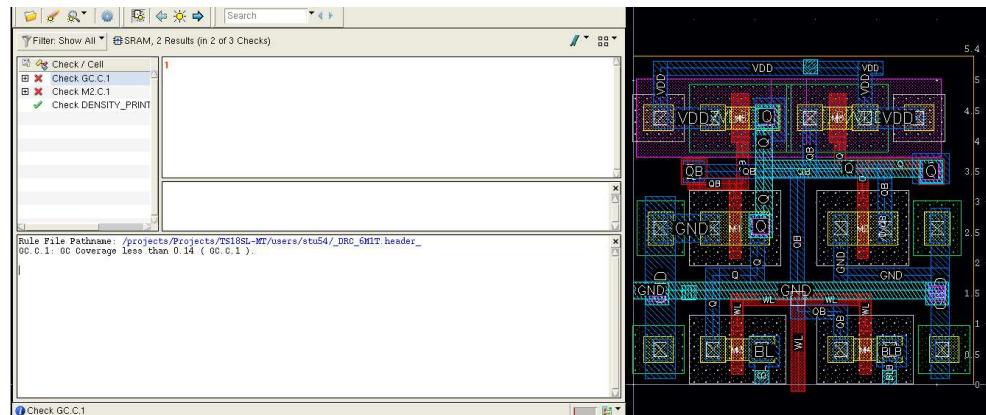
743.6m

ניתן לראות כי קיימת עלייה מינורית ב-SNR בכל אחד מהמצבים ברגע שהוספנו את הפרזיטיקות.  
(המספר שמודבקת בקטן ליד כל חישוב הוא ה-SNM ללא פרזיטיקות והמספר המודגש הוא עם פרזיטיקות)

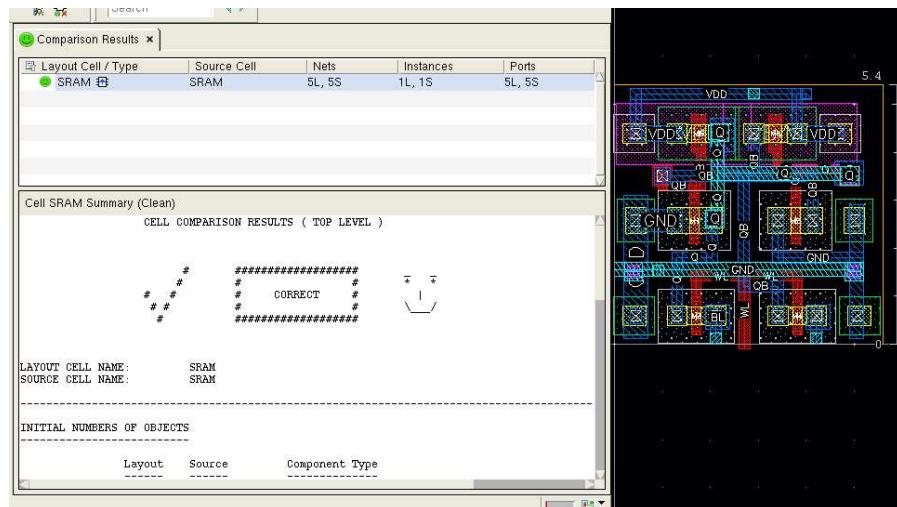
## בנייה מערך זיכרון 8x8 מבoso תא 6T SRAM

ראשית ביצענו שינוי קטן בפינים של התא כדי לחבר אותו בצורה הדורשה ולכн העברנו את התצורה החדשת בדיקות DRC, LVS ו-PEX.

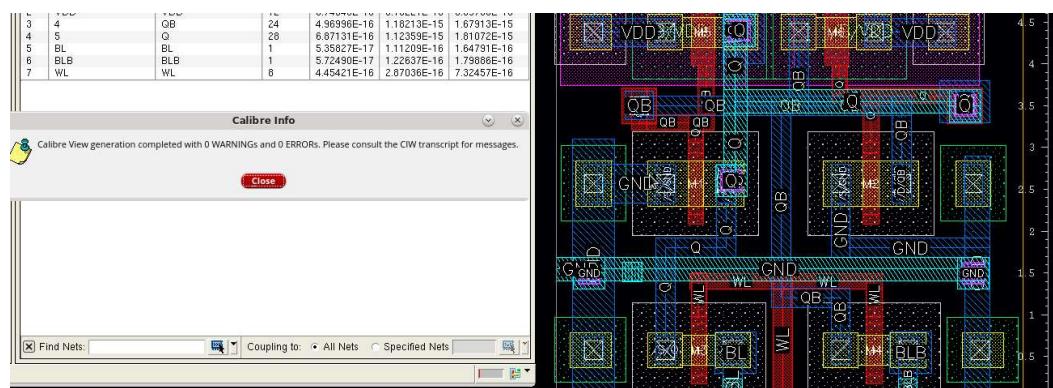
:DRC



:LVS



:PEX



cutout סכימה של 8x8 תא זיכרון ויצרנו לה סימבול.

מציג את הסכימה כולה ושני קירובים שבהם ניתן לראות טוב יותר את החיבורים:

הטרמינלים הנדרשים לתא הם:

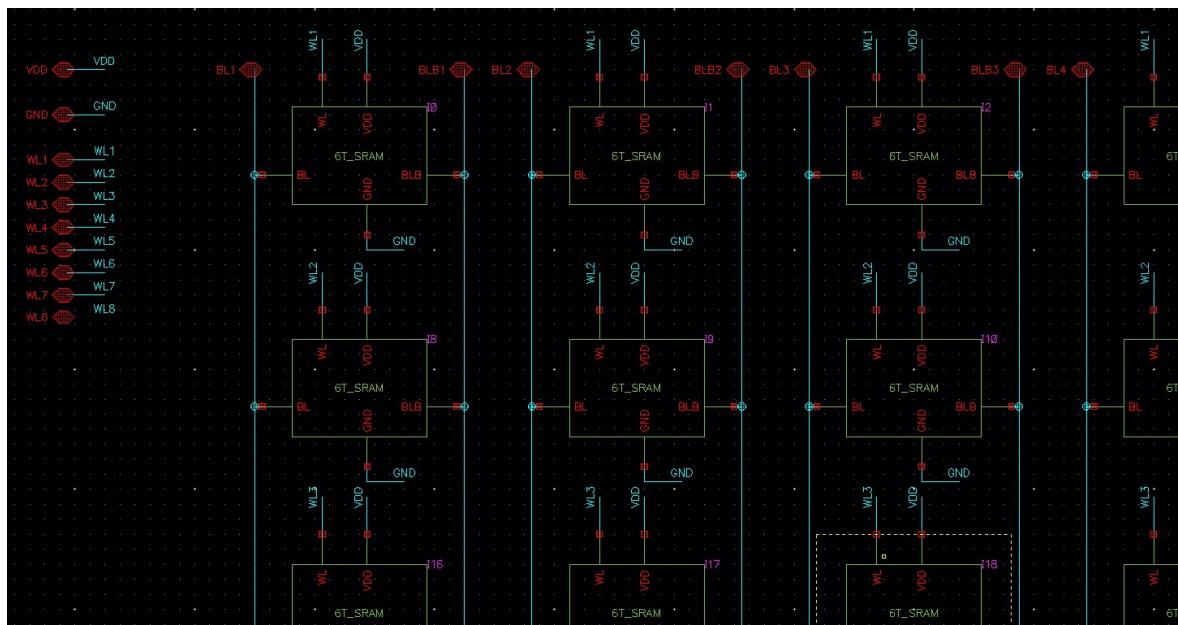
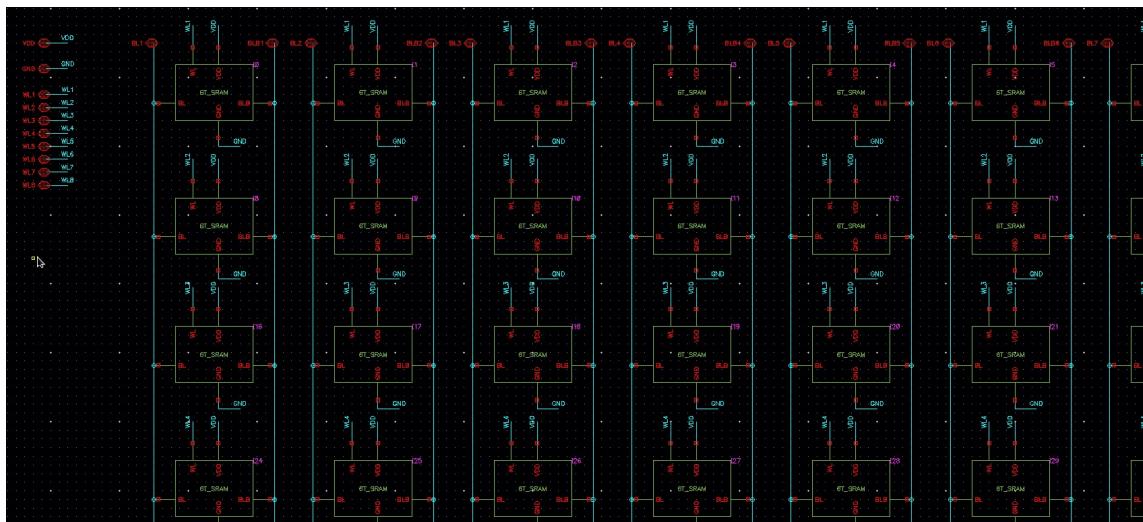
.VDD כניסה.

.GND אדמה.

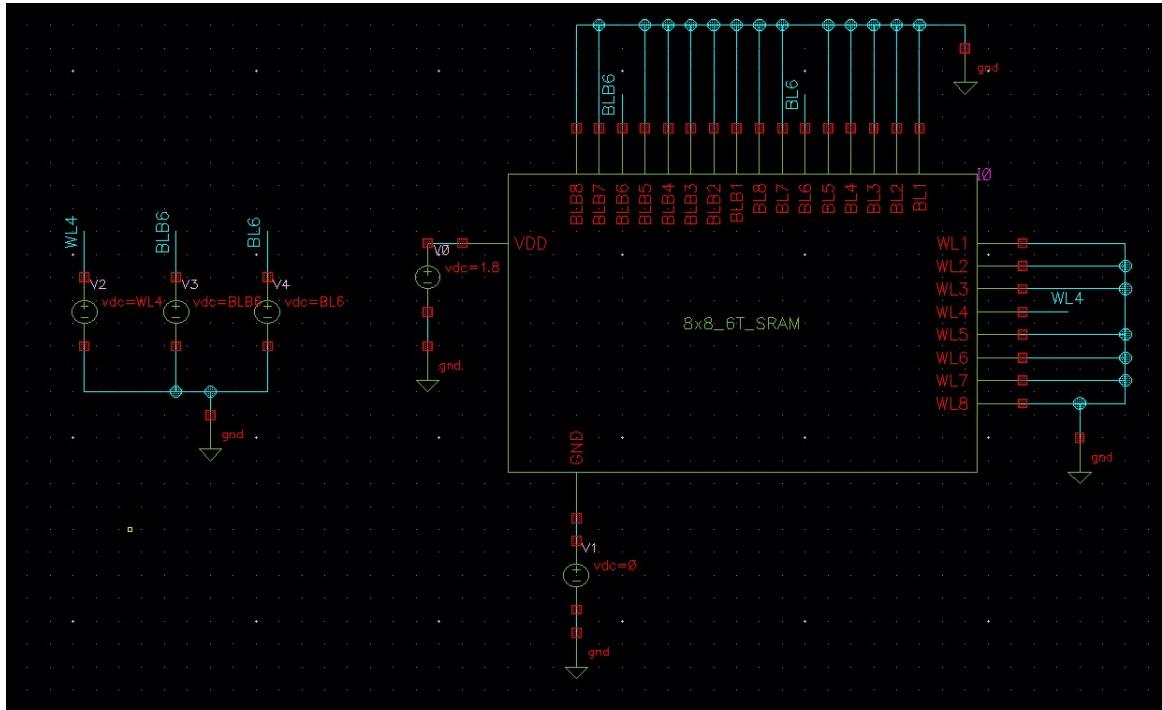
.BL 8 קווים.

.BLB 8 קווים.

.WL 8 קווים.



נרכיב טסט בנצח לרכיב בעזרת הסימבול שיצרנו:



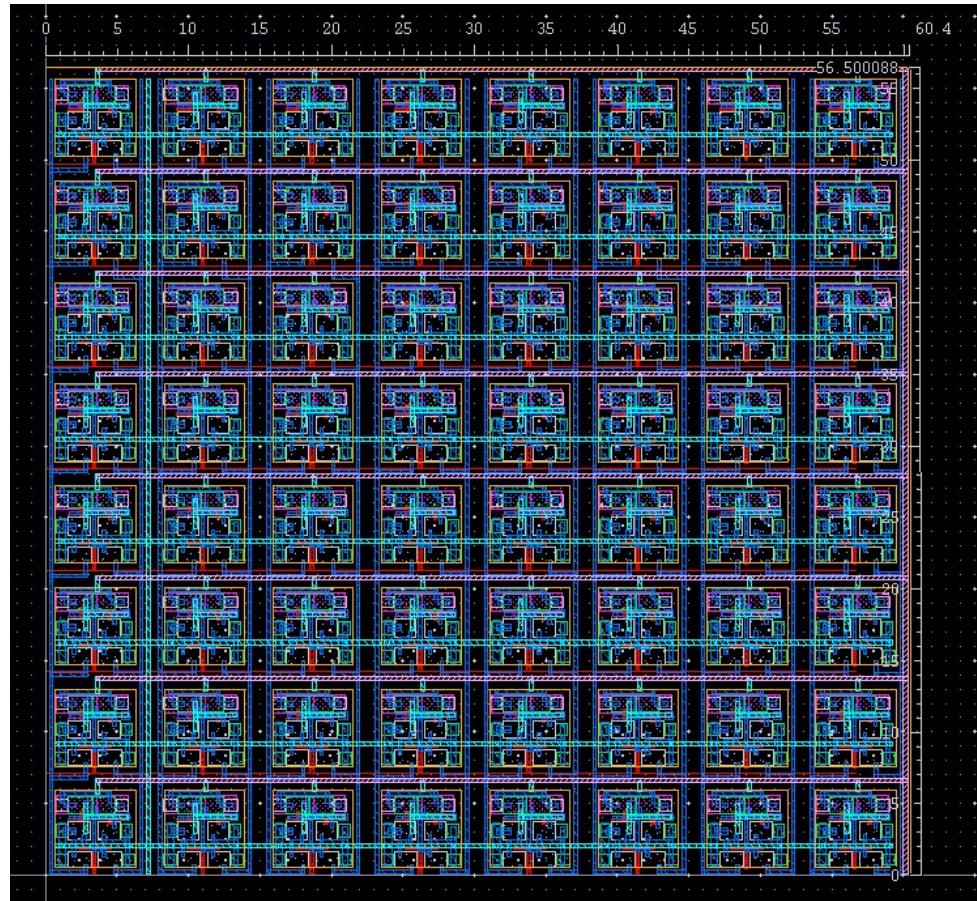
התבקשנו לבדוק שהתא עובד על ידי ביצוע כתיבה לתא 4 בשורה 6. בשביל זה העלנו את BL6 ואת BLB6 להיות במתח VDD, כאשר כל שאר כניסה הביט לין באדמה, והעלונו את WL4 W בלבד ל- $V_{DD}$  כאשר שאר כניסה הורד לין באדמה גם כן. במצב זה אנחנו אמורים לראות כתיבה לביט בתא 4 ועמודה 6.

הערך של התאים לפני ניסיון כתיבה ראשון הוא ערך ביןים שערכו פחות או יותר  $\frac{V_{DD}}{2}$ . לכן נראה מספר תאים זהה הערך ב-Q וב-QB שלהם, בעוד שבאחד שתבנו אליו יהיה 1 לוגי ב-Q ו-0 לוגי ב-QB.

Test	Output	Nominal	Spec
Tal_Vova:TB_8x8_6T_SRAM:1	/I0/I29/Q	1	
Tal_Vova:TB_8x8_6T_SRAM:1	/I0/I29/QB	1	
Tal_Vova:TB_8x8_6T_SRAM:1	Q(4,6)	1.8	
Tal_Vova:TB_8x8_6T_SRAM:1	QB(4,6)	4.976n	
Tal_Vova:TB_8x8_6T_SRAM:1	Q(1,1)	699.7m	
Tal_Vova:TB_8x8_6T_SRAM:1	QB(1,1)	699.7m	
Tal_Vova:TB_8x8_6T_SRAM:1	Q(8,8)	699.7m	
Tal_Vova:TB_8x8_6T_SRAM:1	QB(8,8)	699.7m	
Tal_Vova:TB_8x8_6T_SRAM:1	Q(5,5)	699.7m	
Tal_Vova:TB_8x8_6T_SRAM:1	QB(5,5)	699.7m	

ניתן לראות שכל התאים התייצבו על  $V_{DD} = 699.7m$  שהם בערך  $\frac{V_{DD}}{2}$ , פרט לתא שלו כתבנו שם בברור התא התייצב על 1 לוגי.

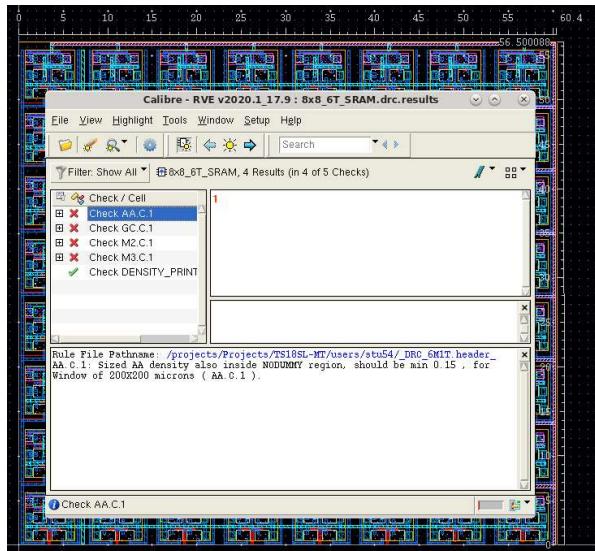
cut netlist for layout verification and physical design rule check (DRC).  
PEX-I LVS, DRC, and layout.



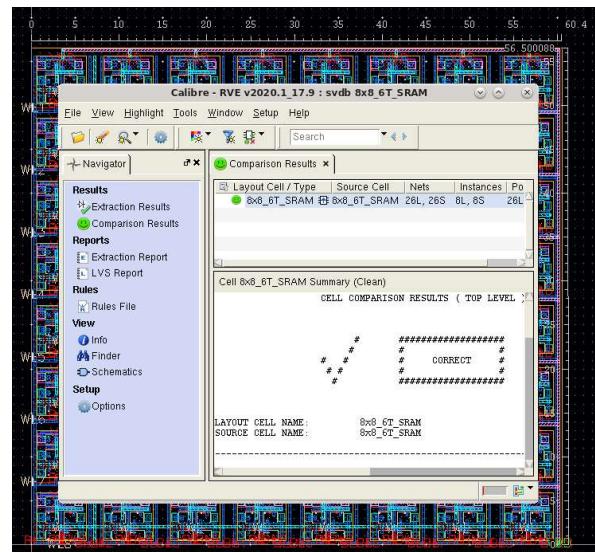
approximate



## :DRC



## :LVS



## :PEX

