

数据选择器、加法器及其应用

姓名：江昊霖 学号：PB18061443 姓名：李远航 学号：PB20000137

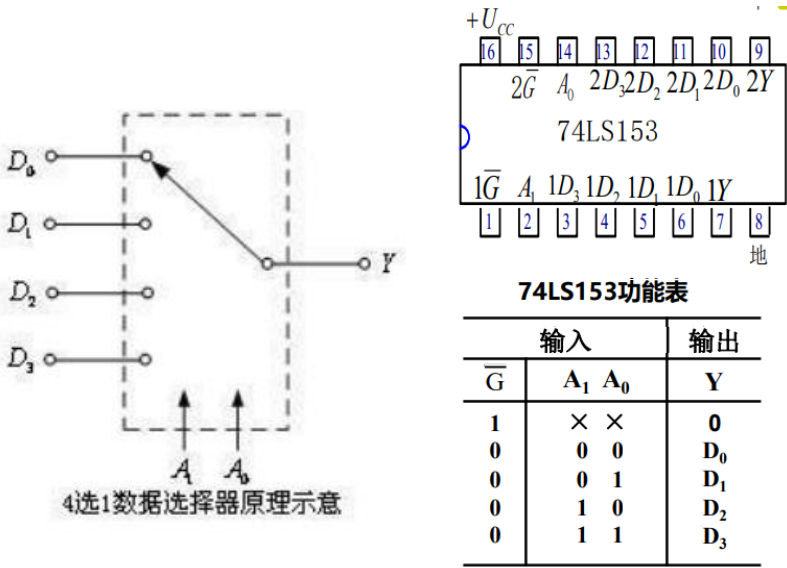
【实验目的】:

- 1. 熟悉中规模集成电路数据选择器的工作原理和逻辑功能。
- 2. 了解数据选择器的应用。
- 3. 掌握组合逻辑电路的设计方法，理解半加器和全加器的逻辑功能。
- 4. 掌握中规模集成电路加法器的工作原理及其逻辑功能。

【实验原理】:

1. 数据选择器

数据选择器又称多路选择器，是一个数据开关，它从 N 路源数据中选择一路送至输出端

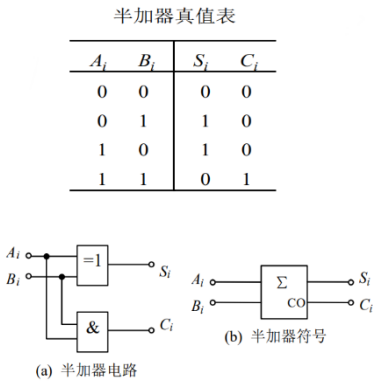


2. 加法器

- 在数字系统中，经常需要进行算术运算，逻辑操作 及数字大小比较等操作，实现这些运算功能的电路是加法器
- 加法器是一种组合逻辑电路，主要功能是实现二进制数的算术加法运算

a) 半加器

半加器完成两个一位二进制数相 加，若只考虑两个加数本身，而 不考虑来自相邻低位的进位，称 为半加，实现半加运算功能的电路称为半加器



b) 全加器

两个多位数相加是每一位都是带进位相加，所以必须用全加器。这时只要依 次将低位的进位输出接到高位的输入，就可构成多位加法器了

数据选择器、加法器及其应用

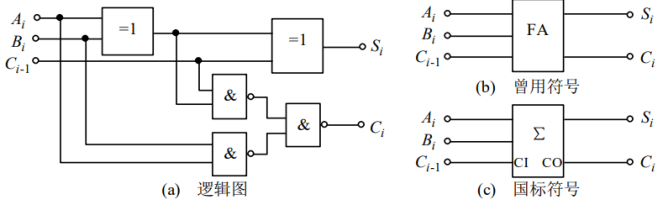
姓名：江昊霖 学号：PB18061443 姓名：李远航 学号：PB20000137

全加器是一种由被加数、加数和来自低位的进位数三者相加的运算器。基本 功能是实现二进制加法

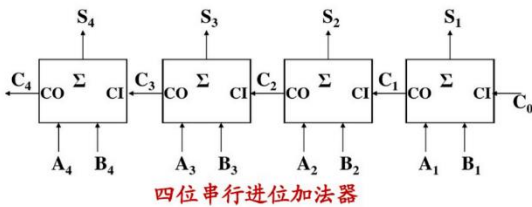
全加器真值表

A_i	B_i	C_{i-1}	S_i	C_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$\begin{aligned} S_i &= m_1 + m_2 + m_4 + m_7 = \overline{A_i} \overline{B_i} C_{i-1} + \overline{A_i} B_i \overline{C_{i-1}} + A_i \overline{B_i} \overline{C_{i-1}} + A_i B_i C_{i-1} \\ &= \overline{A_i} (\overline{B_i} C_{i-1} + B_i \overline{C_{i-1}}) + A_i (\overline{B_i} \overline{C_{i-1}} + B_i C_{i-1}) = \overline{A_i} (B_i \oplus C_{i-1}) + A_i (\overline{B_i} \oplus \overline{C_{i-1}}) \\ &= A_i \oplus B_i \oplus C_{i-1} \\ C_i &= m_3 + m_5 + A_i B_i = \overline{A_i} B_i C_{i-1} + A_i \overline{B_i} C_{i-1} + A_i B_i = (\overline{A_i} B_i + A_i \overline{B_i}) C_{i-1} + A_i B_i \\ &= (A_i \oplus B_i) C_{i-1} + A_i B_i \end{aligned}$$



c) 串行进位加法器



特点：结构简单 运算速度慢

d) 并行加法器

(1) 进位链

把 n 个加法器单元电路按一定方式互连起来，即构成 n 位的并行加法器。其由两部分组成: 1.并行成分，指两个操作数的所有位同时并行加入加法器运算; 2.链结构，即可以链接各个加法器。虽然操作数各位同时加入加法器进行运算，但并非所有位和数都同时产生，它存在进位的产生与传送问题，仅为的产生与传送称为进位链，它的结构是影响加法器速度的关键

(2) 先行进位

先行进位也称并行进位，指加法器各位的进位是各自独立且同时产生的，高一 位的进位不依赖低位的进位产生与传送。

【实验内容及分析】:

1. 验证 4 选 1 数据选择器 74LS153 的逻辑功能并记录真值表。

输入		输出
\overline{G}	$A_1 A_0$	Y
1	× ×	0
0	0 0	D_0
0	0 1	D_1
0	1 0	D_2
0	1 1	D_3

数据选择器、加法器及其应用

姓名：江昊霖 学号：PB18061443 姓名：李远航 学号：PB20000137

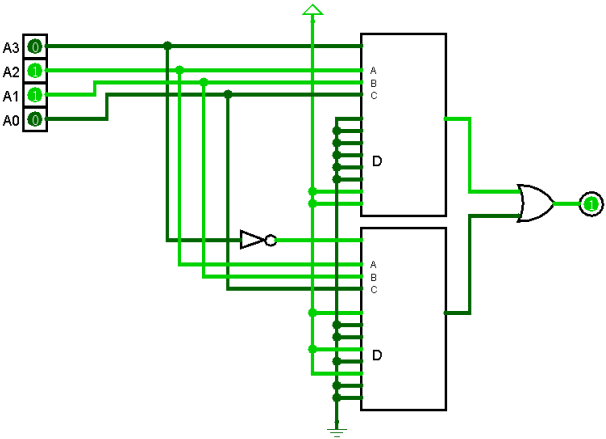
2. 验证 8 选 1 数据选择器 74LS151 的逻辑功能并记录真值表

74LS151功能表

输入				输出
\bar{E}	A_2	A_1	A_0	Y
1	×	×	×	0
0	0	0	0	D_0
0	0	0	1	D_1
0	0	1	0	D_2
0	0	1	1	D_3
0	1	0	0	D_4
0	1	0	1	D_5
0	1	1	0	D_6
0	1	1	1	D_7

3. 用两个 8 选 1 数据选择器 74LS151 扩展成 16 选 1 数据选择器，实现逻辑函数 $\Sigma m(6,7,8,11,13)$ ，画出简图 并记录真值表。

A3	A2	A1	A0	x
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0



4. 用一片 74LS283 实现并行四位全加，将 A 置为 1001，B 置为 0000~1001，依次计算 A+B 并记录结果表列。

A	B	S	C
1001	0000	1001	0
1001	0001	1010	0
1001	0010	1011	0
1001	0011	1100	0
1001	0100	1101	0
1001	0101	1110	0
1001	0110	1111	0
1001	0111	0000	1
1001	1000	0001	1
1001	1001	0010	1

数据选择器、加法器及其应用

姓名：江昊霖 学号：PB18061443

姓名：李远航

学号: PB20000137

5. 用两片 74LS283 和必要的门电路实现两个 8421BCD 码求和运算, 结果仍为 8421BCD 码, 要求画出逻辑功能图。

1、先用第一片283 (1) 实现A+B的全加, 得到 S

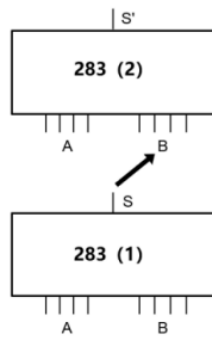
2、题目要求中的个位S'和S的关系

$$S' = \begin{cases} S & (S < 10) \\ S - 1010 & (S \geq 10) \end{cases}$$

$$S' = \begin{cases} S & (S < 10) \\ S + 0110 & (S \geq 10) \end{cases}$$

$$S' = \begin{cases} S + 0000 & (S < 10) \\ S + 0110 & (S \geq 10) \end{cases}$$

3、用第二片283 (2) 将S进行修正, 得到个位S'



3、第二片283 (2) 的A: 0000或0110

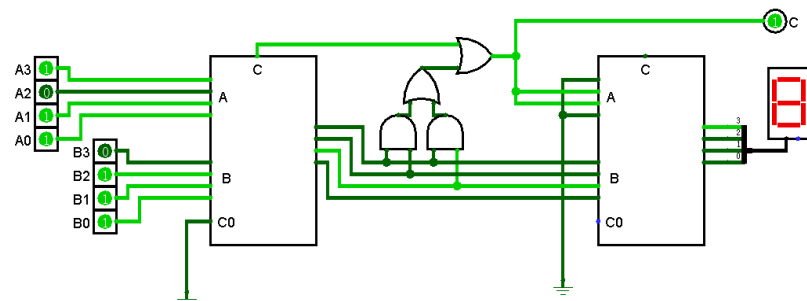
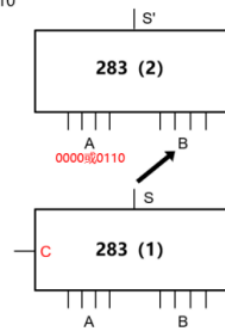
4、 A_3A_0 直接接地，把 A_2A_1 值标为 C'

$$c' = \begin{cases} 0 & (S < 10) \\ 1 & (S \geq 10) \end{cases}$$

5、C'和S的关系式如何处理

S_1S_2 \ S_1S_0	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	1	1	1
10	0	0	1	1

$$C' = S_3 \cdot S_2 + S_3 \cdot S_1 \quad \longrightarrow \quad C' = S_3 \cdot S_2 + S_3 \cdot S_1 + C$$



【思考题】

1. 用两片 74LS283 和必要的门电路实现一个带借位输入和借位输出的 8421BCD 码减法器, 要求电路输出为原码。

减法和加法可以互通，可以直接通过补码进行计算，由于需要借位输入和结尾输出，所以可以直接将运算的一个操作数取反，借位的缘故，不需要再加1。

