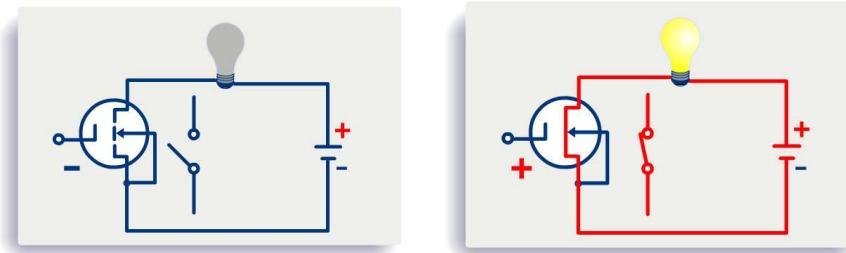




MOS транзистори

1

Metal-Oxide Semiconductor Field-Effect Transistor – MOSFET

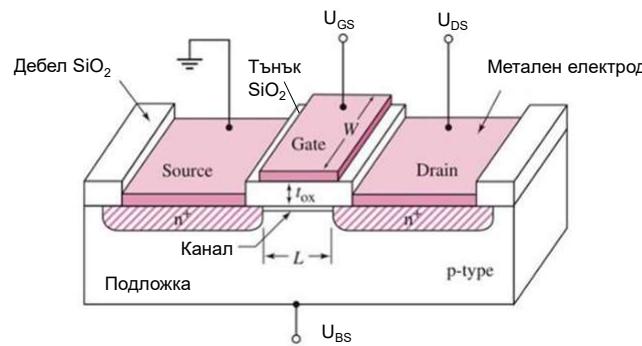


MOSFET е съкращение от **Metal-Oxide Semiconductor Field-Effect Transistor** (метал – окис – полупроводник транзистор с полеви ефекти). Той представлява електронна версия на ключ.

Предимства: високо входно съпротивление, ниска консумация на мощност, по-добра температурна стабилност, слаба чувствителност към радиация.

2

MOSFET – Структура на латерален транзистор



MOS транзисторът има четири области – сурс (source – S), гейт (gate – G), дрейн (drain – D) и подложка (body - B). Гейтът е изолиран от подложката с тънък окис (SiO_2 или Si_3N_4) с дебелина t_{ox} . Повърхността на транзистора е покрита с дебел SiO_2 .

Между сурса и дрейна се формира канал с дължина L и широчина W . За п-канален транзистор областите на сурса и дрейна са с n^+ -тип проводимост (с висока концентрация на примесите), докато подложката е от р-тип.

3

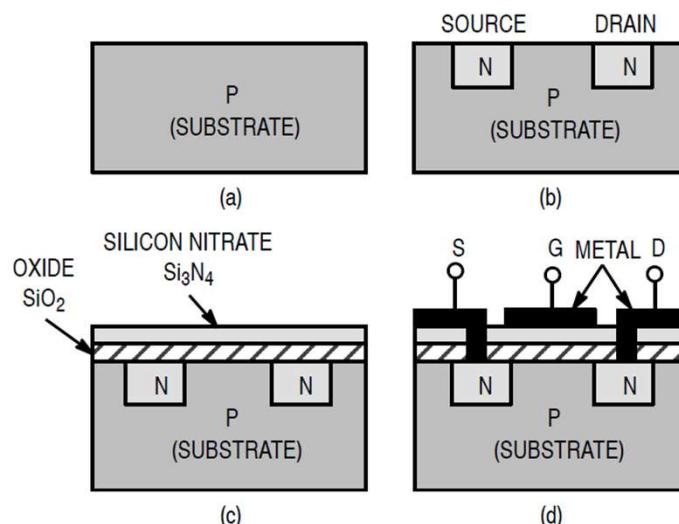
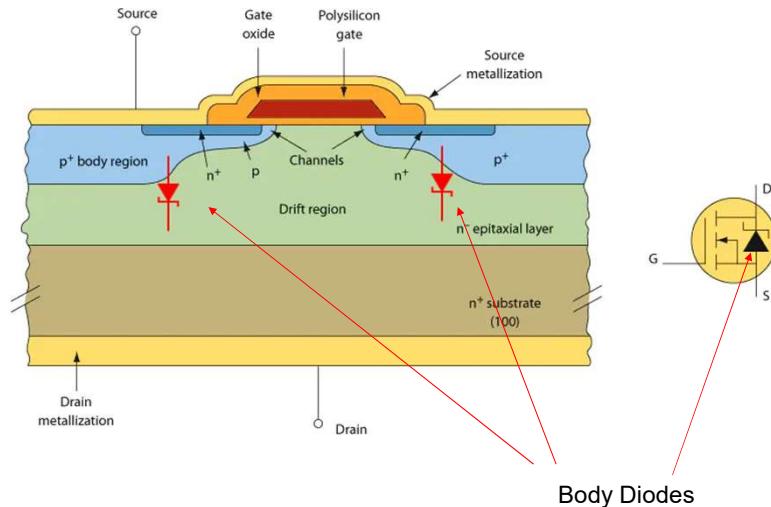


Figure 4. Development of Enhancement-Mode N-Channel MOSFET

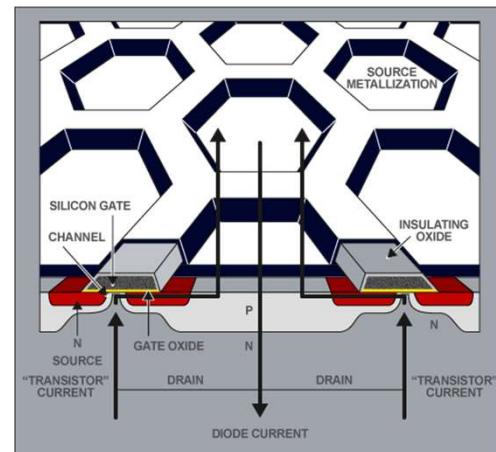
4

MOSFET – Структура на вертикален транзистор



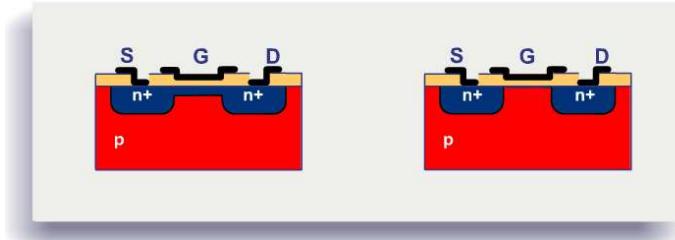
5

Cross-section of a typical planar power MOSFET.
 Transistor current consists of electrons injected into the N-region (majority carriers). Diode current consists of holes injected into the N-region. As such, diode current is a minority carrier current and the holes have to recombine or be swept away before the diode recovers its blocking capability (Figure 9)



6

MOSFET – Вграден и индуциран канал



MOSFET с вграден канал
Depletion MOSFET

MOSFET с индуциран канал
Enhancement MOSFET

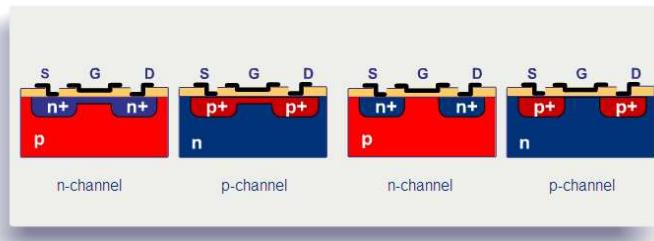
Според начина на създаване на канала се различават два типа MOS транзистори.

При транзисторите **с вграден канал** проводимият канал под гейта се формира по технологичен начин.

В MOS транзисторите с **индуциран канал**, проводящ канал се създава **при прилагане на напрежение** с определена полярност между гейта и подложката.

7

MOSFET – n-канал и p-канал



MOSFET с вграден канал
Depletion MOSFET

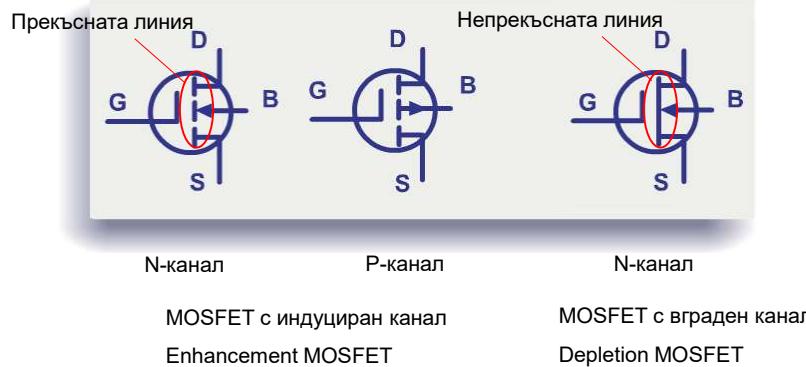
MOSFET с индуциран канал
Enhancement MOSFET

Според проводимостта на канала двата типа MOS транзистори се срещат с **n-канал** или с **p-канал**.

MOS транзисторът е **униполярен** елемент. Действието му се определя **само** от един тип токоносители (**основни**) – електрони или дупки, но никога от двата едновременно.

8

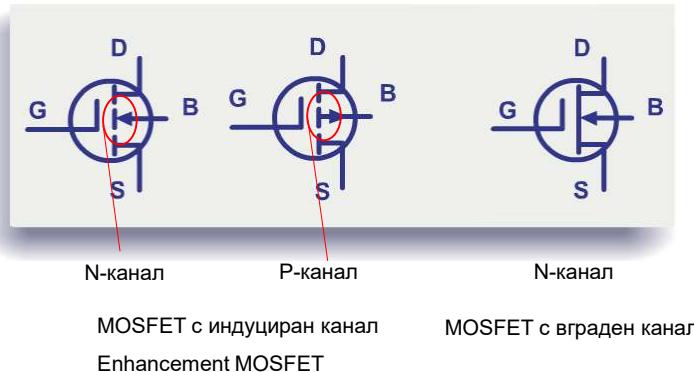
MOSFET – схемни символи



Символите за MOS транзистори с **индуциран канал** имат прекъсната линия между сорса и дрейна (липсва технологично създаден канал), докато за транзисторите с **вграден канал** линията е непрекъсната.

9

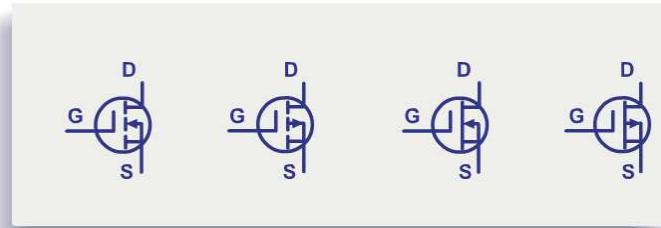
MOSFET – схемни символи



За **п-каналните** транзистори стрелката към p- подложката сочи **навътре**, докато за **p-каналните** MOSFET стрелката е **навън**.

10

MOSFET – схемни символи



N-канал

P-канал

N-канал

P-канал

MOSFET с индуциран канал
Enhancement MOSFET

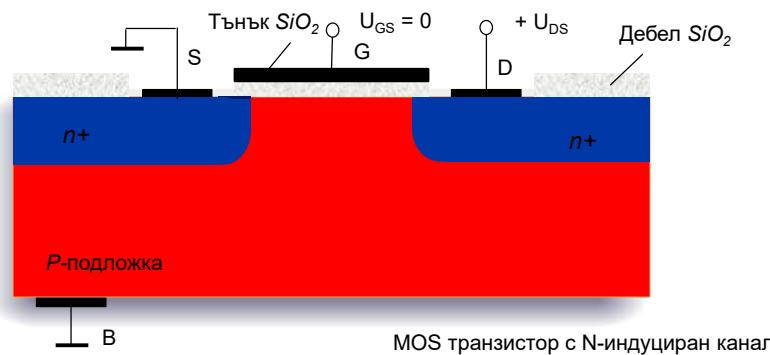
MOSFET с вграден канал
Depletion MOSFET

В някои приложения (в интегралните схеми) на подложката се подава напрежение, с което допълнително се контролира токът през канала.

В повечето приложения (за дискретни елементи) подложката се свързва към сорса и транзисторът фактически става с три извода.

11

MOSFET – принцип на действие



MOS транзистор с N-индуциран канал

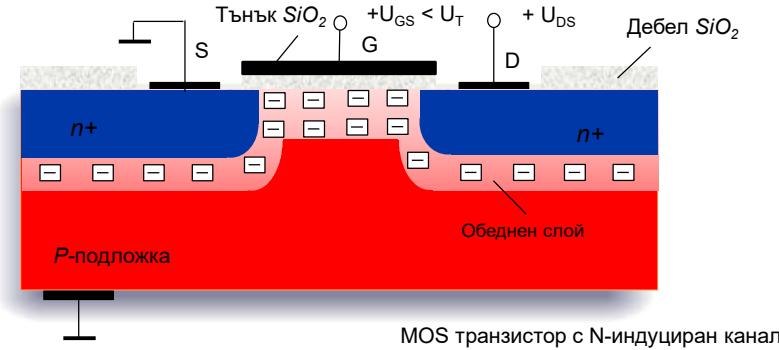
Принципът на действие на MOS транзисторите се основава на **полевия ефект** – възможност за промяна на проводимостта на канала между сорса и дрейна чрез напрежение, приложено между гейт и подложка $U_{GB} = U_{GS}$.

Когато на гейта не е подадено напрежение ($U_{GS} = 0$), във веригата дрейн-сорс не протича ток, защото тя е прекъсната поради липса на проводящ канал.

<https://www.youtube.com/watch?v=stM8dgcY1CA>

12

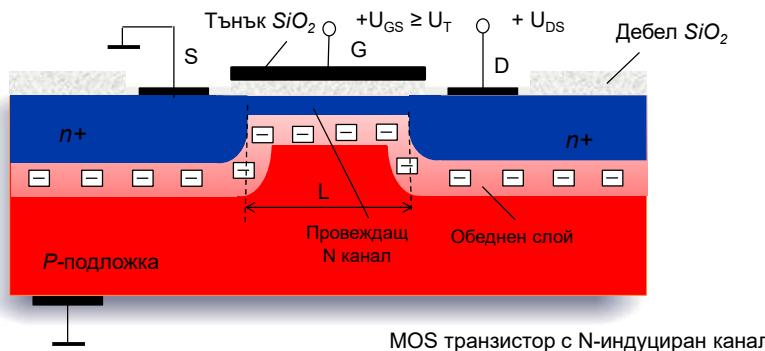
MOSFET – принцип на действие – обеднен слой



При подаване на положително напрежение на гейта ($U_{GS} > 0$) дупките от подложката се отблъскват във вътрешността ѝ. На повърхността се образува **обеднен слой**, който съдържа предимно некомпенсираните заряди на отрицателните акцепторни иони. Ток не тече.

13

MOSFET – принцип на действие – прагово напрежение



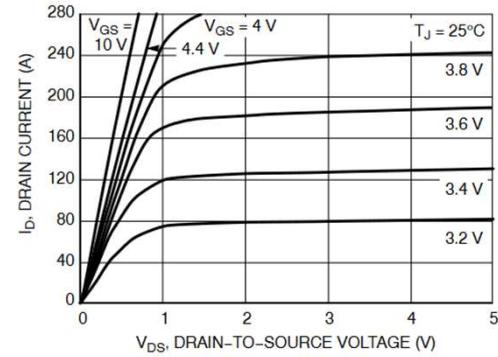
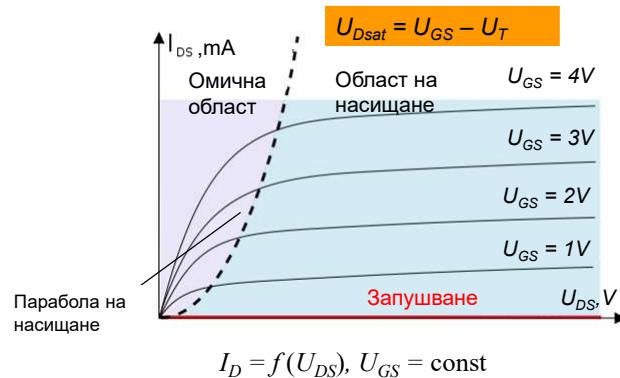
При увеличаване на положителното напрежение U_{GS} към повърхността се привличат електрони, които създават слой с **инверсна** проводимост.

Напрежението U_{GS} , при което се създава инверсен слой в подложката и протича минимален дрейнов ток се нарича **прагово напрежение U_T** . Ако $U_{GS} > U_T$ каналът **се обогатява** с токоносители и токът I_D нараства.

14

Изходна характеристика

NMOS, индуциран канал



N-канален MOS транзистор с индуциран канал
N-channel, enhancement MOSFET

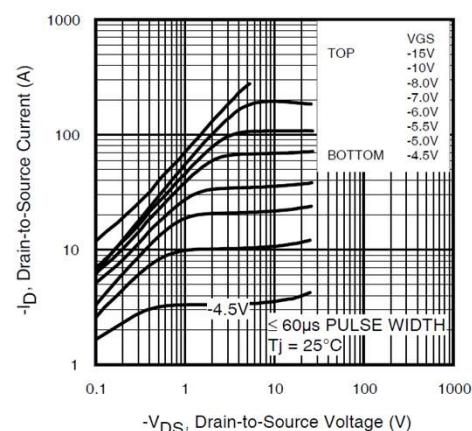
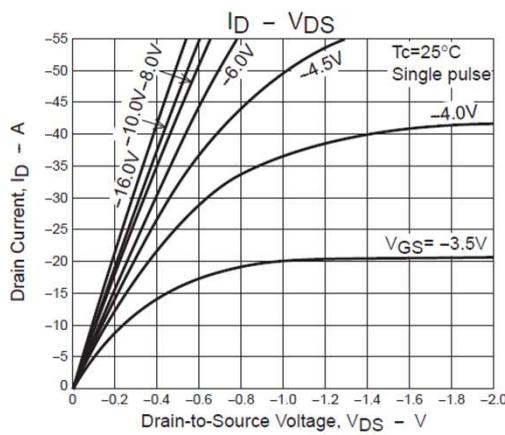
На фиг. е показано семейството от изходни статични характеристики $I_D = f(U_{DS})$ при $U_{GS} = \text{const}$ за MOS транзистор с N- индуциран канал.

В тях се различават две области – омична и област на насищане.

15

Изходна характеристика

PMOS, индуциран канал

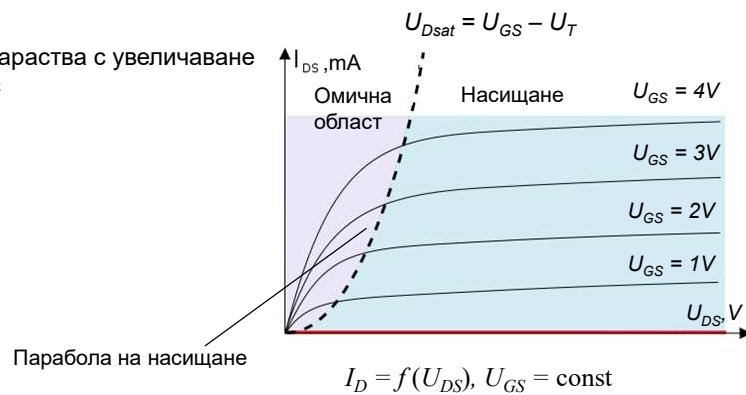


Примери на изходни характеристики на pmos транзистори с индуциран канал. Обърнете внимание, че стойностите на напреженията U_{ds} , U_{gs} и токът I_d са отрицателни.

16

NMOS – Изходна характеристика – омична област

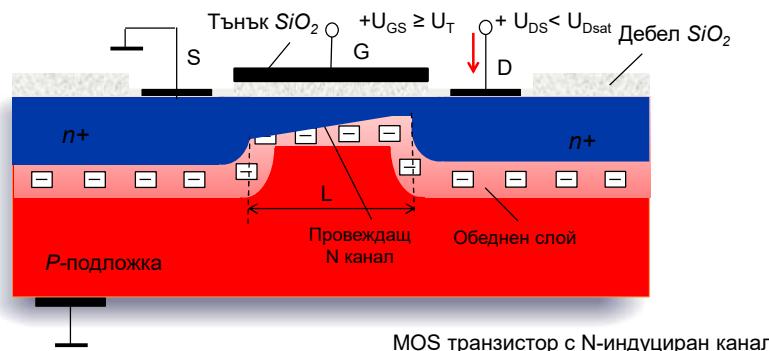
В омичната област, токът нараства с увеличаване напрежението дрейн - сурс



Протичането на тока в канала предизвиква **вътрешен пад** на напрежението върху омичното съпротивление на канала, което довежда до **отклонение от линейната зависимост** между дрейновите ток и напрежение.

17

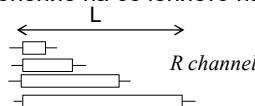
MOSFET – Пад на напрежение в канала



Омичното съпротивление на канала нараства с увеличаване на дължината на канала от S към D, като нараства и падът върху него.

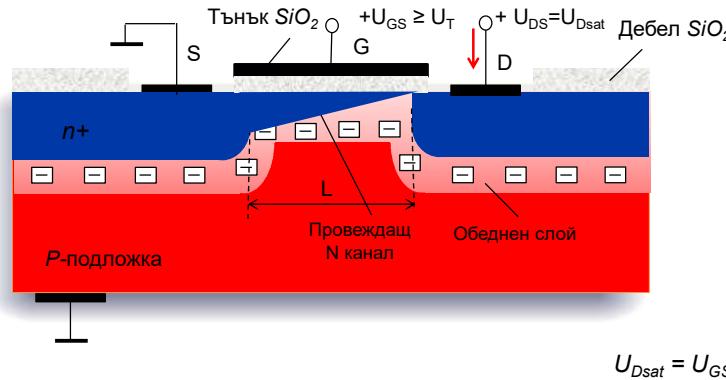
Напрежението, което индуцира канала, е разлика между постоянното U_{GS} и вътрешния пад в канала и съответно намалява от S към D. Това довежда до изменение на сечението на канала.

$$U_{channel} = U_{GS} - I_D \cdot R_{channel}$$



18

MOSFET – Напрежение на насищане

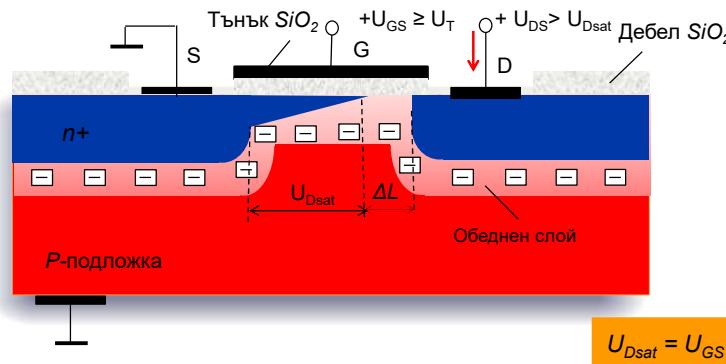


При достигане на напрежението на **насищане** U_{Dsat} каналът в областта до дрейна се **“прищиства”**, защото индуциращото го напрежение в тази точка става равно на праговото.

По-нататъшното увеличаване на U_{DS} води до насищане на тока I_D . Това е областта на **насищане**

19

MOSFET – Област на насищане



Ако $U_{DS} > U_{Dsat}$ каналът се скъсява, като напрежението върху него остава постоянно и равно на U_{Dsat} , което определя постоянният ток I_{Dsat} .

Разликата $\Delta U_D = U_{DS} - U_{Dsat}$ пада върху обеднената област с дължина ΔL . Протичането на ток се дължи на екстракцията на електроните от канала и дрейфовото им движение през обеднената област до дрейна.

20

MOSFET – Ток на дрейна

Омична област $U_{DS} < U_{Dsat}$ $I_D = k[(U_{GS} - U_T)U_{DS} - \frac{1}{2}U_{DS}^2]$

Област на насищане $U_{DS} \geq U_{Dsat}$ $I_D = \frac{k}{2}(U_{GS} - U_T)^2$

$$k = \frac{\mu_{eff} C_0 W}{L}, \frac{mA}{V^2}$$

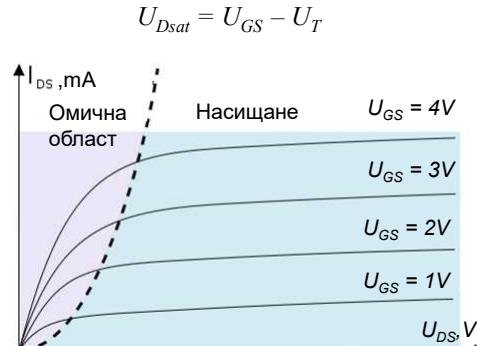
Специфична стръмност

$$C_0 = \frac{\epsilon \cdot \epsilon_0}{t_{ox}}$$

Специфичен капацитет на окиса

$$\mu_{eff}$$

Ефективна подвижност

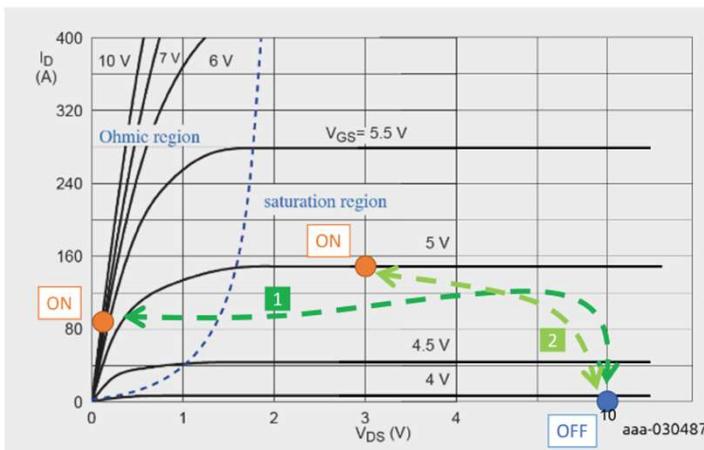


$$I_D = f(U_{DS}), U_{GS} = \text{const}$$

21

Режими на работа на MOSFET

Linear mode of operation == saturation region !!!



$$V_{GS} > V_{GS(th)}$$

$$V_{DS} > V_{GS} - V_{GS(th)} = V_{OD}$$

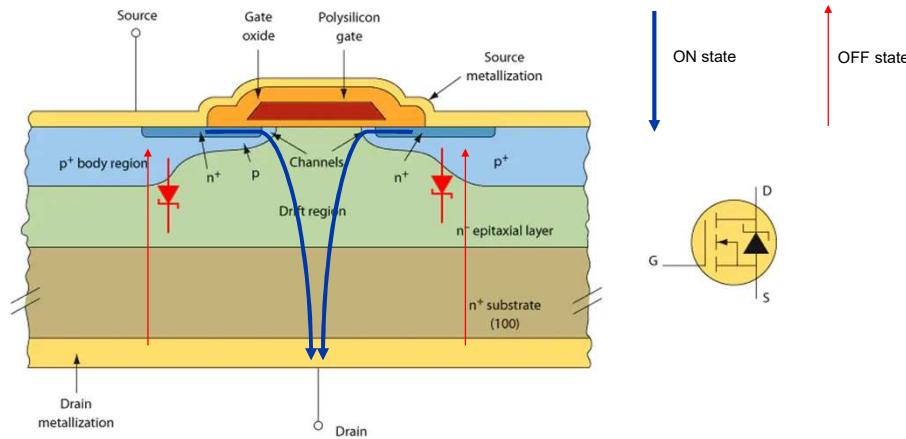
$$I_D = k \cdot (V_{GS} - V_{GS(th)})^2$$

[1] R_{DSon} operation ON/OFF trajectory; [2] linear mode operation ON/OFF trajectory

Example of MOSFET output characteristic: ON/OFF trajectories

22

MOSFET – Avalanche breakdown



The breakdown mechanism itself is not destructive for a PN junction. However, overheating caused by the high breakdown current and voltage damages the PN junction unless sufficient heat sinking is provided.

23

Примери за постоянно токов анализ на схеми с MOSFET

Определяне на режима на работа на транзистора, I_D и U_{DS}

Алгоритъм за решаване

1. Определя се дали транзисторът е запущен или отпущен

a) Ако $U_{GS} < U_T$, транзисторът е запущен.

Тогава $I_D = 0$, $U_{DS} = E_{DD} - I_D \cdot R_D = E_{DD}$

б) Ако $U_{GS} \geq U_T$, транзисторът е отпущен. Тогава:

2. Определя се в коя област се намира работната точка. Изчислява се $U_{Dsat} = U_{GS} - U_T$

a) Ако $U_{DS} < U_{Dsat}$ - омична област

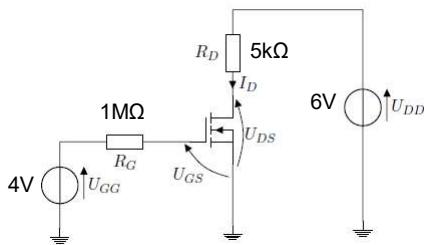
$$I_D = k[(U_{GS} - U_T)U_{DS} - \frac{1}{2}U_{DS}^2] \quad U_{DS} = E_{DD} - I_D \cdot R_D$$

б) Ако $U_{DS} \geq U_{Dsat}$ - област на насищане

$$I_D = \frac{k}{2}(U_{GS} - U_T)^2 \quad U_{DS} = E_{DD} - I_D \cdot R_D$$

24

Примери за постоянно токов анализ на схеми с MOSFET



Дадено: $k = 0,25 \text{ mA/V}^2$, $U_T = 2 \text{ V}$

Търси се: $I_D = ?$, $U_{DS} = ?$

Решение

$$U_{GS} = U_{GG} = 4 \text{ V} \quad U_{GS} > U_T - \text{транзисторът е отпущен}$$

$$U_{Dsat} = U_{GS} - U_T = 4 - 2 = 2 \text{ V}$$

Приемаме, че работната точка на транзисторът е в областта на насищане:

$$I_D = \frac{k}{2}(U_{GS} - U_T)^2 = \frac{0,25 \cdot 10^{-3}}{2} (4 - 2)^2 = 0,5 \cdot 10^{-3} \text{ A} = 0,5 \text{ mA}$$

Проверка на режима

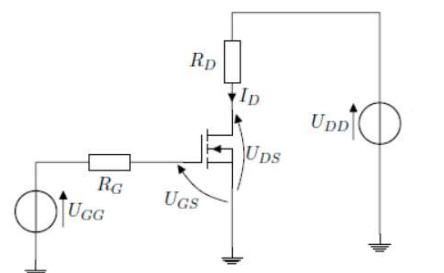
$$U_{DD} = U_{DS} + I_D \cdot R_D \quad \text{Закон на Кирхофф за изходната верига}$$

$$U_{DS} = U_{DD} - I_D \cdot R_D = 6 - 0,5 \cdot 10^{-3} \cdot 5 \cdot 10^3 = 3,5 \text{ V} \quad U_{DS} > U_{Dsat} \quad \text{Транзисторът наистина е в областта на насищане}$$

Отговор: $I_D = 0,5 \text{ mA}$, $U_{DS} = 3,5 \text{ V}$

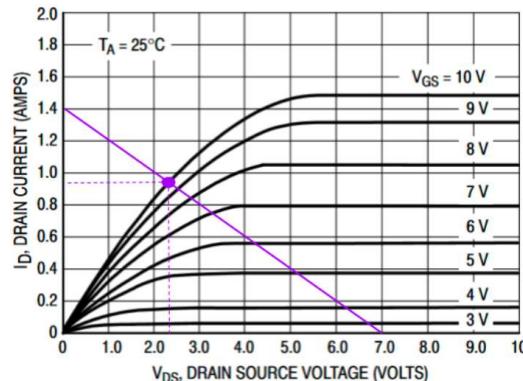
25

Примери за графично определяне на областта на работа на MOSFET



$$U_{GG} = 10 \text{ V}, U_{DD} = 7 \text{ V}, R_D = 5 \Omega, R_G = 1 \text{ M}\Omega, U_T = 2 \text{ V}$$

Търси се: $I_D = ?$, $U_{DS} = ?$



Построява се товарна права с отрези $U_{DD} = 7 \text{ V}$ и $U_{DD}/R_D = 7 \text{ V}/5\Omega = 1.4 \text{ A}$. Определя се работната точка и от характеристиката се отчитат I_D и U_{DS} за $U_{GS} = 10 \text{ V}$.

$I_D [\text{A}]$	0.95
$U_{DS} [\text{V}]$	2.4
Област на работа	Омична

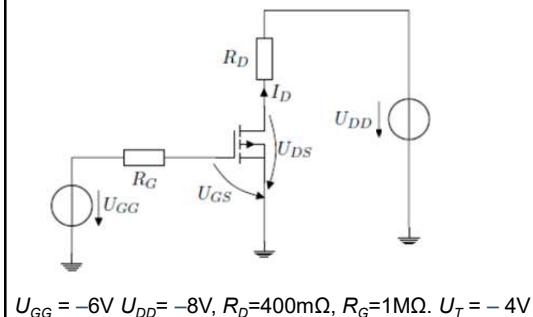
От характеристиката: $U_{DS} = 2.4 \text{ V}$

$$U_{Dsat} = U_{GS} - U_T = 10 - 2 = 8 \text{ V}$$

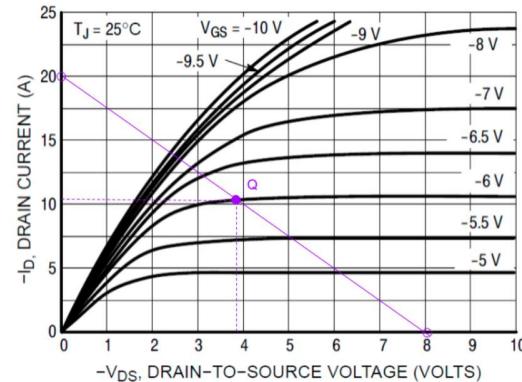
$U_{DS} < U_{Dsat}$. Транзисторът работи в линеен режим

26

Примери за графично определяне на режима на MOSFET



Търси се: $I_D = ?$, $U_{DS} = ?$



Построява се товарна права с отрези $U_{DD} = -8V$ и $U_{DD}/R_D = -8V/0.400\Omega = -20 A$. Определя се раб. Точка за $U_{GS} = -6V$.

Id [A]	10.5
Uds [V]	-3.8
Област на работа	Насищане

От характеристиката: $U_{DS} = -3.8V$

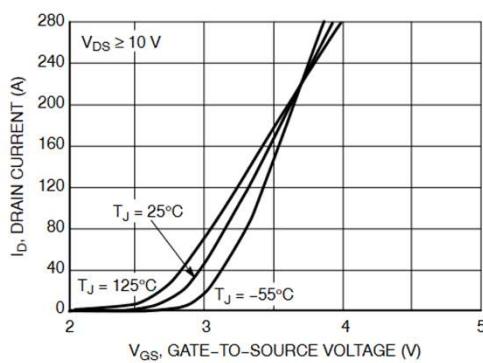
$$U_{Dsat} = U_{GS} - U_T = -6 - (-4) = -2V$$

$|U_{DS}| > |U_{Dsat}|$ работната точка на транзисторът е в областта на насищане

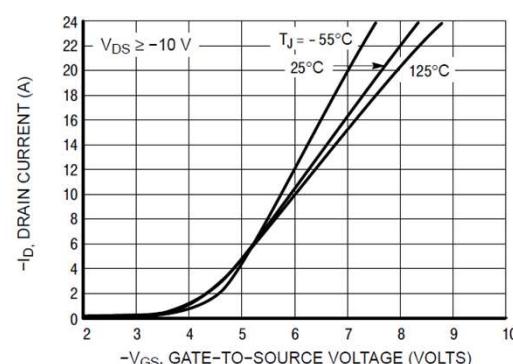
27

Предавателни Характеристики (Transfer Characteristics)

$$I_D = f(U_{GS}), U_{DS} = \text{const}$$



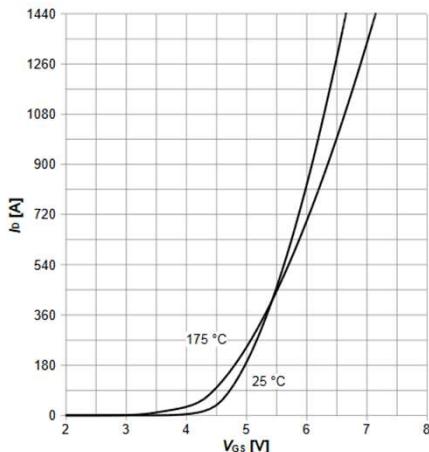
NMOS, индуциран канал



PMOS, индуциран канал

28

Предавателни Характеристики – Температурна Зависимост



При повишаване на температурата се:

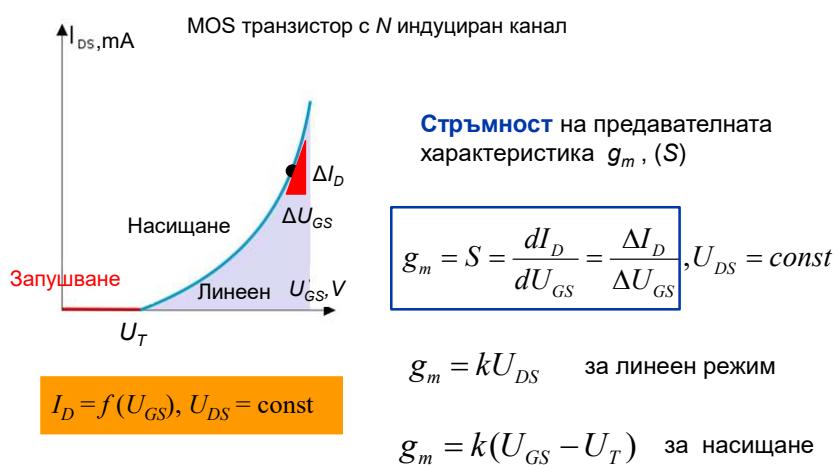
- **Намалява праговото напрежение U_T** , което предизвиква увеличаване на I_D
- **Намалява подвижността** на токо-носителите μ_n , което предизвиква намаляване на тока I_D .
- В резултат MOS транзисторите имат **термостабилна точка**.

MOS транзистор с N индуциран канал

При MOS транзисторите с повишаване на температурата има област от характеристиката, където токът намалява. Поради това при мощните MOS транзистори не възникват проблеми, характерни за мощните биполярни.

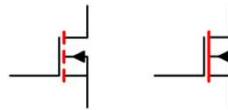
29

Предавателни Характеристики – Стръмност (transconductance)



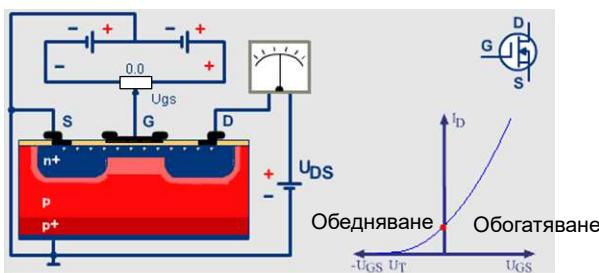
30

MOSFET с вграден канал Depletion MOSFET

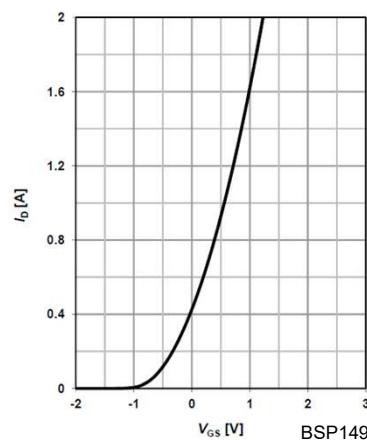


31

MOSFET с вграден канал (depletion mode)



N-канален MOS транзистор с вграден канал
N-channel, depletion mode MOSFET

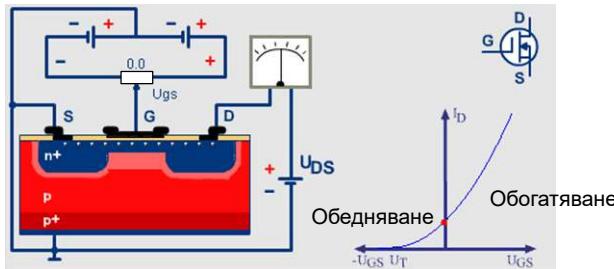


MOS транзисторът с вграден канал е отпущен при $U_{GS} = 0 \text{ V}$ защото каналът е създаден при производството му.

Количеството на токоносители в канала (проводимостта му) зависи от поляритета на приложеното напрежение на гейта.

32

MOSFET с вграден канал



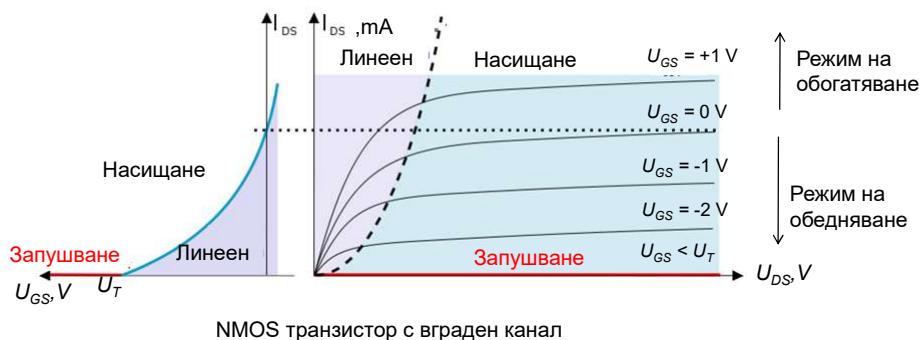
MOS транзистор с N вграден канал

При положително напрежение $U_{GS} > 0$ се привличат електрони, каналът се **обогатява** с токоносители и проводимостта му, респективно токът расте.

Ако напрежението е отрицателно $U_{GS} < 0$ електроните се отблъскват от повърхността, каналът **обеднява** на токоносители и токът намалява.

33

MOSFET с вграден канал - характеристики



При $U_{GS} = 0$ протича ток.

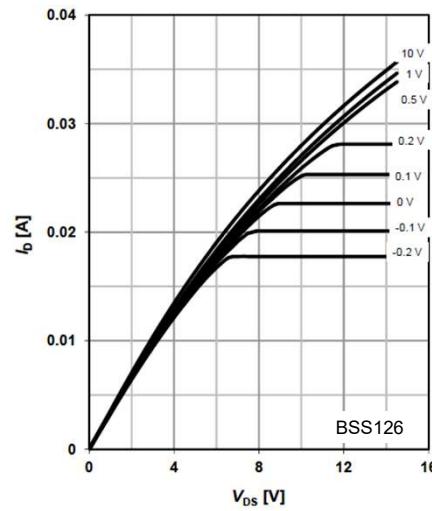
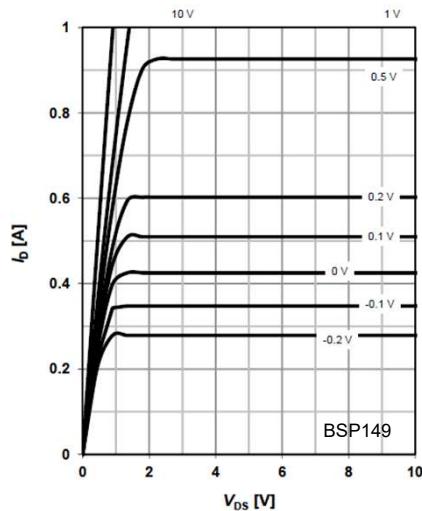
При $U_{GS} > 0$ токът I_D расте с нарастване на U_{GS} .

При $U_{GS} < U_T$ токът I_D намалява.

При $U_{GS} < U_T$ е каналът не съществува. U_T е праговото напрежение на транзистора.

34

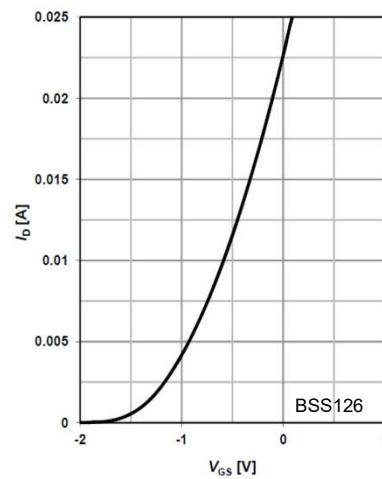
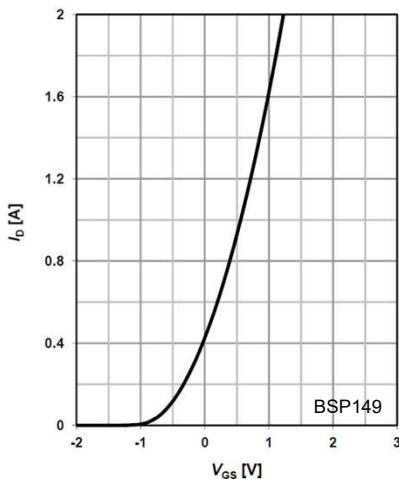
MOSFET с вграден канал – изходни характеристики



Примери на изходни характеристики на n-канални MOS транзистори с вграден канал

35

MOSFET с вграден канал – предавателни характеристики



Примери на предавателни (transfer) характеристики на n-канални MOS транзистори с вграден канал

36

Параметри на MOS Транзисторите

37

Параметри – key performance parameters

Най-важните параметри според различни производители на MOS транзистори

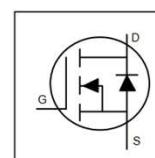
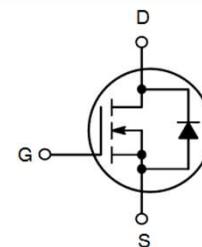
Table 1 Key Performance Parameters

Parameter	Value	Unit
V_{DS}	40	V
$R_{DS(on),typ}$	0.5	mΩ
$R_{DS(on),max}$	0.65	mΩ
$I_D(Silicon Limited)$	564	A
$I_D(Package Limited)$	360	A
$Q_G(0V..10V)$	366	nC

PRODUCT SUMMARY

V_{DS} (V) at T_J max.	650	
$R_{DS(on)}$ typ. (Ω) at 25 °C	$V_{GS} = 10$ V	0.171
Q_g max. (nC)		74
Q_{gs} (nC)		15
Q_{gd} (nC)		15

V_{DSS}	$R_{DS(on)}$ MAX	I_D MAX
600 V	99 mΩ @ 10 V	33 A



V_{DSS}	60V
$R_{DS(on)}$ typ. (Ω)	1.15mΩ
max	1.4mΩ
I_D (Silicon Limited)	338A ^①
I_D (Package Limited)	240A

38

Параметри – Absolute maximum ratings – Мощност и температура

Table 2 Maximum ratings

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Continuous drain current ¹⁾	I_D	-	-	110	A	$V_{GS}=10\text{ V}, T_c=25^\circ\text{C}$ $V_{GS}=10\text{ V}, T_c=100^\circ\text{C}$ $V_{GS}=6\text{ V}, T_c=100^\circ\text{C}$ $V_{GS}=10\text{ V}, T_A=25^\circ\text{C}, R_{thJA}=40^\circ\text{C/W}^2$
		-	-	85		
		-	-	78		
		-	-	19.4		
Pulsed drain current ³⁾	$I_{D,pulse}$	-	-	440	A	$T_A=25^\circ\text{C}$
Avalanche energy, single pulse ⁴⁾	E_{AS}	-	-	115	mJ	$I_D=92\text{ A}, R_{GS}=25\Omega$
Gate source voltage	V_{GS}	-20	-	20	V	-
Power dissipation	P_{tot}	-	-	150 3.8	W	$T_c=25^\circ\text{C}$ $T_A=25^\circ\text{C}, R_{thJA}=40^\circ\text{C/W}^2$
Operating and storage temperature	T_J, T_{stg}	-55	-	175	°C	IEC climatic category; DIN IEC 68-1: 55/175/56

$$P_D = \frac{T_J - T_C}{R_{JC}} \quad P_D = \frac{T_J - T_A}{R_{JA}}$$

T_J = Junction Temperature / температура на кристала
 T_C = Case Temperature / темп. на корпуса
 T_A = Ambient Temperature / околната температура
 R_{JC} = Junction to Case Thermal Resistance
 R_{JA} = Junction to Ambient Thermal Resistance

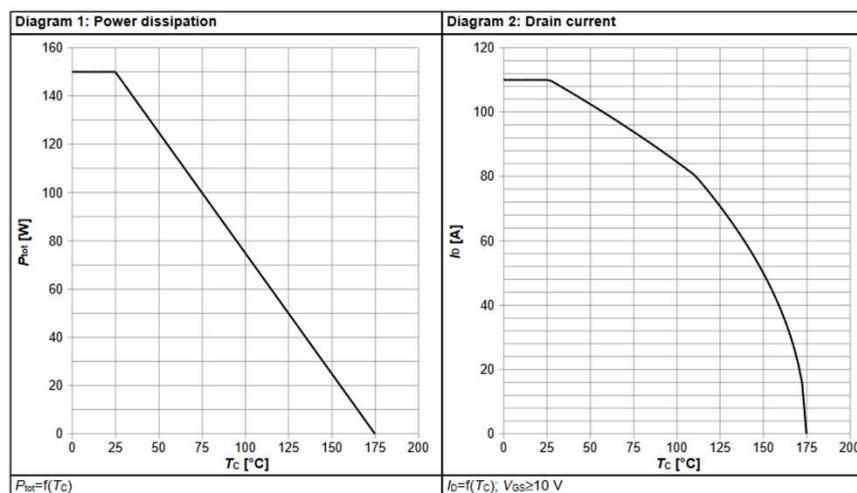
Table 3 Thermal characteristics

Parameter	Symbol	Values			Unit
		Min.	Typ.	Max.	
Thermal resistance, junction - case	R_{thJC}	-	-	1	°C/W
Thermal resistance, junction - ambient, 6 cm ² cooling area	R_{thJA}	-	-	40	°C/W
Thermal resistance, junction - ambient, minimal footprint ^[2]	R_{thJA}	-	-	62	°C/W

IPP050N10NF2S

39

Параметри – Зависимост на I_D и P от температура



IPP050N10NF2S

40

Параметри – Absolute maximum ratings / Safe operating area

Table 2 Maximum ratings

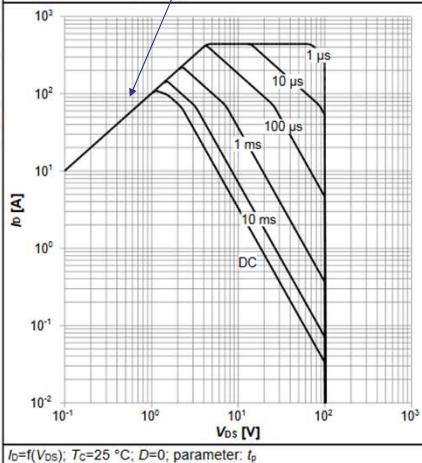
Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Continuous drain current ¹⁾	I_D	-	-	110	A	$V_{GS}=10 \text{ V}, T_c=25^\circ\text{C}$
		-	-	85		$V_{GS}=10 \text{ V}, T_c=100^\circ\text{C}$
		-	-	78		$V_{GS}=6 \text{ V}, T_c=100^\circ\text{C}$
		-	-	19.4		$V_{GS}=10 \text{ V}, T_A=25^\circ\text{C}, R_{DS(on)}=40^\circ\text{C}/\text{W}^2$
Pulsed drain current ³⁾	$I_{D,pulse}$	-	-	440	A	$T_A=25^\circ\text{C}$
Avalanche energy, single pulse ⁴⁾	E_{AS}	-	-	115	mJ	$I_D=92 \text{ A}, R_{GS}=25 \Omega$
Gate source voltage	V_{GS}	-20	-	20	V	-
Power dissipation	P_{tot}	-	-	150	W	$T_c=25^\circ\text{C}$
		-	-	3.8		$T_A=25^\circ\text{C}, R_{DS(on)}=40^\circ\text{C}/\text{W}^2$
Operating and storage temperature	T_j, T_{stg}	-55	-	175	°C	IEC climatic category; DIN II 55/175/56

Работа извън тези граници може да доведе до разрушаване на транзистора

Токът е ограничен от $R_{DS(on)}$

IPP050N10NF2S

Diagram 3: Safe operating area



41

Параметри – $U_{GS(th)}$

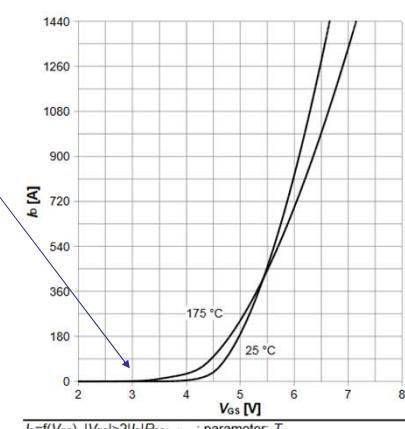
Прагово напрежение (gate threshold voltage) - $U_{GS(th)}$

Table 4 Static characteristics

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Drain-source breakdown voltage	$V_{(BR)DSS}$	40	-	-	V	$V_{GS}=0 \text{ V}, I_D=250 \mu\text{A}$
Breakdown voltage temperature coefficient	$dV_{(BR)DSS}/dT_j$	-	36	-	mV/°C	$I_D=5 \text{ mA}$, referenced to 25°C
Gate threshold voltage	$V_{GS(th)}$	2.2	-	3.7	V	$V_{GS}=V_{GS}, I_D=250 \mu\text{A}$
Zero gate voltage drain current	I_{DSS}	-	-	1 150	μA	$V_{GS}=40 \text{ V}, V_{DS}=0 \text{ V}, T_j=25^\circ\text{C}$ $V_{GS}=40 \text{ V}, V_{DS}=0 \text{ V}, T_j=125^\circ\text{C}$
Gate-source leakage current	I_{GSS}	-	-	100	nA	$V_{GS}=20 \text{ V}, V_{DS}=0 \text{ V}$
Drain-source on-state resistance	$R_{DS(on)}$	-	0.5 0.7	0.65 -	mΩ	$V_{GS}=10 \text{ V}, I_D=100 \text{ A}$ $V_{GS}=6 \text{ V}, I_D=50 \text{ A}$
Gate resistance ¹⁾	R_g	-	2.2	-	Ω	-
Transconductance	g_s	-	320	-	S	$ V_{DS} \geq 2 I_D R_{DS(on)max}, I_D=100 \text{ A}$

Праговото напрежение, V_{th} , се дефинира като минималното напрежение на гейта, необходимо за създаване на инверсна област под гейта и образуване на проводящ канал между дрейна и сурса. V_{th} обикновено се измерва при ток на дрейна 250 μA.

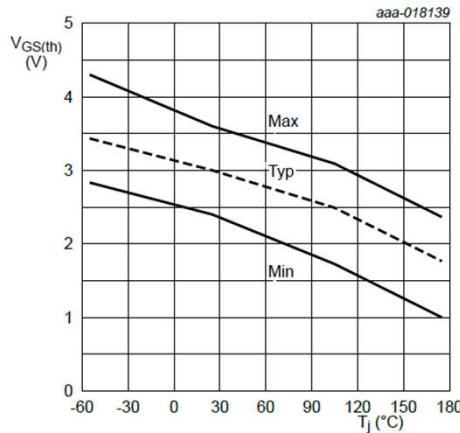
V_{th} варира в известни граници за отделните транзистори от даден модел.



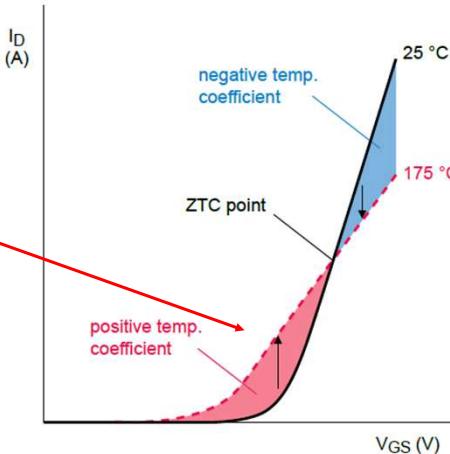
IRF40SC240

42

Ефект на Spirito – Термална нестабилност в MOSFET транзистори



V_{th} има отрицателен температурен коефициент, което означава, че когато кристала се нагрява, MOSFET ще се включи при по-ниско напрежение на U_{gs} .



Power MOSFETs in linear mode

43

Ефект на Spirito – Термална нестабилност в MOSFET транзистори

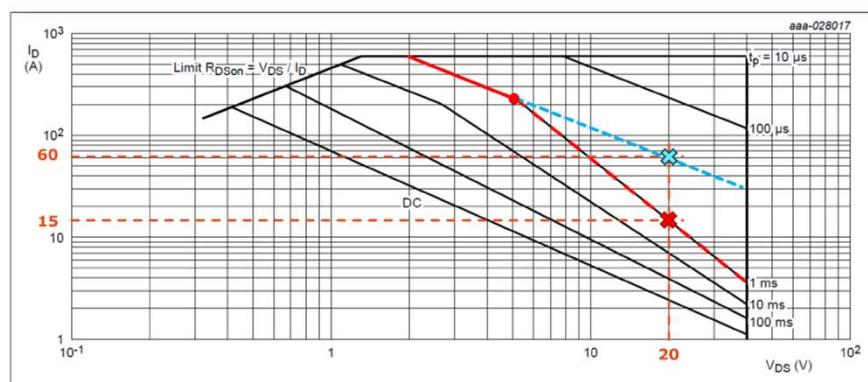


Fig. 11. SOA graph: Spirito effect
 $T_{mb} = 25^\circ\text{C}; I_{DM}$ is a single pulse

Power MOSFETs in linear mode

44

Параметри – Rds(on)

$R_{DS(on)}$ – (drain-source on-state resistance) – съпротивление между дрейна и сорса, когато транзисторът е „включен“.

Table 4 Static characteristics

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Drain-source breakdown voltage	$V_{BR(DSS)}$	40	-	-	V	$V_{GS}=0$ V, $I_D=250$ μ A
Breakdown voltage temperature coefficient	$dV_{BR(DSS)}/dT_J$	-	36	-	mV/ $^{\circ}$ C	$I_D=5$ mA, referenced to 25 $^{\circ}$ C
Gate threshold voltage	$V_{GS(th)}$	2.2	-	3.7	V	$V_{DS}=V_{GS}$, $I_D=250$ μ A
Zero gate voltage drain current	I_{DSS}	-	-	1	μ A	$V_{DS}=40$ V, $V_{GS}=0$ V, $T_J=25$ $^{\circ}$ C
		-	-	150	μ A	$V_{DS}=40$ V, $V_{GS}=0$ V, $T_J=125$ $^{\circ}$ C
Gate-source leakage current	I_{GSS}	-	-	100	nA	$V_{GS}=20$ V, $V_{DS}=0$ V
Drain-source on-state resistance	$R_{DS(on)}$	-	0.5 0.7	0.65	$m\Omega$	$V_{GS}=10$ V, $I_D=100$ A $V_{GS}=6$ V, $I_D=50$ A
Gate resistance ¹⁾	R_G	-	2.2	-	Ω	-
Transconductance	g_{fs}	-	320	-	S	$ V_{DS} \geq 2 I_D R_{DS(on)max}$, $I_D=100$ A

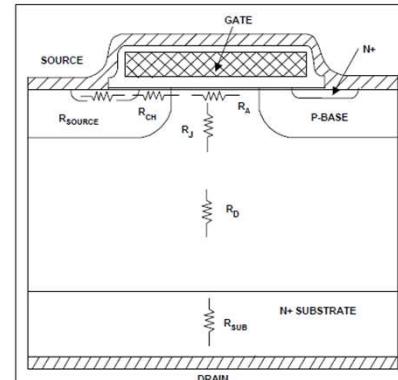


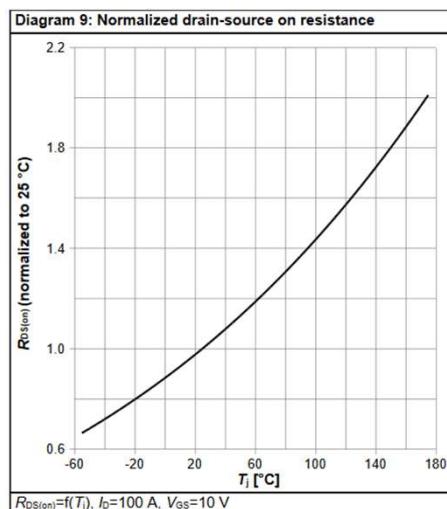
Figure 8. Origin of Internal Resistance in a Power MOSFET.

$$R_{DS(on)} = R_{source} + R_{ch} + R_A + R_J + R_D + R_{sub} + R_{cm1}$$

IRF40SC240

45

Параметри – Rds(on) – Зависимост от температурата

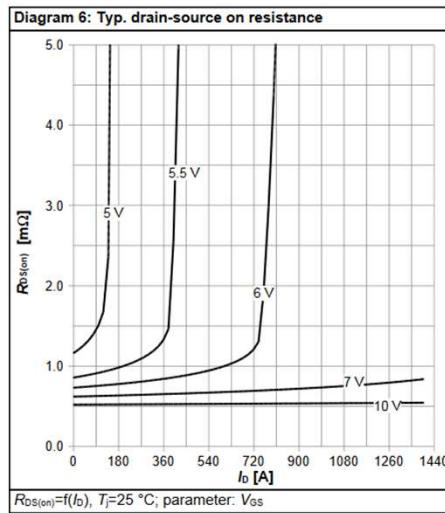
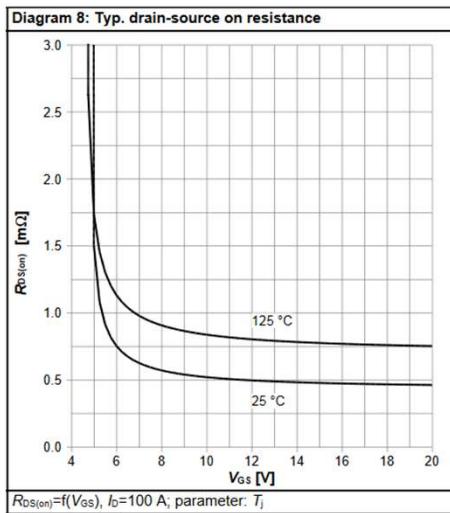


$R_{ds(on)}$ расте при повишаване на температурата, което води до намаляване на I_d и на разсейвана мощност $P = I_d^2 \cdot R_{ds(on)}$

IRF40SC240

46

Параметри – $R_{DS(on)}$ – Зависимост от U_{GS} и I_D



За да може MOSFET да комутира голям ток с минимални загуби, $R_{DS(on)}$ да е малко, т.е. напрежението U_{GS} трябва да е достатъчно високо.

IRF40SC240

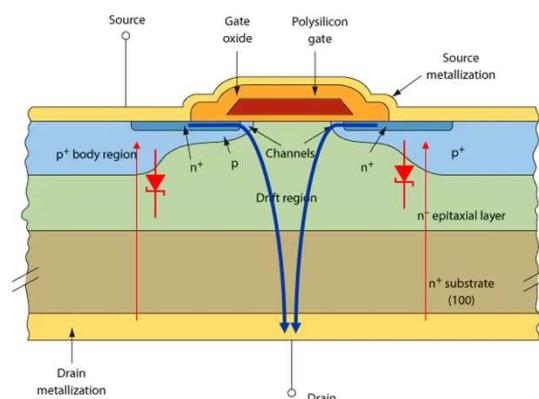
47

Параметри – Drain-source breakdown voltage $V_{(BR)DSS}$

Table 4 Static characteristics

Parameter	Symbol	Values	Unit	Note / Test Condition
		Min.	Typ.	Max.
Drain-source breakdown voltage	$V_{(BR)DSS}$	40	-	-
Breakdown voltage temperature coefficient	$dV_{(BR)DSS}/dT_j$	-	36	-
Gate threshold voltage	$V_{GS(th)}$	2.2	-	3.7
Zero gate voltage drain current	$I_{DS(on)}$	-	-	1 μA
Gate-source leakage current	I_{GS}	-	-	100 nA
Drain-source on-state resistance	$R_{DS(on)}$	-	0.5	0.65
Gate resistance ¹⁾	R_G	-	2.2	-
Transconductance	g_m	-	320	-

1) $R_G = 1/V_{GS}$ at $I_D = 100 \text{ A}$



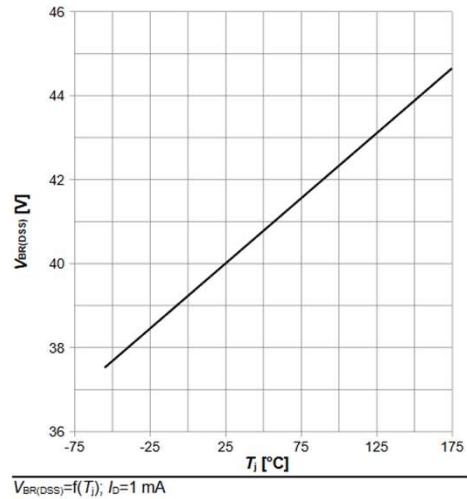
IRF40SC240

48

Параметри – Drain-source breakdown voltage $V_{(BR)DSS}$

Table 4 Static characteristics

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Drain-source breakdown voltage	$V_{(BR)DSS}$	40	-	-	V	$V_{GS}=0$ V, $I_D=250$ μ A
Breakdown voltage temperature coefficient	$dV_{(BR)DSS}/dT_J$	-	36	-	mV/ $^{\circ}$ C	$I_D=5$ mA, referenced to 25 $^{\circ}$ C
Gate threshold voltage	$V_{GS(th)}$	2.2	-	3.7	V	$V_{DS}=V_{GS}$, $I_D=250$ μ A
Zero gate voltage drain current	I_{DSS}	-	-	1 150	μ A	$V_{GS}=40$ V, $V_{DS}=0$ V, $T_J=25$ $^{\circ}$ C $V_{GS}=40$ V, $V_{DS}=0$ V, $T_J=125$ $^{\circ}$ C
Gate-source leakage current	I_{GSS}	-	-	100	nA	$V_{GS}=20$ V, $V_{DS}=0$ V
Drain-source on-state resistance	$R_{DS(on)}$	-	0.5 0.7	0.65	$m\Omega$	$V_{GS}=10$ V, $I_D=100$ A $V_{GS}=6$ V, $I_D=50$ A
Gate resistance ¹⁾	R_G	-	2.2	-	Ω	-
Transconductance	g_{fs}	-	320	-	S	$ V_{DS} \geq 2 I_D /R_{DS(on)max}$, $I_D=100$ A



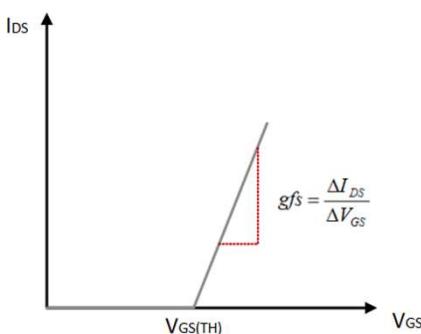
IRF40SC240

49

Параметри – Transconductance / стръмност на предавателната характеристика

Table 4 Static characteristics

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Drain-source breakdown voltage	$V_{(BR)DSS}$	40	-	-	V	$V_{GS}=0$ V, $I_D=250$ μ A
Breakdown voltage temperature coefficient	$dV_{(BR)DSS}/dT_J$	-	36	-	mV/ $^{\circ}$ C	$I_D=5$ mA, referenced to 25 $^{\circ}$ C
Gate threshold voltage	$V_{GS(th)}$	2.2	-	3.7	V	$V_{DS}=V_{GS}$, $I_D=250$ μ A
Zero gate voltage drain current	I_{DSS}	-	-	1 150	μ A	$V_{GS}=40$ V, $V_{DS}=0$ V, $T_J=25$ $^{\circ}$ C $V_{GS}=40$ V, $V_{DS}=0$ V, $T_J=125$ $^{\circ}$ C
Gate-source leakage current	I_{GSS}	-	-	100	nA	$V_{GS}=20$ V, $V_{DS}=0$ V
Drain-source on-state resistance	$R_{DS(on)}$	-	0.5 0.7	0.65	$m\Omega$	$V_{GS}=10$ V, $I_D=100$ A $V_{GS}=6$ V, $I_D=50$ A
Gate resistance ¹⁾	R_G	-	2.2	-	Ω	-
Transconductance	g_{fs}	-	320	-	S	$ V_{DS} \geq 2 I_D /R_{DS(on)max}$, $I_D=100$ A



IRF40SC240

50

Отразява чувствителността на дрейновият ток към промените на напрежението гейт-сорс.

Параметри – Dynamic characteristics

Table 5 Dynamic characteristics

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Input capacitance ¹⁾	C_{iss}	-	18000	-	pF	$V_{GS}=0\text{ V}, V_{DS}=20\text{ V}, f=1\text{ MHz}$
Output capacitance ¹⁾	C_{oss}	-	2900	-	pF	$V_{GS}=0\text{ V}, V_{DS}=20\text{ V}, f=1\text{ MHz}$
Reverse transfer capacitance ¹⁾	C_{rss}	-	2000	-	pF	$V_{GS}=0\text{ V}, V_{DS}=20\text{ V}, f=1\text{ MHz}$
Turn-on delay time	$t_{d(on)}$	-	23	-	ns	$V_{DD}=20\text{ V}, V_{GS}=10\text{ V}, I_b=30\text{ A}, R_{G,ext}=2.7\Omega$
Rise time	t_r	-	75	-	ns	$V_{DD}=20\text{ V}, V_{GS}=10\text{ V}, I_b=30\text{ A}, R_{G,ext}=2.7\Omega$
Turn-off delay time	$t_{d(off)}$	-				
Fall time	t_f	-				

(a)

(b)

Figure 11. Power MOSFET (a) Transfer characteristics, (b) Equivalent Circuit Showing Components That Have Greatest Effect on Switching

51

Параметри – Dynamic characteristics – капацитети

Table 5 Dynamic characteristics

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Input capacitance ¹⁾	C_{iss}	-	18000	-	pF	$V_{GS}=0\text{ V}, V_{DS}=20\text{ V}, f=1\text{ MHz}$
Output capacitance ¹⁾	C_{oss}	-	2900	-	pF	$V_{GS}=0\text{ V}, V_{DS}=20\text{ V}, f=1\text{ MHz}$
Reverse transfer capacitance ¹⁾	C_{rss}	-	2000	-	pF	$V_{GS}=0\text{ V}, V_{DS}=20\text{ V}, f=1\text{ MHz}$
Turn-on delay time	$t_{d(on)}$	-	23	-		
Rise time	t_r	-	75	-		
Turn-off delay time	$t_{d(off)}$	-	197	-		
Fall time	t_f	-	114	-		

$$C_{iss} = C_{GS} + C_{GD}, C_{DS} \text{ shorted}$$

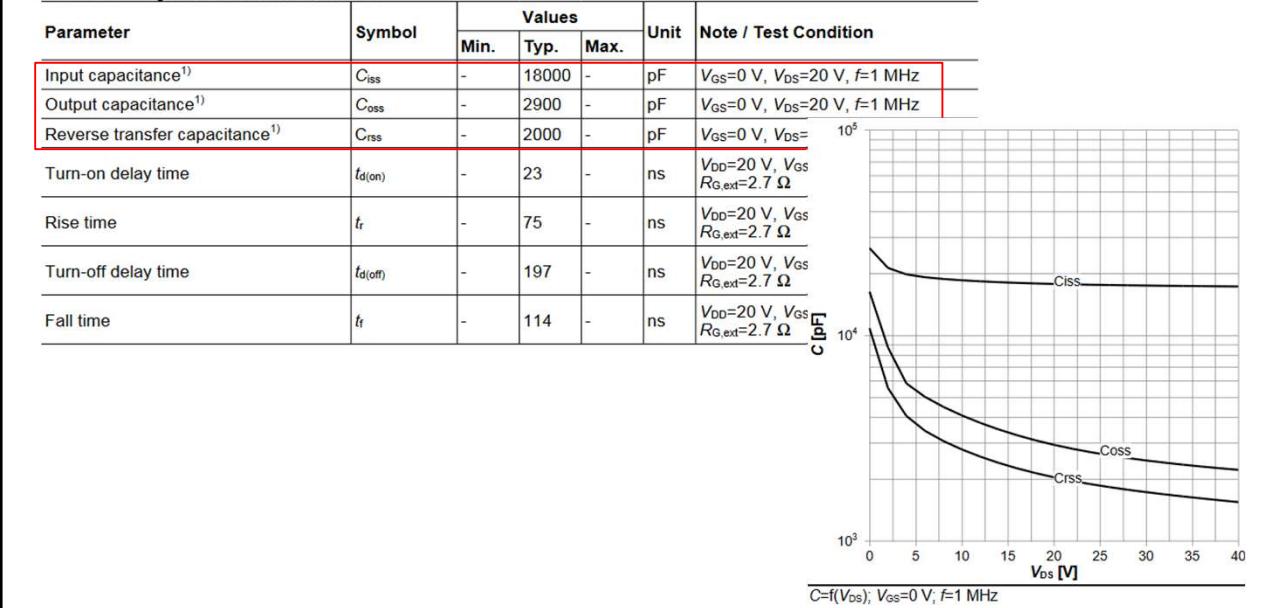
$$C_{rss} = C_{GD}$$

$$C_{oss} = C_{DS} + C_{GD}$$

52

Параметри – Dynamic characteristics – капацитети

Table 5 Dynamic characteristics



53

Параметри – Dynamic characteristics – закъснения

Закъснението при включване, $t_{d(on)}$, е времето, необходимо за зареждане на входния капацитет на MOSFET, преди да започне протичане на дрейнов ток.

$t_{d(off)}$ е времето, необходимо за разреждане на капацитата, преди транзистора започне да се „запушва“.

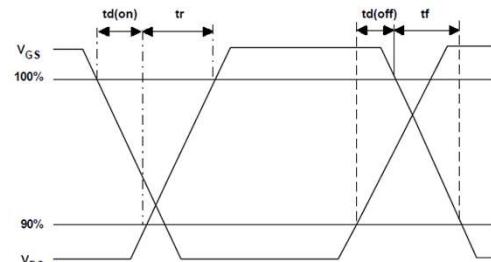


Table 5 Dynamic characteristics

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Input capacitance ¹⁾	C_{iss}	-	18000	-	pF	$V_{GS}=0 \text{ V}, V_{DS}=20 \text{ V}, f=1 \text{ MHz}$
Output capacitance ¹⁾	C_{oss}	-	2900	-	pF	$V_{GS}=0 \text{ V}, V_{DS}=20 \text{ V}, f=1 \text{ MHz}$
Reverse transfer capacitance ¹⁾	C_{rss}	-	2000	-	pF	$V_{GS}=0 \text{ V}, V_{DS}=20 \text{ V}, f=1 \text{ MHz}$
Turn-on delay time	$t_{d(on)}$	-	23	-	ns	$V_{DD}=20 \text{ V}, V_{GS}=10 \text{ V}, I_D=30 \text{ A}, R_{G,\text{ext}}=2.7 \Omega$
Rise time	t_r	-	75	-	ns	$V_{DD}=20 \text{ V}, V_{GS}=10 \text{ V}, I_D=30 \text{ A}, R_{G,\text{ext}}=2.7 \Omega$
Turn-off delay time	$t_{d(off)}$	-	197	-	ns	$V_{DD}=20 \text{ V}, V_{GS}=10 \text{ V}, I_D=30 \text{ A}, R_{G,\text{ext}}=2.7 \Omega$
Fall time	t_f	-	114	-	ns	$V_{DD}=20 \text{ V}, V_{GS}=10 \text{ V}, I_D=30 \text{ A}, R_{G,\text{ext}}=2.7 \Omega$

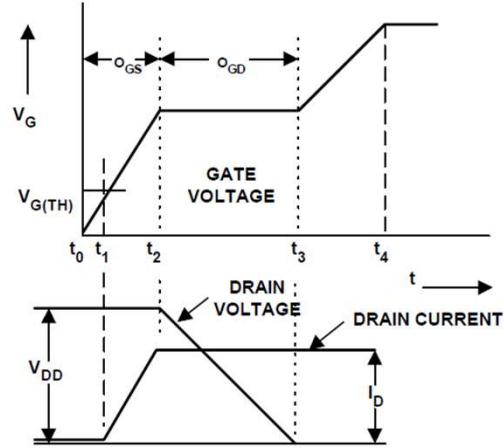
54

Параметри – Gate charge characteristics¹⁾

Table 6 Gate charge characteristics¹⁾

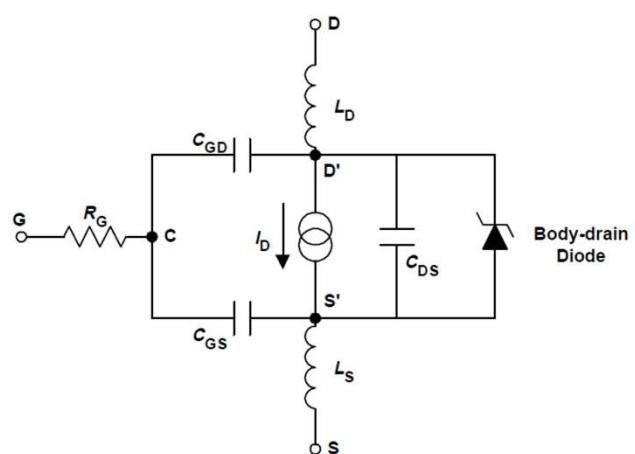
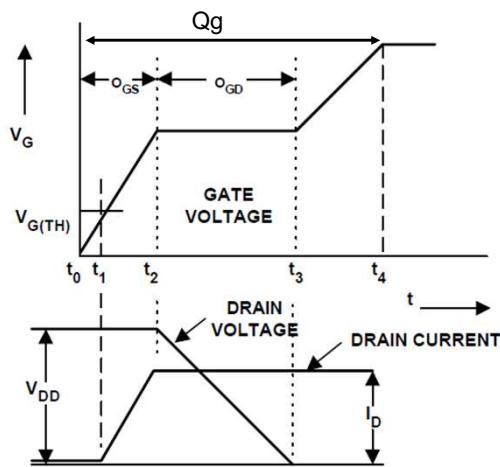
Parameter	Symbol	Values			Unit
		Min.	Typ.	Max.	
Gate to source charge	Q_{gs}	-	85	-	nC
Gate charge at threshold	$Q_{g(\text{th})}$	-	54	-	nC
Gate to drain charge ²⁾	Q_{gd}	-	121	-	nC
Switching charge	Q_{sw}	-	152	-	nC
Gate charge total ²⁾	Q_g	-	366	458	nC
Gate plateau voltage	V_{plateau}	-	4.8	-	V
Gate charge total, sync. FET	$Q_{g(\text{sync})}$	-	245	-	nC
Output charge ¹⁾	Q_{oss}	-	101	-	nC

Total Gate Charge (Q_g) – количеството заряд, което трябва да се инжектира в гейта, за да се включи MOSFET.



55

Параметри – Gate charge characteristics



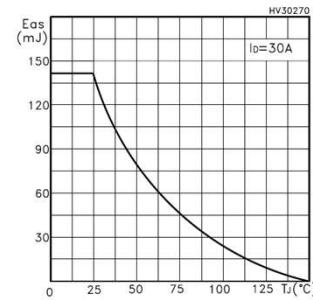
56

Параметри – Avalanche data

Table 4. Avalanche data

Symbol	Parameter	Value	Unit
I_{AR}	Avalanche current, repetitive or not repetitive (pulse width limited by T_{jmax})	30	A
E_{AS}	Single pulse avalanche energy (starting $T_j=25^\circ\text{C}$, $I_D=I_{AR}$, $V_{DD}=50\text{V}$)	140	mJ

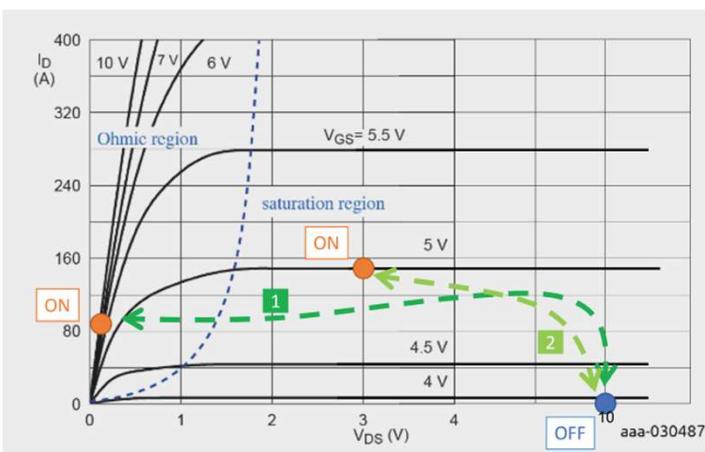
Figure 15. Maximum avalanche energy vs temperature



STP30NF20

57

Приложения – Ключов режим



[1] R_{DSon} operation ON/OFF trajectory; [2] linear mode operation ON/OFF trajectory

Example of MOSFET output characteristic: ON/OFF trajectories

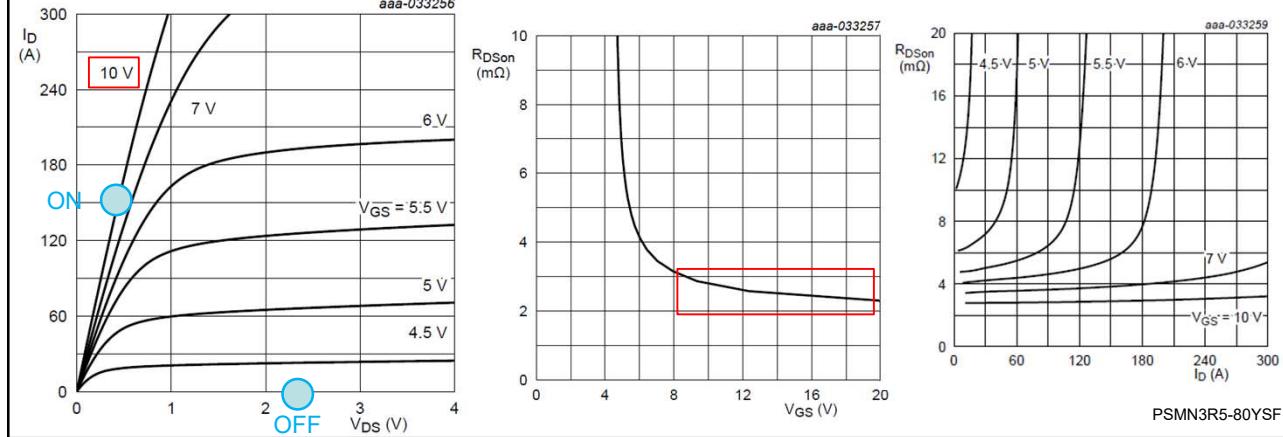
PSMN3R5-80YSF

58

Приложения – Ключов режим

Table 7. Characteristics

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Static characteristics						
$V_{(BR)DSS}$	drain-source breakdown voltage	$I_D = 250 \mu A; V_{GS} = 0 V; T_j = 25^\circ C$	80	-	-	V
		$I_D = 250 \mu A; V_{GS} = 0 V; T_j = -55^\circ C$	72	-	-	V
Dynamic characteristics						
$V_{GS(th)}$	gate-source threshold voltage	$I_D = 1 mA; V_{DS}=V_{GS}; T_j = 25^\circ C; \text{Fig. 11}$	2	3	4	V
		$I_D = 1 mA; V_{DS}=V_{GS}; T_j = 175^\circ C$	-	1.8	-	V
		$I_D = 1 mA; V_{DS}=V_{GS}; T_j = -55^\circ C$	-	3.4	-	V
		aaa-033256				



59

Приложения – Ключов режим

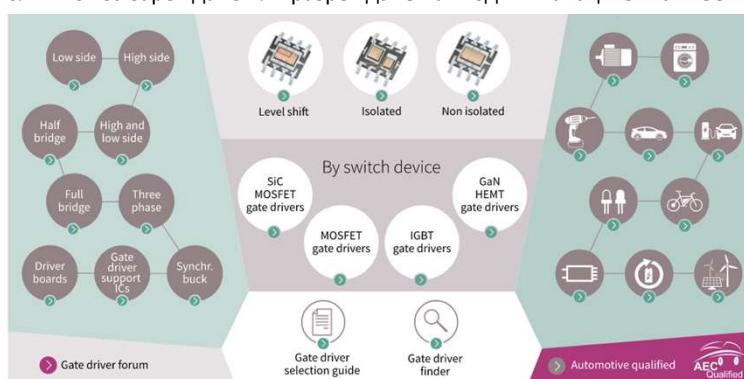
Схеми за управление на гейта (gate drivers)

Входният сигнал към схемата за управление на гейта обикновено е под формата на серия от импулси на логическо ниво от 3,3 или 5 V. Тези сигналите могат да произхождат от микроконтролер, FPGA или друга логическа интегрална схема, или компаратор.

Обикновено тези източници на сигнали не са способни да отдават или приемат достатъчен ток, за да включват и изключват мощнен MOSFET за желаното време.

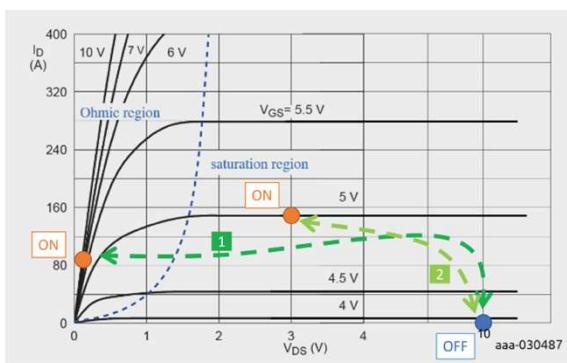
Поради това се добавя схема за управление на гейта, която изпълнява следните задачи:

1. Увеличава напрежението до достатъчно високи стойности на U_{GS}
2. Осигурява достатъчно голям ток за зареждане или разреждане на входния капацитет на MOSFET.



60

Приложения – Линеен режим



[1] $R_{DS(on)}$ operation ON/OFF trajectory; [2] linear mode operation ON/OFF trajectory
Example of MOSFET output characteristic: ON/OFF trajectories

airbag application

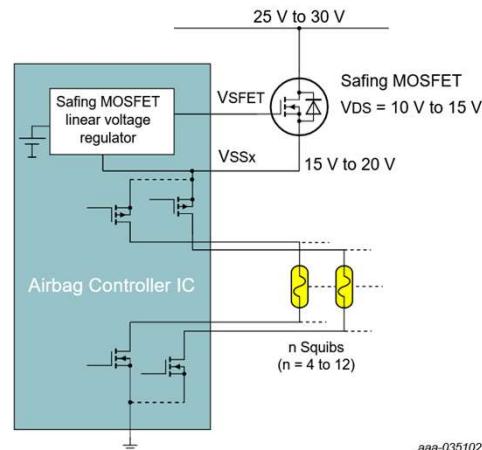


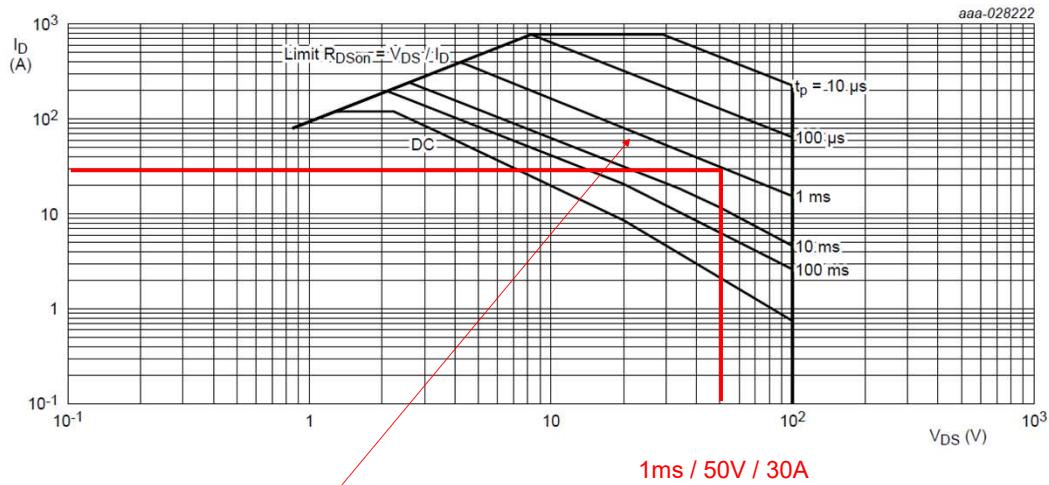
Figure 1. Airbag Squib typical application circuit

For the given input signal, the MOSFET can't be fully switched on due to the low gate driver voltage. The gate voltage will be above the gate threshold voltage but the MOSFET is working in linear mode in order to control the voltage applied to the airbag squibs.

61

Приложения – Линеен режим

Съществуват модели транзистори, които са специално оптимизирани за работа в линеен режим

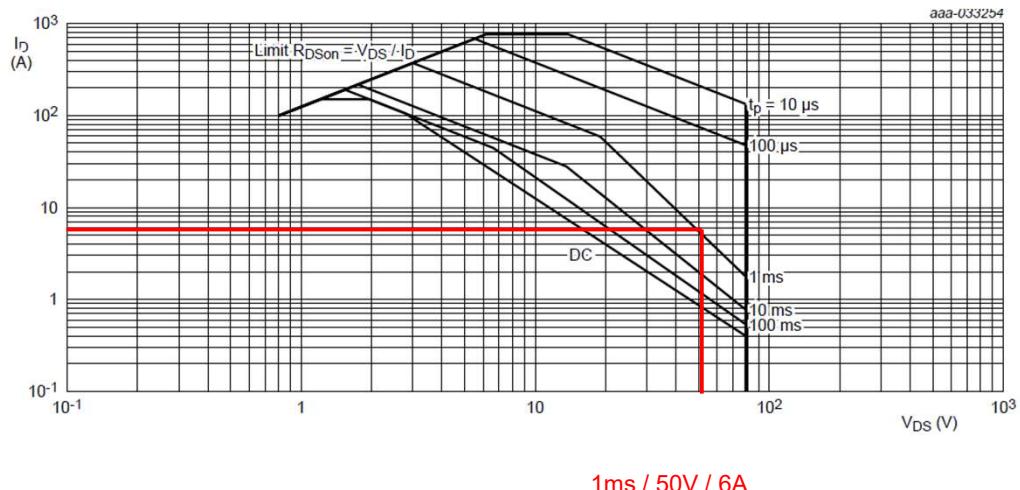


Влиянието на ефекта на Spirito върху SOA е намалено

PSMN3R7-100BSE

62

Сравнение с транзистор със сходни параметри, който не е оптимизиран за линеен режим



63

Приложения – Линеен режим

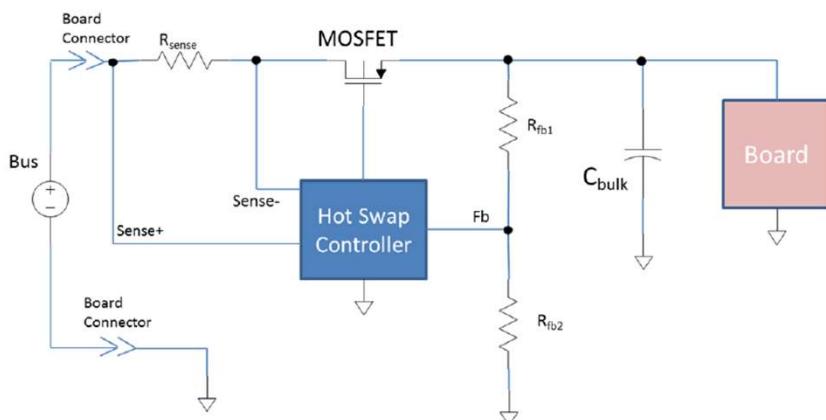


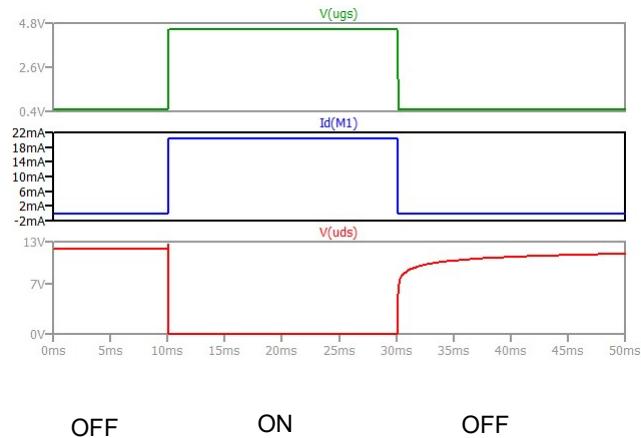
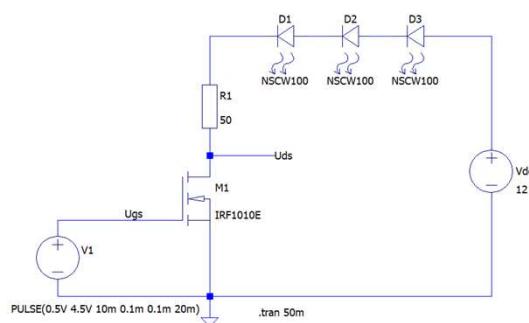
Figure 1 - Generic Hot Swap Circuit

In essence the Hot Swap circuit, which is between the board input rail and the rest of the board's circuitry, is an inrush current limiter that allows for charging of the bulk capacitance in a controlled manner. Also faults, such as over current and overvoltage are managed by Hot Swap circuits.

64

Схеми – MOSFET ключ

Управление на сетодиоди (резистивен товар)



LED-DRV.asc

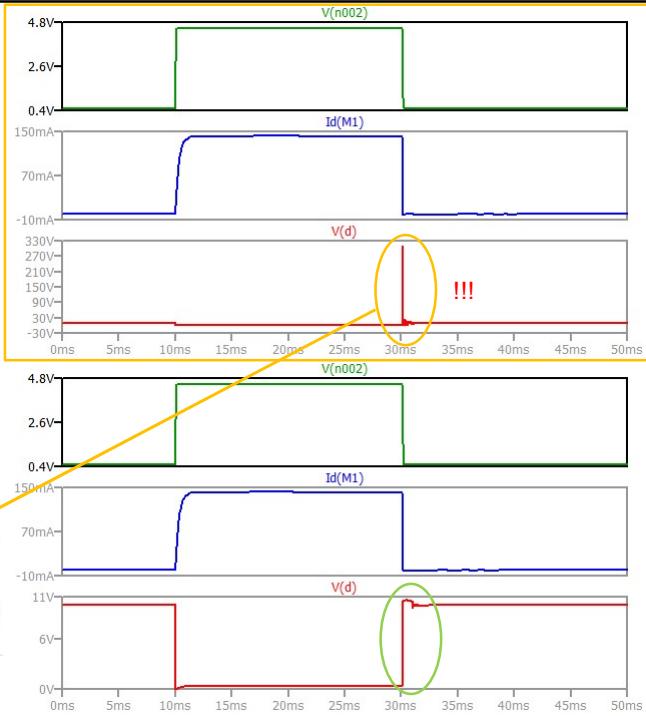
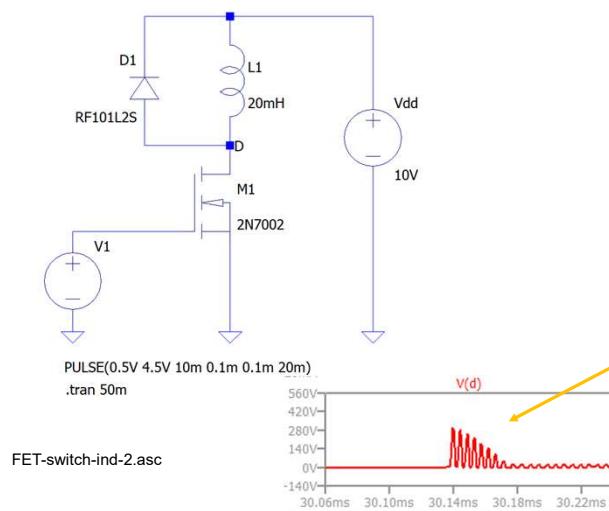
<https://github.com/vpt-tus/ppe>

65

Схеми – MOSFET ключ

Без D1

Управление на индуктивен товар



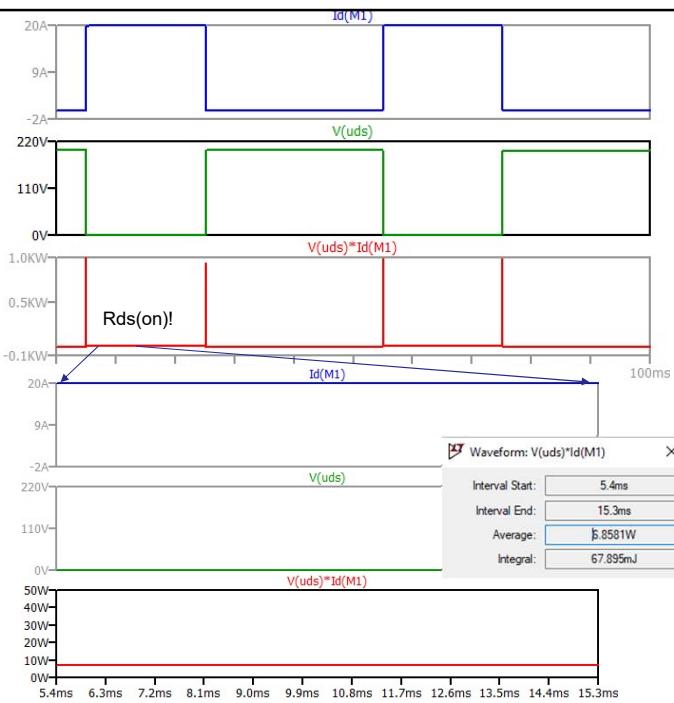
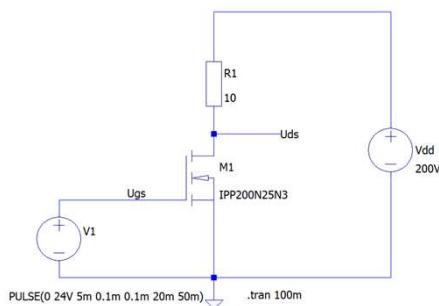
FET-switch-ind-2.asc

<https://github.com/vpt-tus/ppe>

66

Схеми – MOSFET ключ

Разсейвана мощност



FET-switch-power.asc

<https://github.com/vpt-tus/ppe>

67

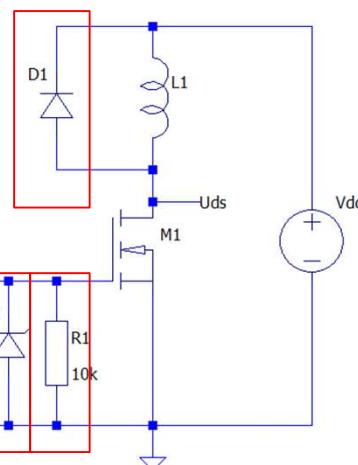
Схеми – MOSFET ключ

Практическа схема на MOSFET ключ

D1 - Защита от пренапрежение при индуктивен товар

R2 - Защита от резонанс: паразитна индуктивност на проводници + капацитет на гейта

D2 - Защита от пренапрежения на гейта. $U_z < U_{gs\ max}$



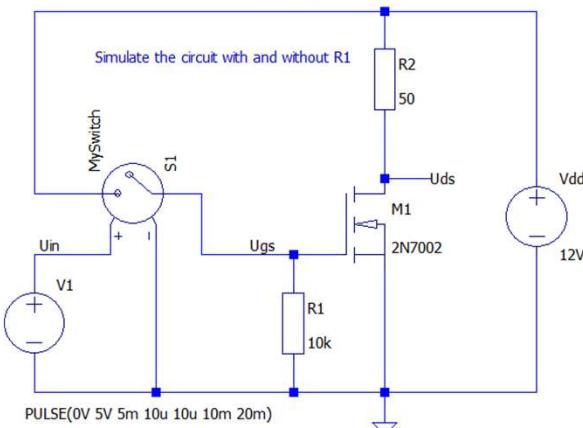
Защо е необходим резистора между гейта и сорса?

68

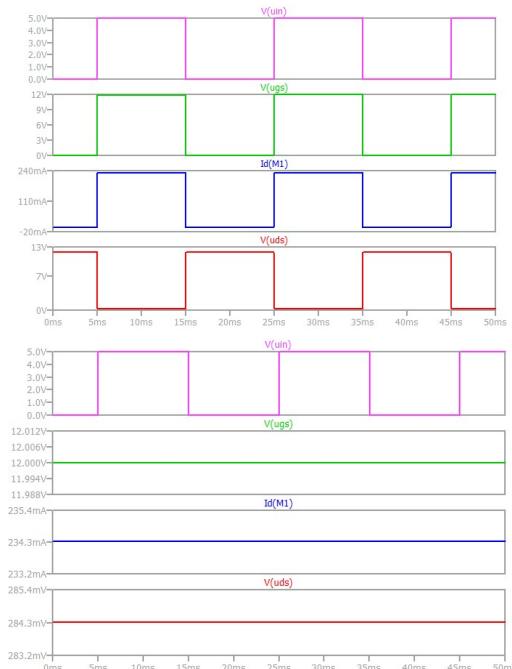
Схеми – MOSFET ключ

Защо е необходим резистора между гейта и сорса?

.model myswitch sw(Ron=1 Roff=10Meg Vt=0.5V Vh=-0.4V)

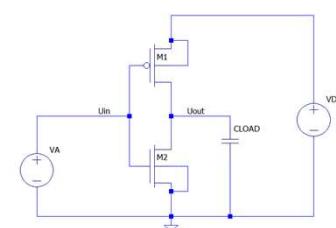
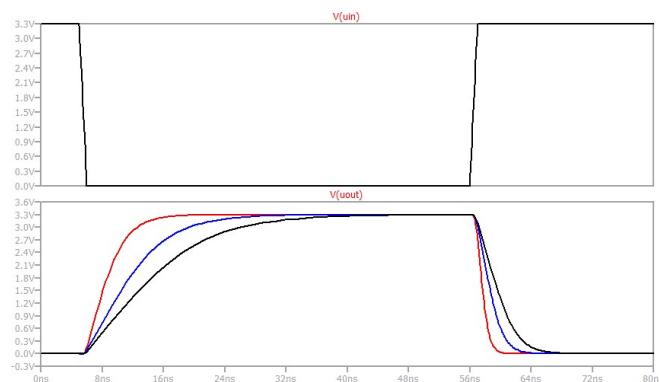
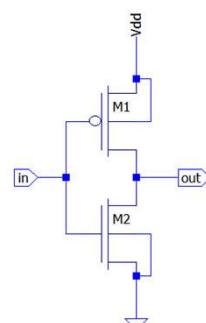
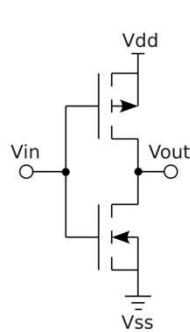


FET-switch-gate-protection-R.asc



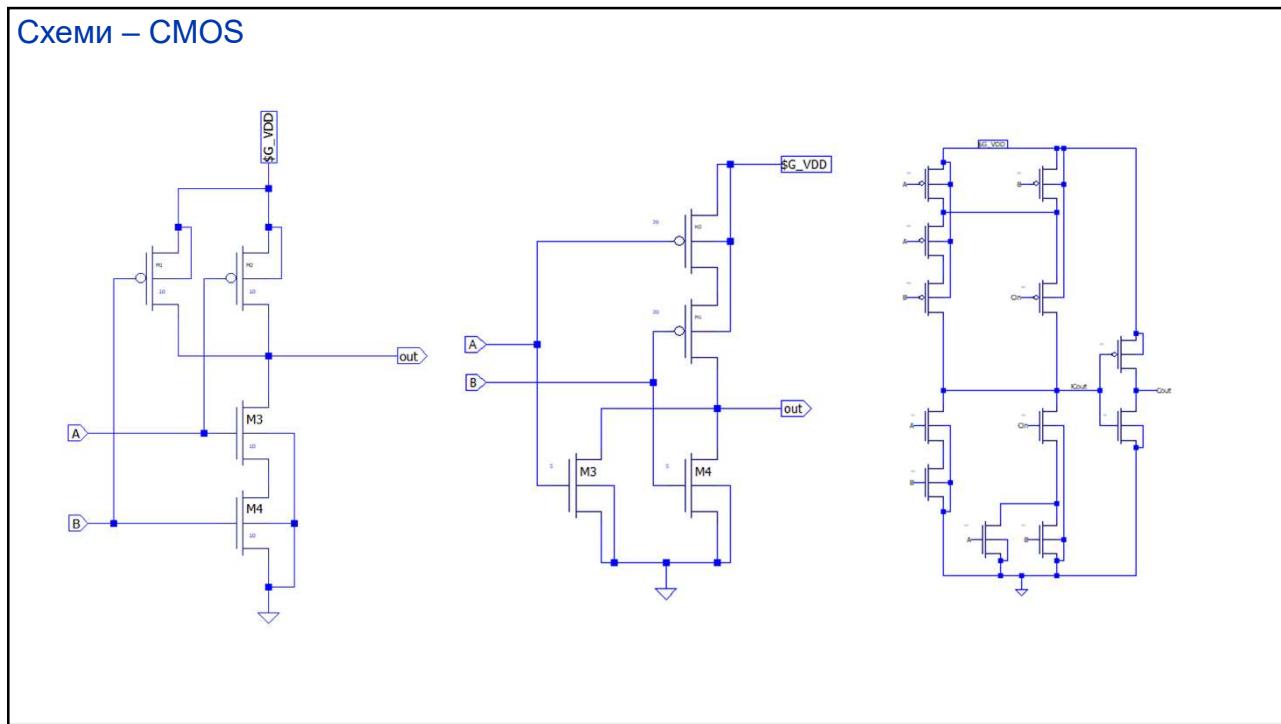
69

Схеми – CMOS



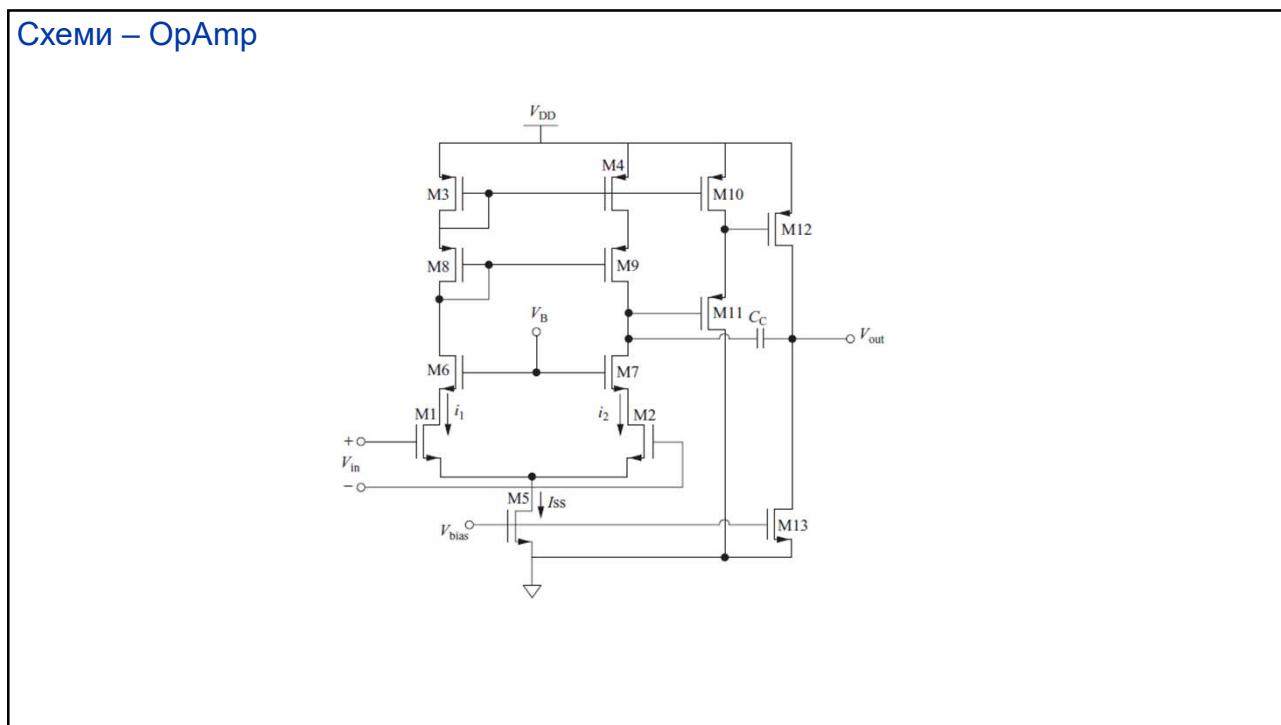
70

Схеми – CMOS



71

Схеми – ОрАмп



72

Приложения

AUTOMOTIVE 'Q' MOSFETS FOR REVERSE BATTERY PROTECTION

Application Requirements

Protect against reverse polarity connection of the battery during vehicle maintenance. During the reconnection of a vehicle's battery it is possible to reverse the battery polarities causing damage to the vehicle's electronics.

- Simple, Low Cost, and Minimal Component Count
- Minimal Power Losses
- Pulse Ruggedness to ISO7637
- AEC-Q101 and PPAP Required
- EMI Emissions

Key Products: 40V P-channel MOSFETs

- DMPH4015SPSQ in PowerDI5060.
- DMPH4015SK3Q in TO252 (DPAK).

PowerDI is a registered trademark of Diodes Incorporated.

REVERSE BATTERY PROTECTION CIRCUIT

