



Полеви транзистор

MOSFET - metal-oxide-semiconductor field-effect transistor

Тема: MOSFET Ключ – Канал управляван с напрежение

## Обещанието за по-добър ключ

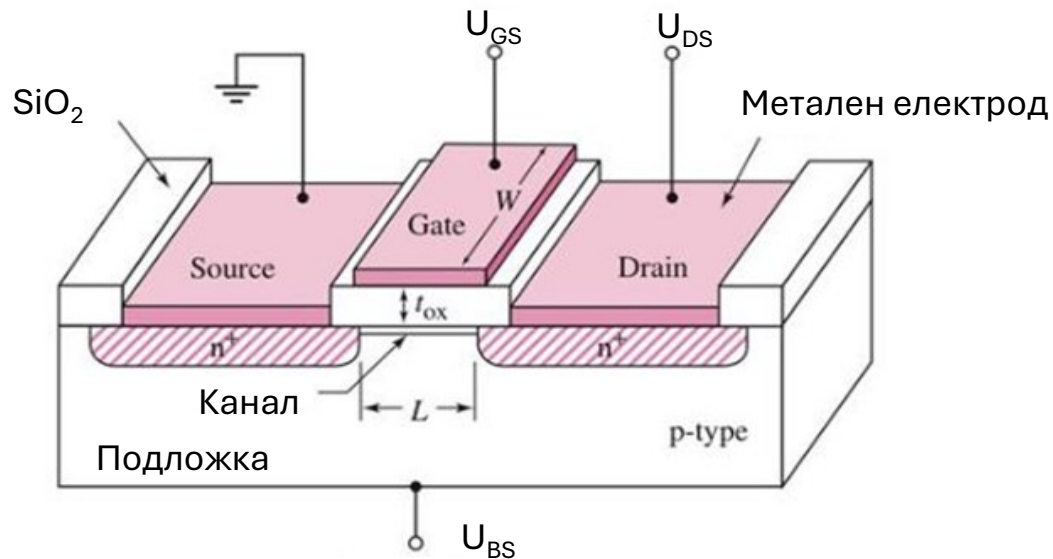
Току-що прекарахме много време с биполярния транзистор (BJT). Видяхме, че е полезен електронен елемент, но като ключ има два основни недостатъка. Първо, контролира се по ток, което означава, че трябва постоянно да подаваме базов ток, за да го поддържаме включен, което води до разход на енергия. Второ, изключва се бавно поради времето за разсейване на неосновните носители.

**Големият въпрос:** Това накара инженерите да се запитат: Можем ли да изградим ключ, който решава и двата проблема? Можем ли да проектираме елемент, което изисква почти никаква **енергия** за да го държи включен и който може да се изключи почти мигновено? Отговорът е да, и този елемент е **MOSFET**

MOSFET е най-произвежданият електронен елемент в човешката история. Милиарди от тях са в телефона в джоба ви. Разбирането как работи е от основно значение за съвременната електроника.

# Структура на MOSFET

## Metal-Oxide-Semiconductor Field-Effect Transistor



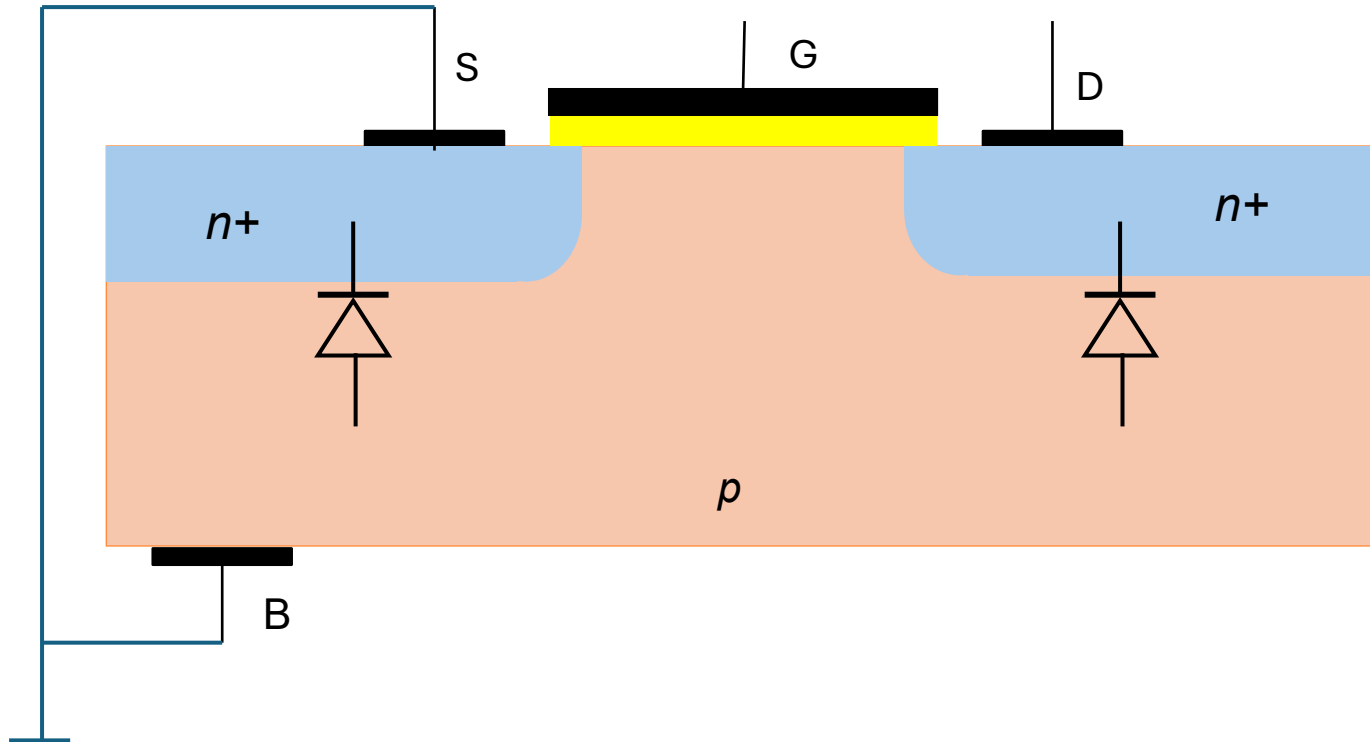
MOSFET има четири области – сорс (source – S), гейт (gate – G), дрейн (drain – D) и подложка (body - B).

Гейтът е изолиран от подложката с тънък слой SiO<sub>2</sub> с дебелина  $t_{ox}$ . Повърхността на транзистора е покрита с дебел SiO<sub>2</sub>.

Между сорса и дрейна се формира канал с дължина  $L$  и ширина  $W$ .

За N-канален транзистор областите на сорса и дрейна са с n<sup>+</sup>-тип проводимост, докато подложката е от P-тип.

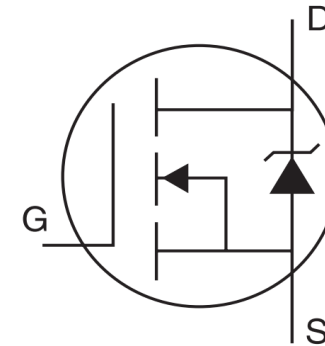
## FAQ: The Body Diode



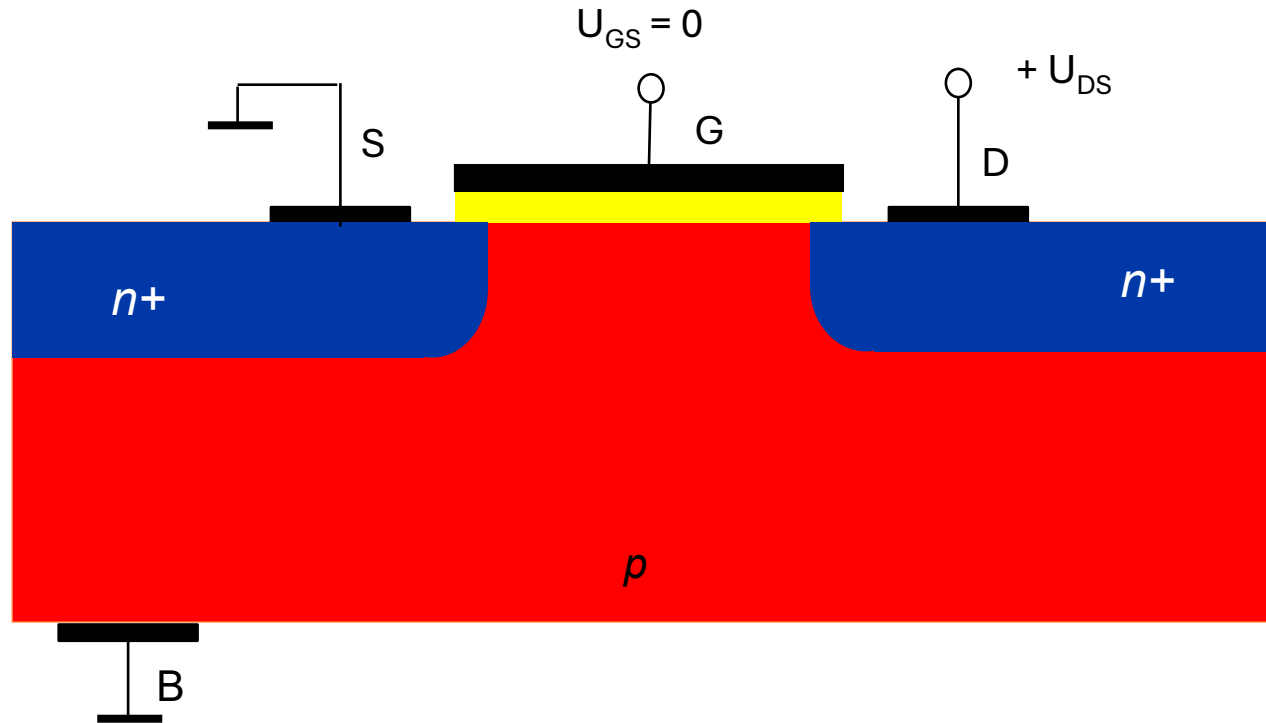
Този P-N преход между подложката и дрейна образува **вграден, паразитен диод**. Това не е нещо, което добавяме; това е неизбежна част от структурата на транзистора.

Между подложката и сорса също има такъв диод, но той не оказва влияние на работата на транзистора, защото при дискретните MOSFET сорса и подложката са свързани на късо.

Ето защо в символа на дискретния MOSFET се чертае диод между сорса и дрейна.

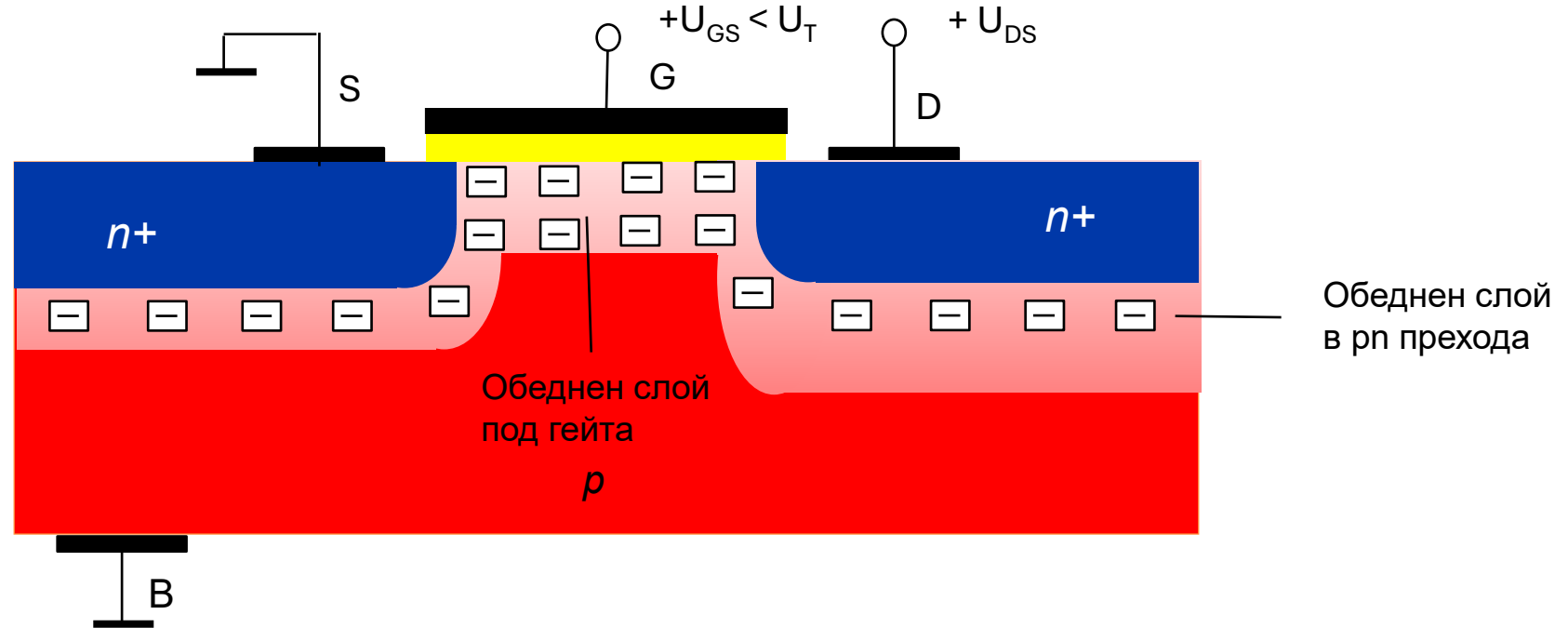


## Принцип на действие: Създаване на канала



При нулево напрежение на гейта, пътят от дрейна към сорс е блокиран от обратно включен PN преход. Не може да тече ток.

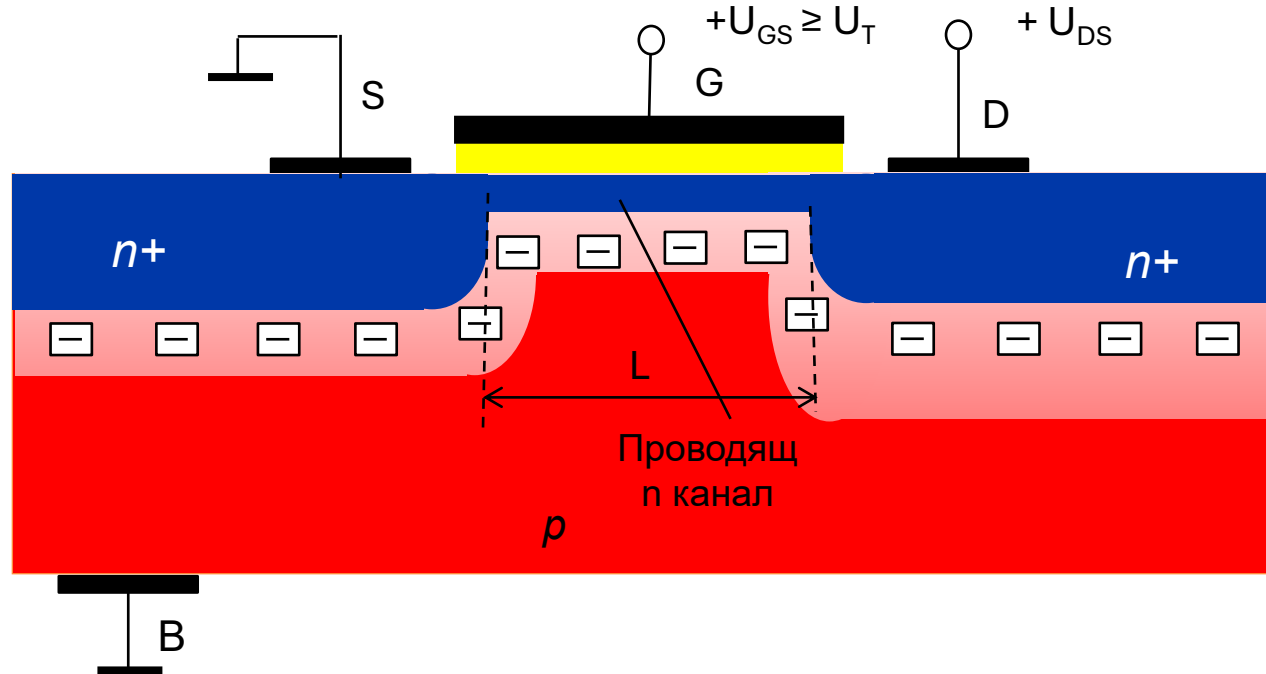
## Принцип на действие: Създаване на канала



Сега прилагаме положително напрежение от гейта към сорс. Тъй като гейтът е изолиран, не може да тече постоянен ток. Вместо това се създава електрическо поле, което прониква в окиса и в подложката от Р-тип.

Това положително поле привлича малкото свободни електрони (неосновни токоносители) в Р-подложката и избутва мажоритарните дупки. Под гейта се образува **обеднен слой**, който съдържа предимно некомпенсирани заряди на отрицателните акцепторни йони. Ток не тече.

## Принцип на действие: Създаване на канала



При увеличаване на положителното напрежение  $U_{GS}$  към повърхността се привличат електрони, които създават слой с **инверсна** проводимост, т.е. полупроводника в канала става от N-тип.

Напрежението  $U_{GS}$ , при което се създава инверсен слой в подложката и протича минимален дрейнов ток се нарича **прагово напрежение**  $U_T$ . Ако  $U_{GS} > U_T$  каналът **се обогатява** с токоносителите и токът  $I_D$  нараства.

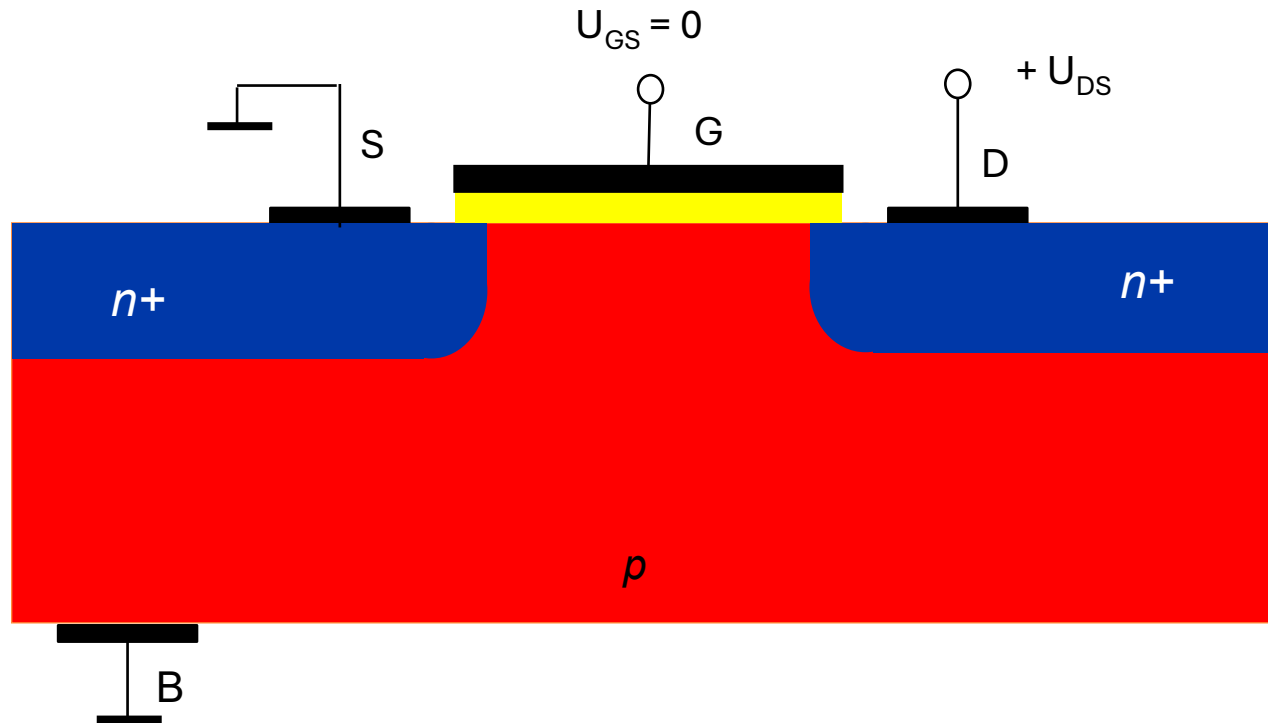


## Режими на работа на MOSFET - Режим на „отсечка“

$U_{GS} < U_t$  Режим на „отсечка“ (cut-off).

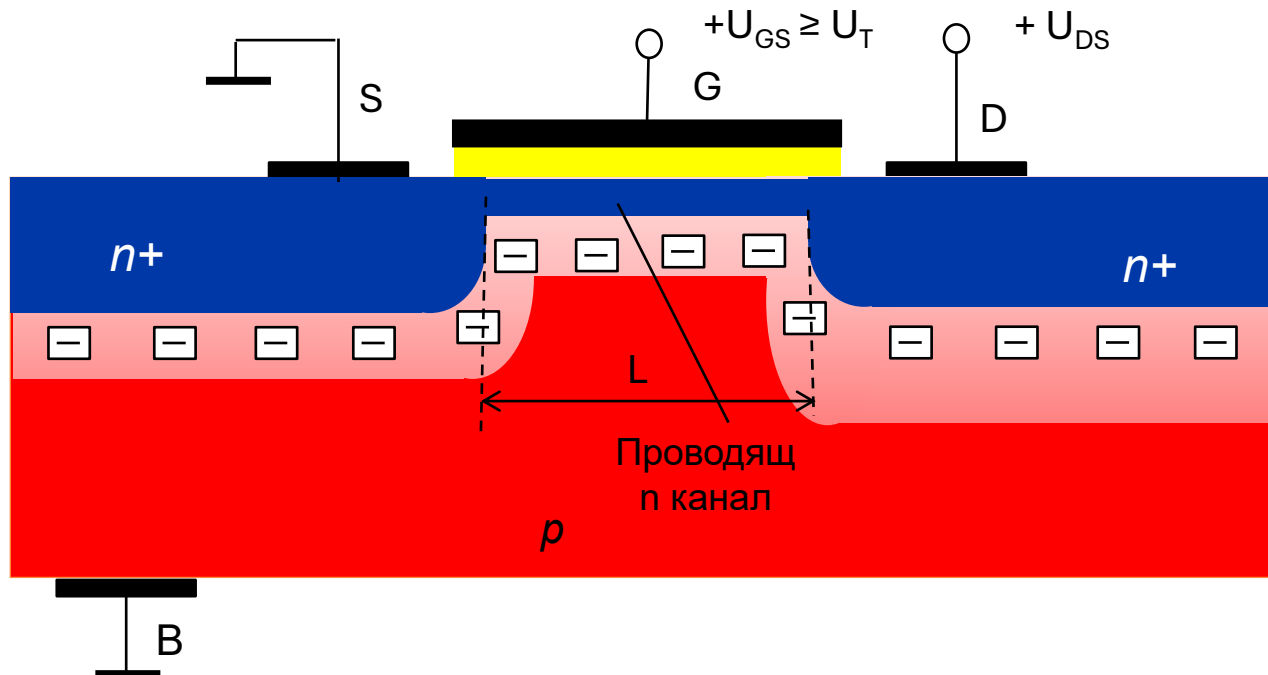
Канал не съществува, ток не протича, транзисторът е „запушен“.

MOSFET ключът е в състояние „отворен“ (off).



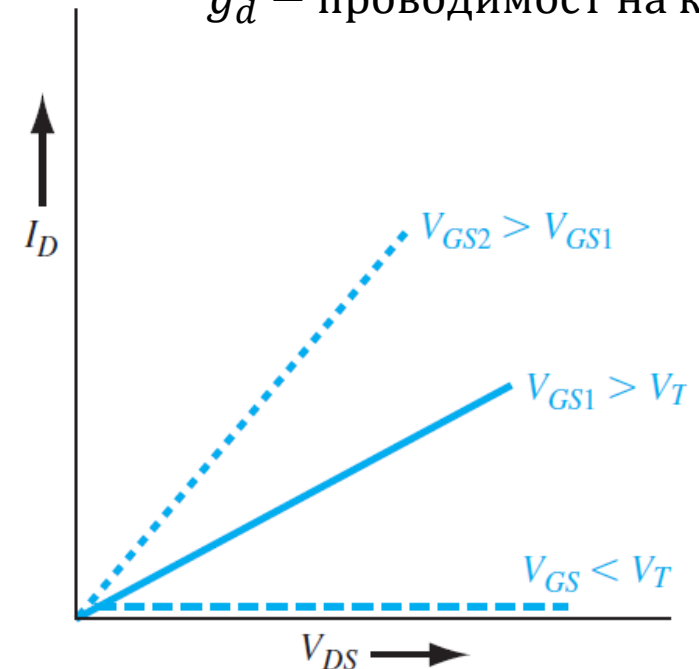
## Режими на работа на MOSFET – Омичен или линеен режим

При  $U_{GS} > U_T$  се образува канал. Ако подадем малко напрежение между дрейна и сорса ( $U_{DS}$ ) ще протече дрейнов ток  $I_D$ . В това състояние каналът действа като обикновен резистор. Колкото по-високо е напрежението на гейта, толкова повече електрони привличаме в канала и той има по-ниското съпротивление. Това е състоянието, което искаме за затворен ключ – път с много ниско съпротивление.



$$I_D = g_d U_{DS}$$

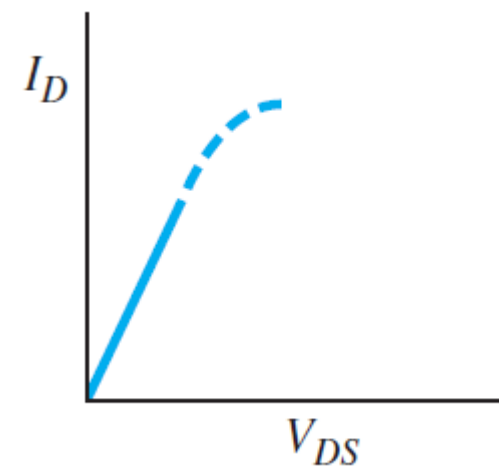
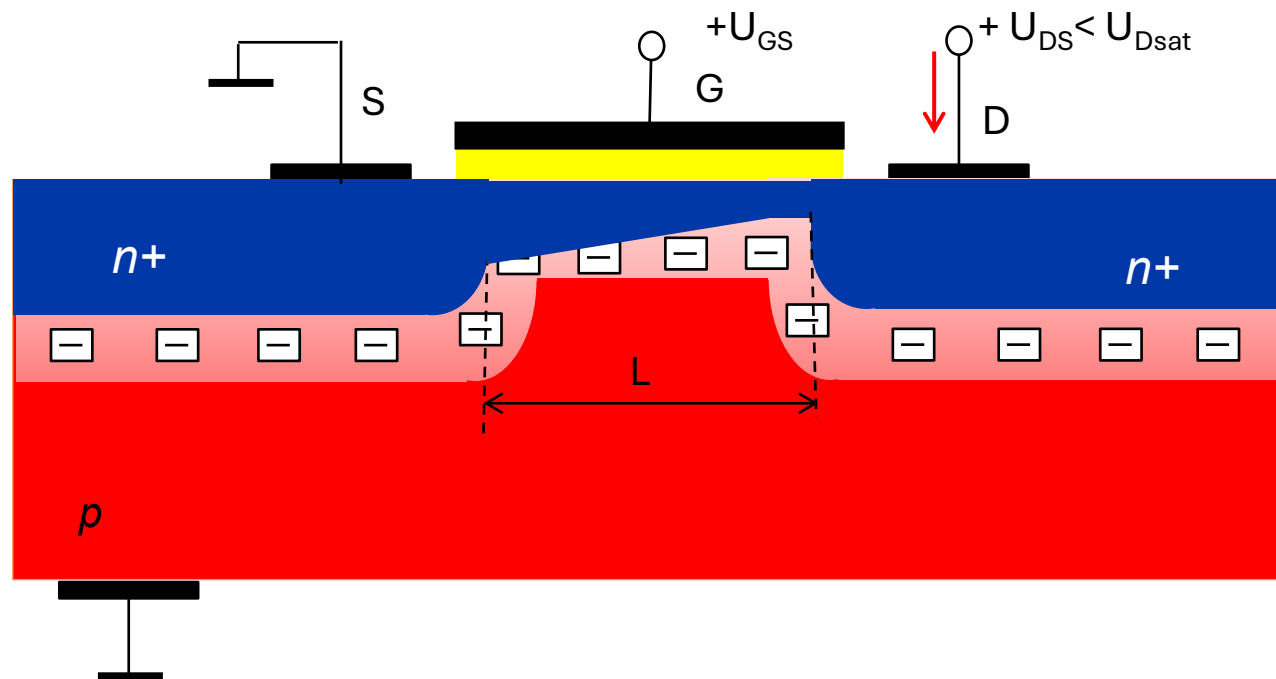
$g_d$  – проводимост на канала



## Режими на работа на MOSFET – Режим на насищане

При  $U_{GS} > U_t$  се образува канал. Ако подадем малко напрежение между дрейна и сорса ( $U_{DS}$ ) ще протече дрейнов ток  $I_D$ . В това състояние каналът действа като обикновен резистор. Колкото по-високо е напрежението на гейта, толкова повече електрони привличаме в канала и той има по-ниското съпротивление. Това е състоянието, което искаме за затворен ключ – път с много ниско съпротивление.

Какво ще стане, ако запазим  $U_{GS}$  постоянно, но увеличете напрежението  $U_{DS}$ ? Формата на канала започва да се променя. Електрическото поле от дрейна започва да «се бори» с полето от гейта.

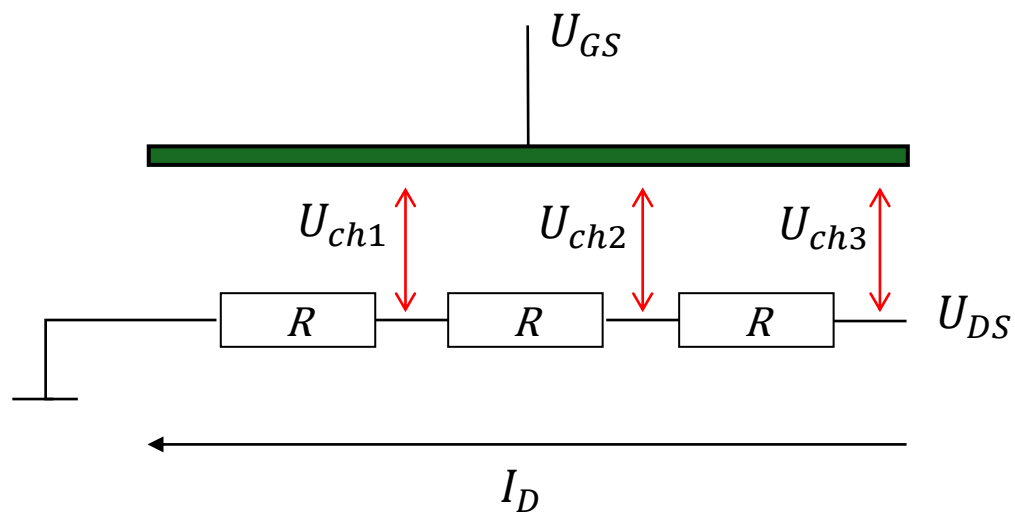


Напрежението, което индуцира канала, е разлика между постоянното  $U_{GS}$  и вътрешния пад в канала и съответно намалява от S към D (виж обясненията на следващият екран).

Това довежда до изменение на сечението на канала и до намаляване на проводимостта. Зависимостта на дрейновия ток от напрежението дрейн-сорс престава да бъде линейна.

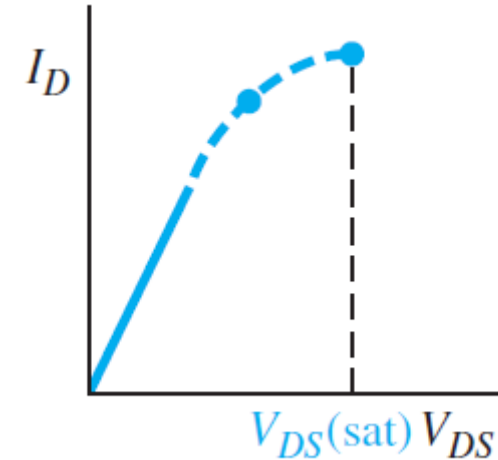
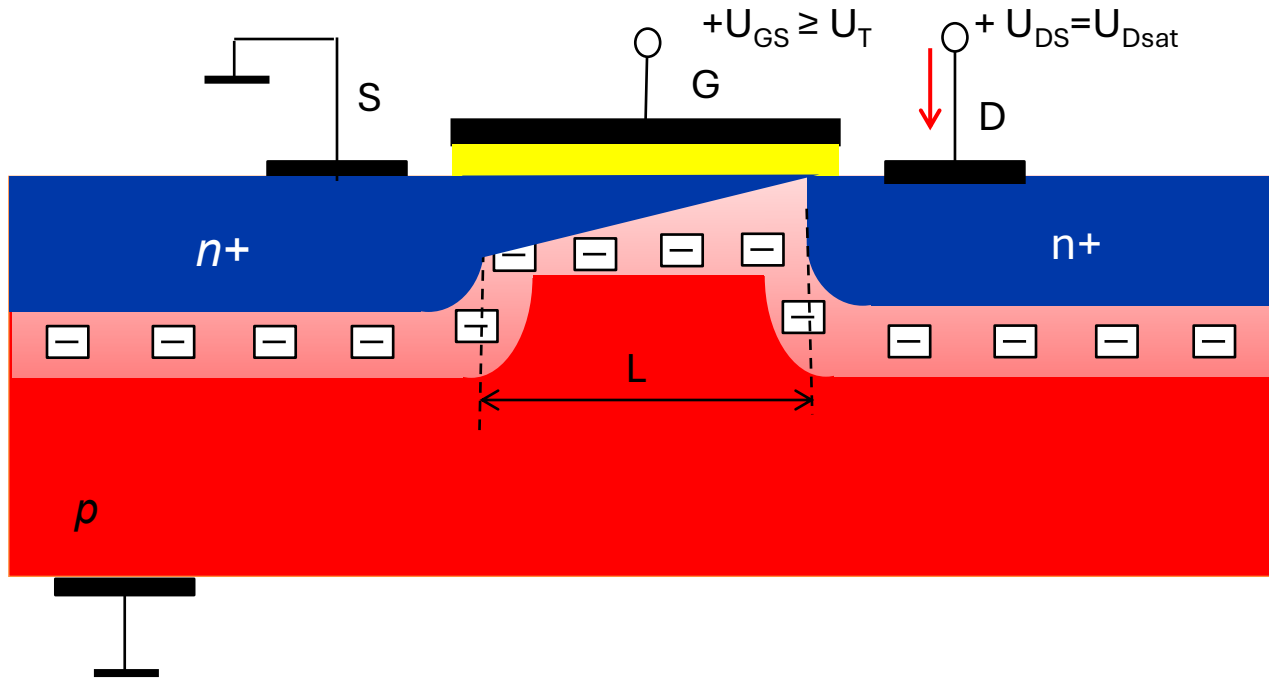
Напрежението, което индуцира канала, е разлика между постоянното  $U_{GS}$  и вътрешния пад в канала и съответно намалява от S към D.

$$U_{ch} = U_{GS} - I_D \cdot R_{ch}$$



$$U_{ch3} < U_{ch2} < U_{ch1}$$

## Режими на работа на MOSFET – Режим на насищане

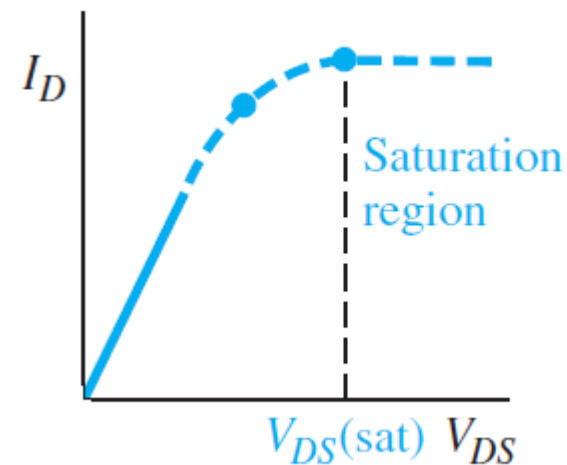
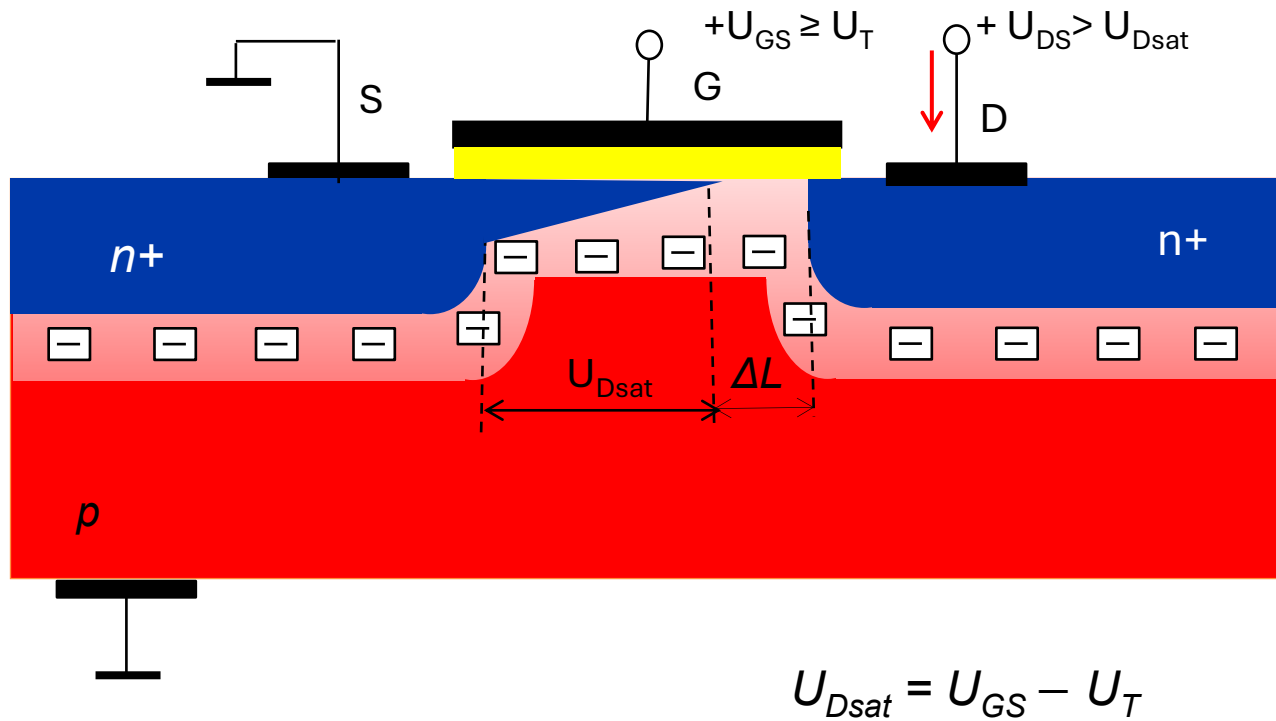


$$U_{DS(sat)} = U_{GS} - U_T$$

При достигане на напрежението на насищане  $U_{DS(sat)}$  каналът в областта до дрейна се “прищипва” (pinch-off), защото индуциращото го напрежение в тази точка става равно на праговото.

По-нататъшното увеличаване на  $U_{DS}$  води до насищане на тока  $I_D$ . Това е областта на **насищане**.

## Режими на работа на MOSFET – Режим на насищане

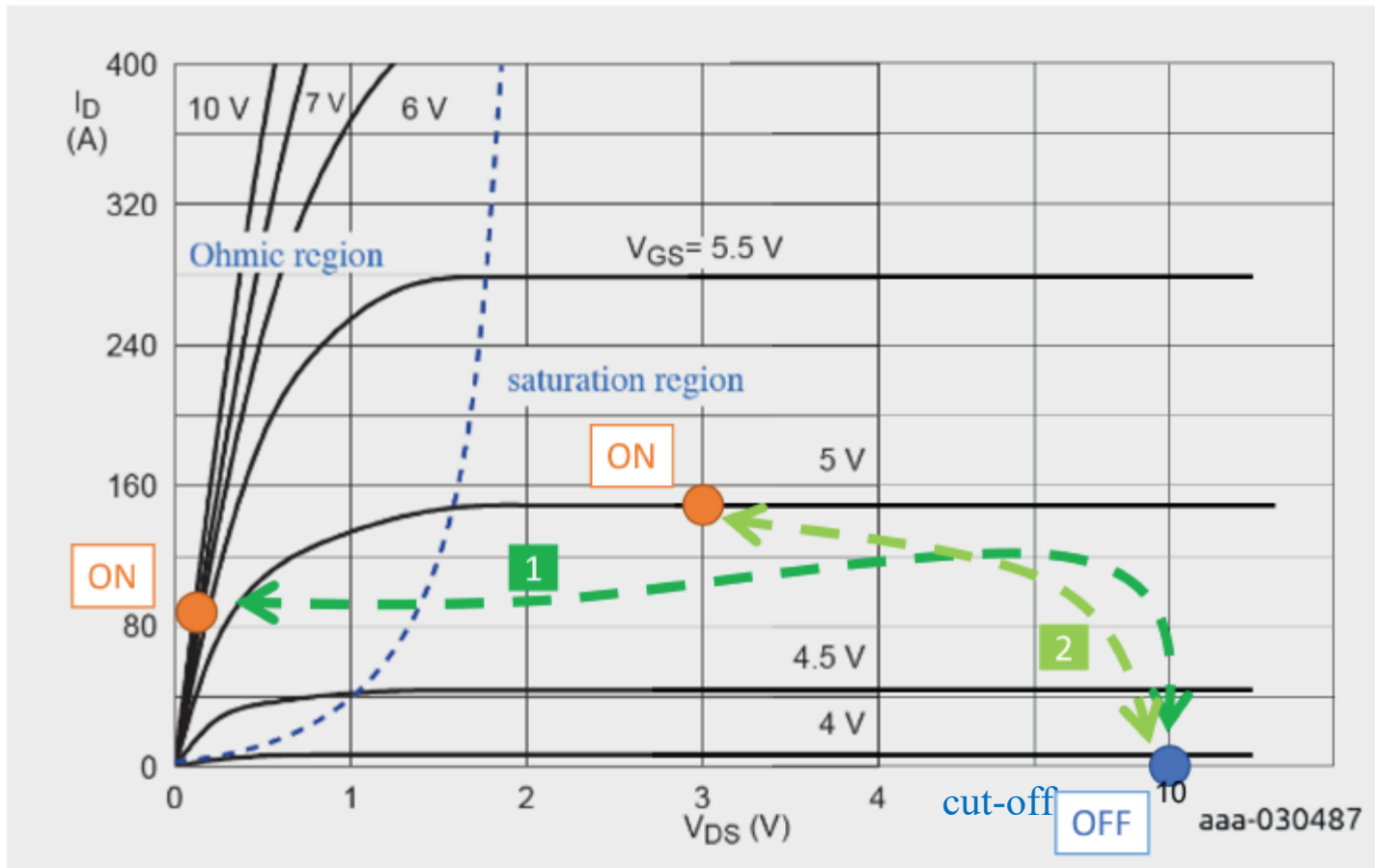


Ако  $U_{DS} > U_{Dsat}$  каналът се скъсява, като напрежението върху него остава постоянно и равно на  $U_{Dsat}$ , което определя постоянния ток  $I_{Dsat}$ .

Разликата  $\Delta U_D = U_{DS} - U_{Dsat}$  пада върху обеднената област с дължина  $\Delta L$ . Протичането на ток се дължи на екстракцията на електроните от канала и дрейфовото им движение през обеднената област до дрейна.

Тази област на насищане е мястото, където MOSFET се използват като **усилвател**. Но за нас, когато проектираме ключ, това е „междинното“ състояние с високо разсейване на мощност, през което искаме да преминем възможно най-бързо.

## Приложения на MOSFET – Работа на тока



### Приложения

**Ключ** – работната точка се движи между омичната област и отсечка (cut off).

**Усилвател** – работната точка е в областта на насищане.

[1]  $R_{DSon}$  operation ON/OFF trajectory; [2] linear mode operation ON/OFF trajectory

# Формули за тока на дрейна в различните режими

Омичен режим  $U_{DS} < U_{Dsat}$   $I_D = k[(U_{GS} - U_T)U_{DS} - \frac{1}{2}U_{DS}^2]$

Режим на насищане  $U_{DS} \geq U_{Dsat}$   $I_D = \frac{k}{2}(U_{GS} - U_T)^2$

$$k = \frac{\mu_{eff} C_0 W}{L}, \frac{mA}{V^2}$$

Специфична стръмност  
(transconductance)

$$C_0 = \frac{\varepsilon \cdot \varepsilon_0}{t_{ox}}$$

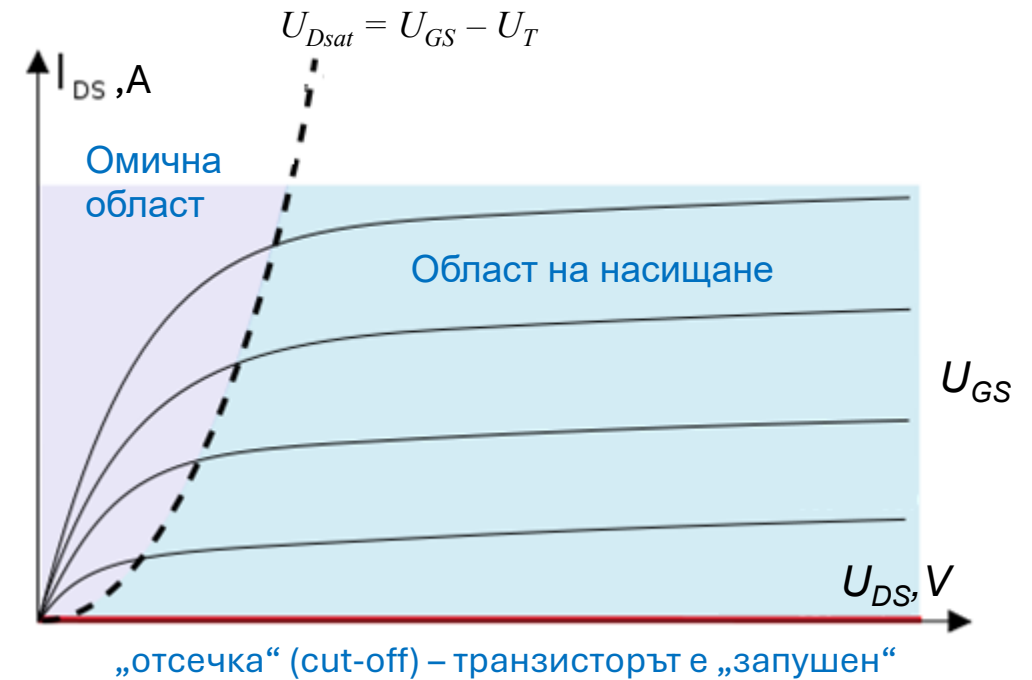
Специфичен капацитет на окиса

$$\mu_{eff}$$

Ефективна подвижност

Изходни характеристики на MOSFET

$$I_D = f(U_{DS}), U_{GS} = \text{const}$$





# FAQ: От къде да намерим на специфичната стръмност $k$ ?

Специфичната стръмност е полезна при проектирането на интегрални схеми защото тогава контролираме дължината  $L$  и ширината  $W$  на транзисторите.

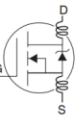
$$k = \frac{\mu_{eff} C_0 W}{L}, \frac{mA}{V^2}$$

В каталозите за дискретни MOSFET, този параметър не се указва. Дискретните транзистори обикновено са съставени от множество паралелно свързани MOSFET структури и стойността на  $k$  няма практическо приложение. Вместо това, проектантът използва параметри като  $R_{ds(on)}$ ,  $U_{th}$  и изходните характеристики  $I_d = f(U_{ds})$ .

Long-channel MOSFET parameters for general analog design $V_{DD} = 5\text{ V}$ and a scale factor of $1\text{ }\mu\text{m}$ (scale = $1e-6$ )			
Parameter	NMOS	PMOS	Comments
Bias current, $I_D$	20 $\mu\text{A}$	20 $\mu\text{A}$	Approximate
$W/L$	10/2	30/2	Selected based on $I_D$ and $V_{DS,sat}$
$V_{DS,sat}$ and $V_{SD,sat}$	250 mV	250 mV	For sizes listed
$V_{GS}$ and $V_{SG}$	1.05 V	1.15 V	No body effect
$V_{THN}$ and $V_{THP}$	800 mV	900 mV	Typical
$\partial V_{THN,P} / \partial T$	-1 mV/C°	-1.4 mV/C°	Change with temperature
$KP_n$ and $KP_p$	120 $\mu\text{A/V}^2$	40 $\mu\text{A/V}^2$	$t_{ox} = 200\text{ \AA}$
$C'_{ox} = \epsilon_{ox} / t_{ox}$	1.75 fF/ $\mu\text{m}^2$	1.75 fF/ $\mu\text{m}^2$	$C_{ox} = C'_{ox} WL \cdot (scale)^2$
$C_{oxn}$ and $C_{oxp}$	35 fF	105 fF	PMOS is three times wider
$C_{gsn}$ and $C_{sgp}$	23.3 fF	70 fF	$C_{gs} = \frac{2}{3} C_{ox}$
$C_{gdn}$ and $C_{dgp}$	2 fF	6 fF	$C_{gd} = CGDO \cdot W \cdot scale$
$g_{mn}$ and $g_{mp}$	150 $\mu\text{A/V}$	150 $\mu\text{A/V}$	At $I_D = 20\text{ }\mu\text{A}$
$r_{on}$ and $r_{op}$	5 M $\Omega$	4 M $\Omega$	Approximate at $I_D = 20\text{ }\mu\text{A}$
$g_{mn} r_{on}$ and $g_{mp} r_{op}$	750 V/V	600 V/V	Open circuit gain
$\lambda_n$ and $\lambda_p$	0.01 V <sup>-1</sup>	0.0125 V <sup>-1</sup>	At $L = 2$
$f_{Tn}$ and $f_{Tp}$	900 MHz	300 MHz	For $L = 2$ , $f_T$ goes up if $L = 1$

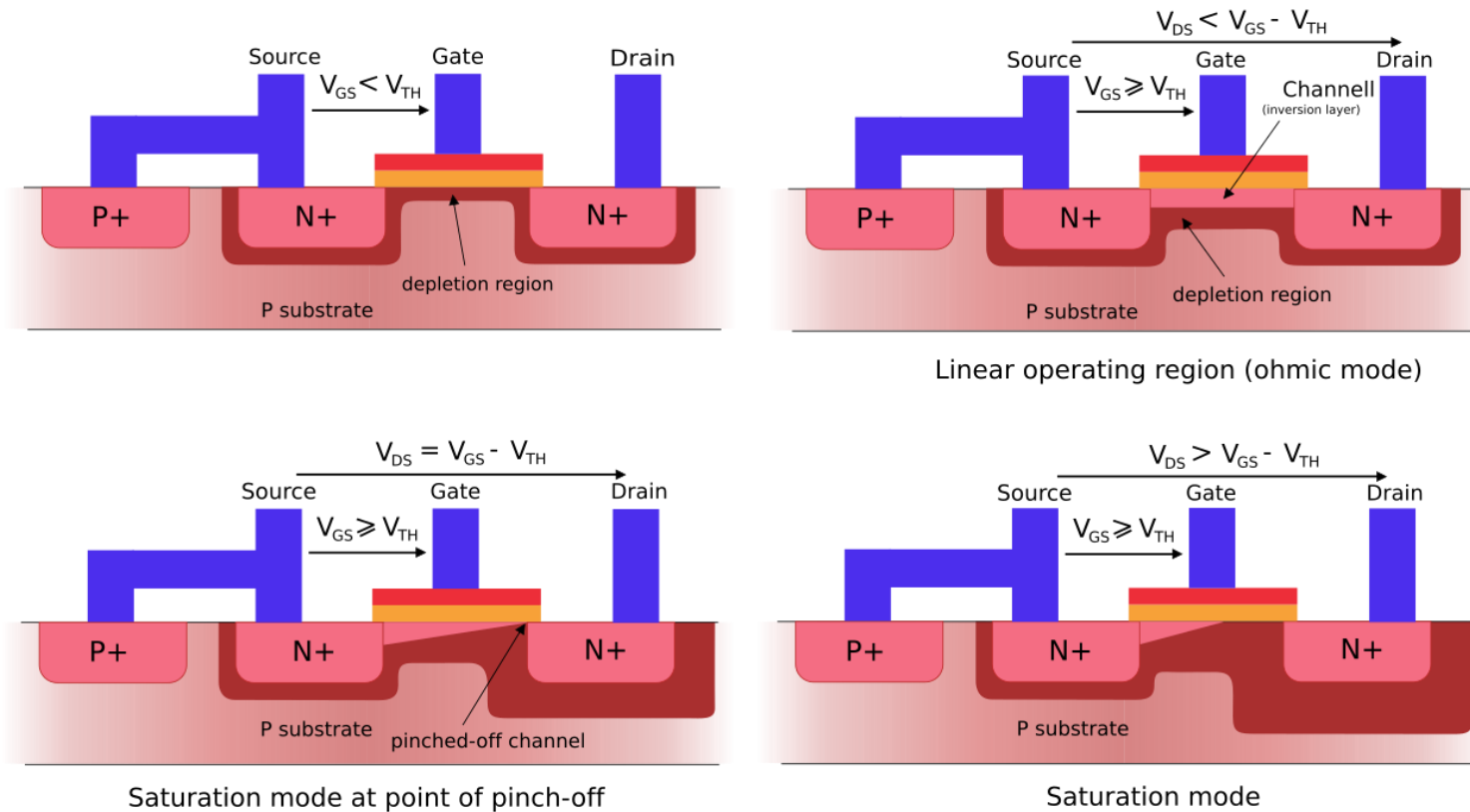
## Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	100	—	—	V	$V_{GS} = 0\text{V}$ , $I_D = 250\text{ }\mu\text{A}$
$\Delta V_{(BR)DSS} / \Delta T_J$	Breakdown Voltage Temp. Coefficient	—	0.12	—	V/°C	Reference to $25^\circ\text{C}$ , $I_D = 1\text{ mA}$
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	—	44	m $\Omega$	$V_{GS} = 10\text{V}$ , $I_D = 16\text{A}$ ④
$V_{GS(th)}$	Gate Threshold Voltage	2.0	—	4.0	V	$V_{DS} = V_{GS}$ , $I_D = 250\text{ }\mu\text{A}$
$g_{fs}$	Forward Transconductance	21	—	—	S	$V_{DS} = 50\text{V}$ , $I_D = 16\text{A}$ ④
$I_{DSS}$	Drain-to-Source Leakage Current	—	—	25	$\mu\text{A}$	$V_{DS} = 100\text{V}$ , $V_{GS} = 0\text{V}$
		—	—	250		$V_{DS} = 80\text{V}$ , $V_{GS} = 0\text{V}$ , $T_J = 150^\circ\text{C}$
$I_{GSS}$	Gate-to-Source Forward Leakage	—	—	100	nA	$V_{GS} = 20\text{V}$
	Gate-to-Source Reverse Leakage	—	—	-100		$V_{GS} = -20\text{V}$
$Q_g$	Total Gate Charge	—	—	71	nC	$I_D = 16\text{A}$
$Q_{gs}$	Gate-to-Source Charge	—	—	14		$V_{DS} = 80\text{V}$
$Q_{gd}$	Gate-to-Drain ("Miller") Charge	—	—	21		$V_{GS} = 10\text{V}$ , See Fig. 6 and 13
$t_{d(on)}$	Turn-On Delay Time	—	11	—	ns	$V_{DD} = 50\text{V}$
$t_r$	Rise Time	—	35	—		$I_D = 16\text{A}$
$t_{d(off)}$	Turn-Off Delay Time	—	39	—		$R_G = 5.1\text{ }\Omega$
$t_f$	Fall Time	—	35	—		$V_{GS} = 10\text{V}$ , See Fig. 10 ④
$L_D$	Internal Drain Inductance	—	4.5	—	nH	Between lead, 6mm (0.25in.) from package and center of die contact
$L_S$	Internal Source Inductance	—	7.5	—		
$C_{iss}$	Input Capacitance	—	1960	—	pF	$V_{GS} = 0\text{V}$
$C_{oss}$	Output Capacitance	—	250	—		$V_{DS} = 25\text{V}$
$C_{rss}$	Reverse Transfer Capacitance	—	40	—		$f = 1.0\text{ MHz}$ , See Fig. 5
$E_{AS}$	Single Pulse Avalanche Energy ②	—	700 ⑤	185 ⑥		$I_{AS} = 16\text{A}$ , $L = 1.5\text{ mH}$



# MOSFET – Обобщение

- MOSFET е елемент, който се контролира с напрежение. Гейта е изолиран.
- Напрежение  $V_{GS} > V_{th}$  създава канал между дрейна и сорса. Ключът е включен (ON).
- Във включено състояние, транзисторът е в омичен (линеен) режим, където той има поведение на резистор.
- MOSFET има паразитен диод (body diode) между сорс/подложка и дрейн.



Днес научихме как работи един идеален MOSFET.

Следващия път ще разгледаме реалните мощни MOSFET транзистори. Ще видим как са изградени, какво всъщност означава  $R_{ds(on)}$  и ще открием, че включването и изключването им не е толкова просто като да се приложи напрежение между гейт и сорс.