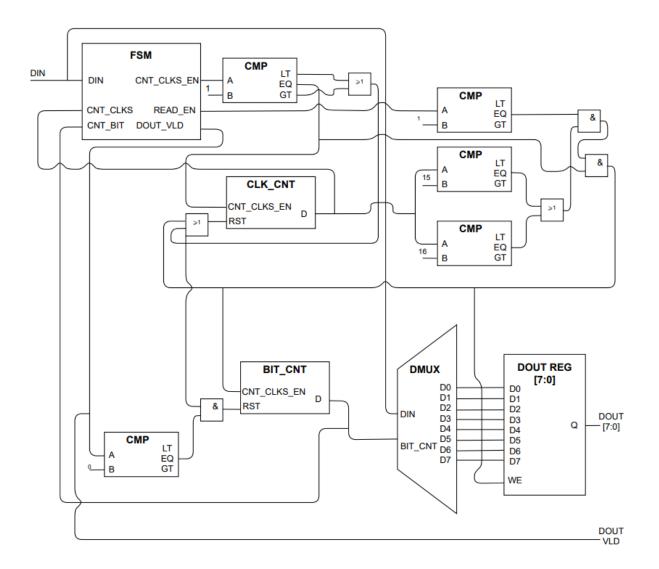
Výstupní zpráva projektu předmětu INC

Jméno: Veranika Saltanava

Login: xsalta01

1. Architektura navrženého obvodu (na úrovni RTL)

1.1. Schéma obvodu



1.2. Popis funkce

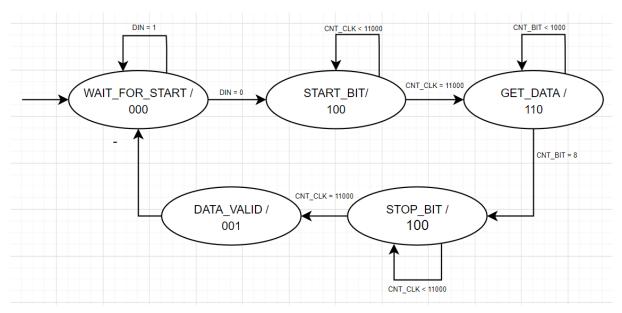
Obvod se skládá z konečného automatu (FSM), čtyř comparatorů (CMP), hodinového čítače (CLK_CNT), bitového čítače (BIT_CNT), demultiplexoru (DMUX), 8 bitového registru DOUT a hradel AND. Celý systém je řízen pomoci FSM, který vysílá signály v závislosti na aktuálním stavu, ve kterém se nachází. Automat je řízen vstupem, počtem hodinových signálů a počtem už přečtených bitů. Čítač CLK_CNT slouží pro uložení počtu cyklů hodinového signálu. Čítač BIT_CNT slouží pro uložení počtu přečtených bitů. Podmínky přechodu zachyceny pomoci komparátoru a vnořené podmínky pomocí hradel AND. Výsledek se ukládá do registru DOUT. To, na kterou pozici se má zapsat bit z DIN se vybírá pomocí demultiplexoru.

2. Návrh automatu

2.1. Schéma automatu

Legenda

- Stavy automatu: WAIT_FOR_START, START_BIT, GET_DATA, STOP_BIT, DATA_VALID
- Vstupní signály: DIN, CNT CLKS, CNT BIT
- Moorovy výstupy: CNT_CLKS_EN, GET_DATA_EN, DOUT_VLD



2.2. Popis Funkce

Automat má počáteční stav WAIT_FOR_START, kde čeká na příchod nulového bitu na DIN; v opačném případě zůstává v tomto stavu.

Ve stavu START_BIT automat čeká, kdy counter hodinového signálu dosáhne hodnoty 24 (tehdy je v polovině prvního bitu ze vstupu), a pak přechází do stavu GET_DATA; v jiném případě zůstává v tomto stavu.

Ve stavu GET_DATA automat zapisuje do DOUT signál z DIN a zvyšuje počítadlo přečtených bitů o jedničku. Jakmile ten čítač dosáhl hodnoty 8, automat přejde do stavu STOP_BIT a bude čekat na STOP bit (1); v opačném případě zůstává v tomto stavu.

Ve stavu STOP_BIT čeká automat na 24 tiků hodinového signálu CLK a přechází do stavu DOUT_VALID, což potvrdí, že automat skončil příjem dat a že jsou správně přečtená a zpracovaná; v opačném případě automat zůstává v tomto stavu.

Ze stavu DATA_VALID znovu jde do stavu WAIT_FOR_START.

3. Snímek obrazovky ze simulací

