**A blue and grey sign with white text

Description automatically generated*Trường Đại học Khoa học Tự nhiên TP.HCM***

***Khoa Điện tử - Viễn thông***

**THIẾT KẾ SOC**

**GVPT:** Huỳnh Hữu Thuận

|  |  |  |
| --- | --- | --- |
| Họ và tên | MSSV | Lớp |
| Võ Thành Nhân | 22200114 | 22Nhung |

**BÀI TẬP VỀ NHÀ LẦN 1**

**Đề bài:** Cho CPU có 16-bit cho Bus địa chỉ (A15 – A0), 8-bit cho Bus dữ liệu, các tín hiệu RD (yêu cầu đọc, tác động mức thấp) và WR, (yêu cầu ghi, tác động mức thấp). Khi khởi động CPU sẽ thực hiện lệnh ở địa chỉ 0 (tức PC = 0x0000). Thực hiện bộ giải mã địa chỉ cho hệ thống gồm CPU này với một 2\*ROM 8K\*8, 2\*SRAM 8K\*8

1. **Giới thiệu hệ thống:**

CPU:

* Bus địa chỉ: 16-bit (A15 – A0), cho phép CPU truy xuất đến 64KB bộ nhớ
* Bus dữ liệu: 8-bit
* Các tín hiệu điều khiển: RD (yêu cầu đọc, tác động mức thấp), WR (yêu cầu ghi, tác động mức thấp)
* Khi khởi động: CPU sẽ thực hiện lệnh ở địa chỉ 0 (PC = 0x0000)

Bộ nhớ:

* ROM 1 và ROM 2: Mỗi ROM có dung lượng 8KB và chiều rộng dữ liệu là 8-bit (8K\*8).
* SRAM 1 và SRAM 2: Mỗi SRAM có dung lượng 8KB và chiều rộng dữ liệu là 8-bit (8K\*8).

1. **Phân bổ không gian bộ nhớ:**

Gán bộ nhớ:

* ROM 1: 0x0000 đến 0x1FFF (8KB)
* ROM 2: 0x2000 đến 0x3FFF (8KB)
* SRAM 1: 0x4000 đến 0x5FFF (8KB)
* SRAM 2: 0x6000 đến 0x7FFF (8KB)

1. **Cấu trúc và mô tả bộ giải mã địa chỉ:**

Để giải mã địa chỉ trong hệ thống này, chúng ta sẽ sử dụng các bit cao của địa chỉ A15 A13 cho ROM và A15-A14 cho SRAM. Các bộ giải mã địa chỉ sẽ xác định bộ nhớ nào sẽ được chọn dựa trên các tín hiệu A15, A14, A13.

Giải mã cho ROM:

ROM 1 (0x0000 đến 0x1FFF):

* + - A15-A13 = 000: Chọn ROM 1
    - Địa chỉ bắt đầu: 0x0000
    - Địa chỉ kết thúc: 0x1FFF

ROM 2 (0x2000 đến 0x3FFF):

* A15-A13 = 001: Chọn ROM 2
* Địa chỉ bắt đầu: 0x2000
* Địa chỉ kết thúc: 0x3FFF

Giải mã cho SRAM:

SRAM 1 (0x4000 đến 0x5FFF):

* + - * A15-A13 = 010: Chọn SRAM 1
      * Địa chỉ bắt đầu: 0x4000
      * Địa chỉ kết thúc: 0x5FFF

SRAM 2 (0x6000 đến 0x7FFF):

* + - * A15-A13 = 011: Chọn SRAM 2
      * Địa chỉ bắt đầu: 0x6000
      * Địa chỉ kết thúc: 0x7FFF

Sơ đồ địa chỉ

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **A15** | **A14** | **A13** | **A12** | **A11** | **A10** | **A9** | **A8** | **A7** | **A6** | **A5** | **A4** | **A3** | **A2** | **A1** | **A0** |  |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | **ROM 1** |
| ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... |
| 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | **ROM 2** |
| ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... |
| 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | **SRAM 1** |
| ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... |
| 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | **SRAM 2** |
| ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... |
| 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

1. **Sơ đồ giải mã địa chỉ:**

Khi CPU đưa ra một địa chỉ từ bus địa chỉ A15-A0, bộ giải mã sẽ kiểm tra các bit địa chỉ cao để xác định thiết bị nào (ROM hay SRAM) được chọn

Sơ đồ lựa chọn bộ nhớ:

A15-A13 (cho ROM):

* + - * + 000 → ROM 1
        + 001 → ROM 2

A15-A13 (cho SRAM):

* + - * + 010 → SRAM 1
        + 011 → SRAM 2