

TRƯỜNG ĐẠI HỌC BÁCH KHOA
ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH
KHOA ĐIỆN – ĐIỆN TỬ



IMPLEMENT LOGIC GATES USING CMOS TECHNOLOGY

Môn: THIẾT KẾ VI MẠCH

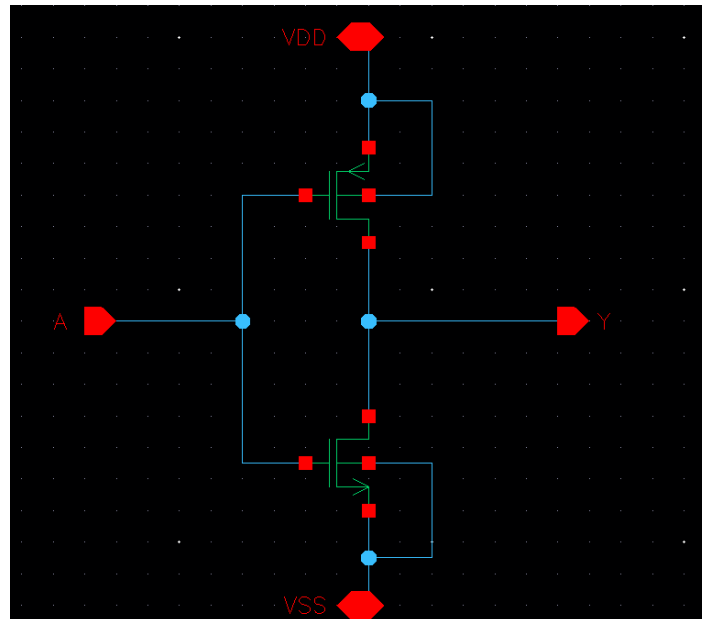
Giảng Viên Hướng Dẫn: TRẦN HOÀNG QUÂN

1. NOT

1.1. Bảng sự thật

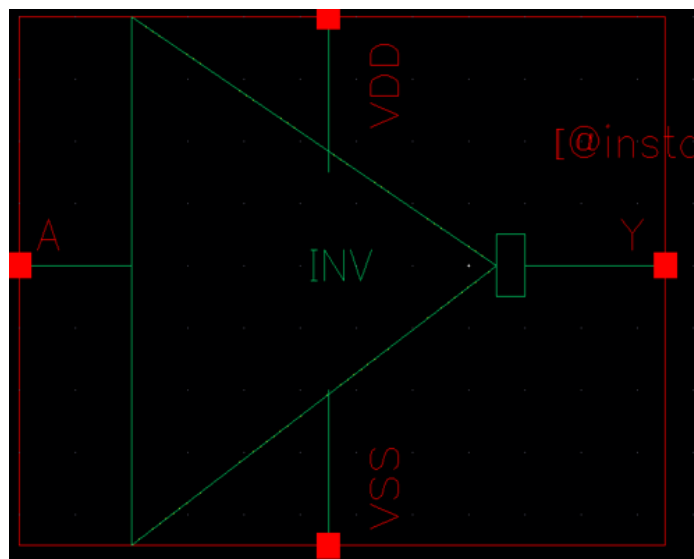
A	Y
0	1
1	0

1.2. Schematic



Hình 1.1 Sơ đồ nguyên lý cổng NOT

1.3. Symbol

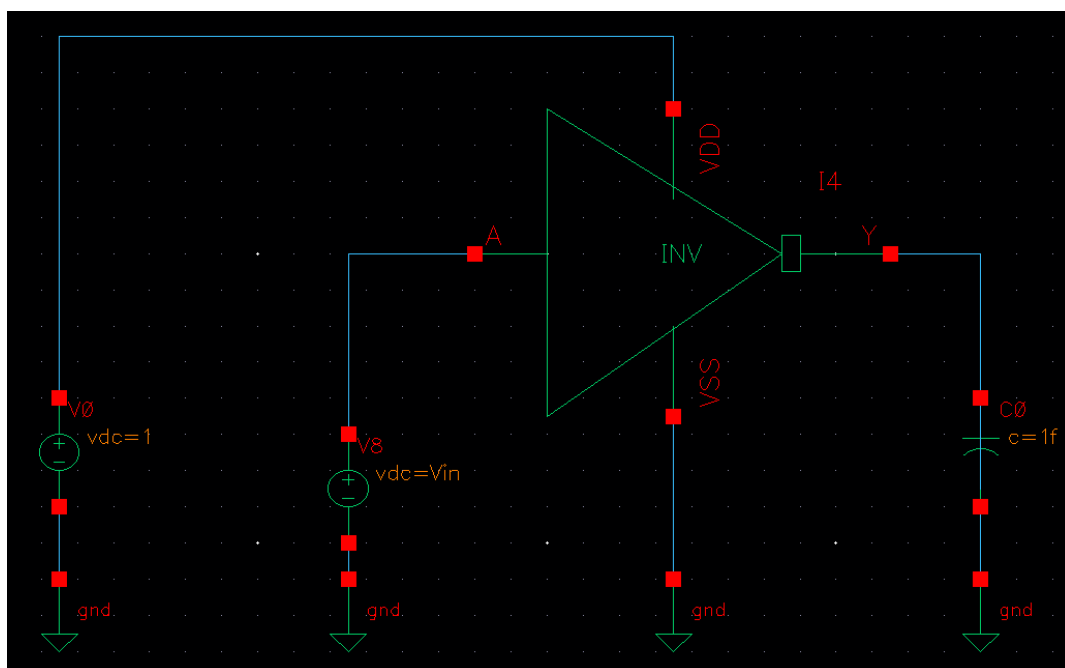


Hình 1.2 Ký hiệu cổng NOT

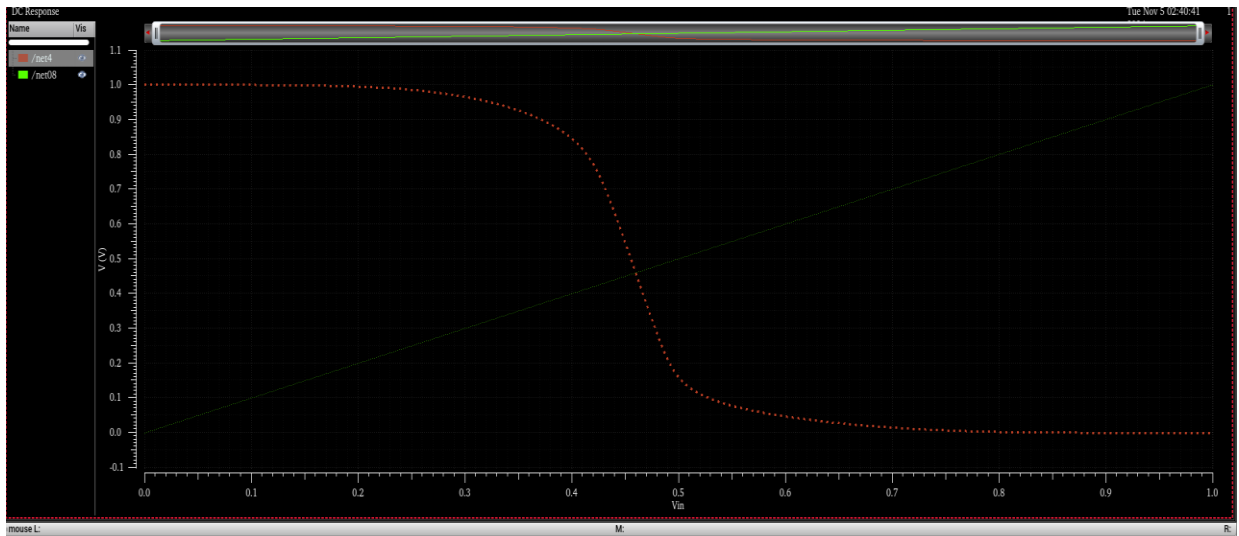
1.4 MÔ PHỎNG ĐÁP ỨNG DC CỔNG NOT

Sử dụng ADEL để thực hiện mô phỏng đáp ứng DC của cổng NOT, thực hiện cấp tín hiệu input dạng xung RAMP tầm điện áp thay đổi từ 0 đến 1V và khảo sát đáp ứng ngõ ra.

Thông số	Giá trị
V_{dd}	1V
C_{load}	1 fF
V_A	1V
$V_{B}=V_{in}$	0V-1V



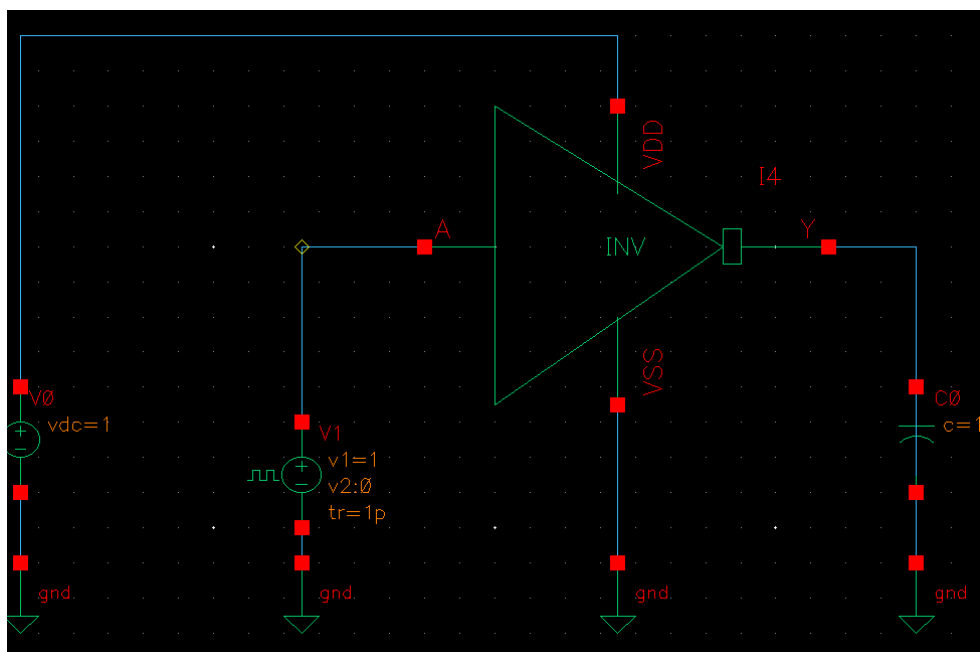
Hình 1.3 Sơ đồ mô phỏng DC cổng NOT



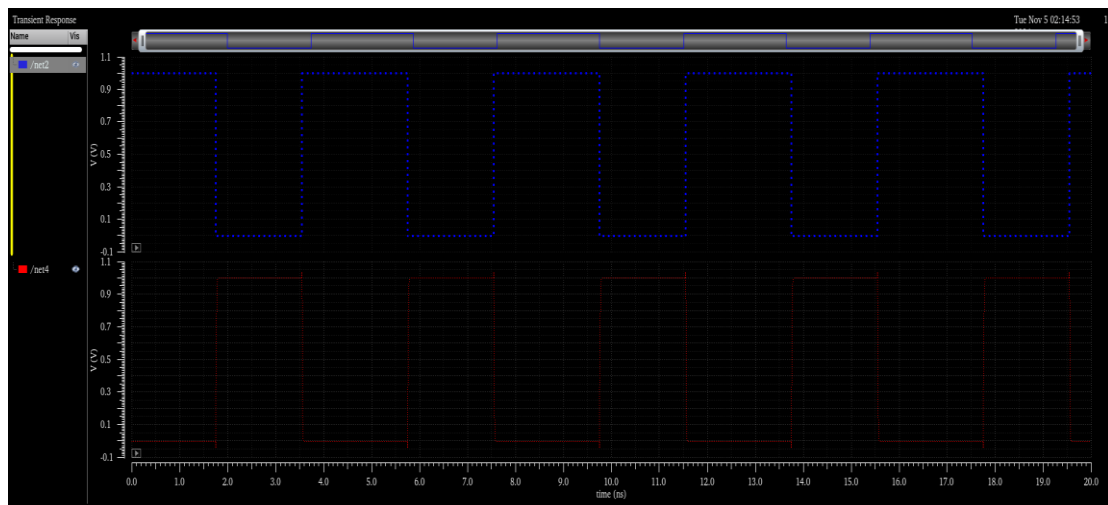
Hình 1.4. Dạng sóng Vout đáp ứng DC

1.5 MÔ PHỎNG ĐÁP ỨNG TRANSIENT CÔNG NOT

	In1	In2
Voltage 1	0	0
Voltage 2	1	1
Period	4n	2n
Delay time	0.65n	0.8n
Rise time	1p	1p
False time	1p	1p
Pulse width	2n	1n



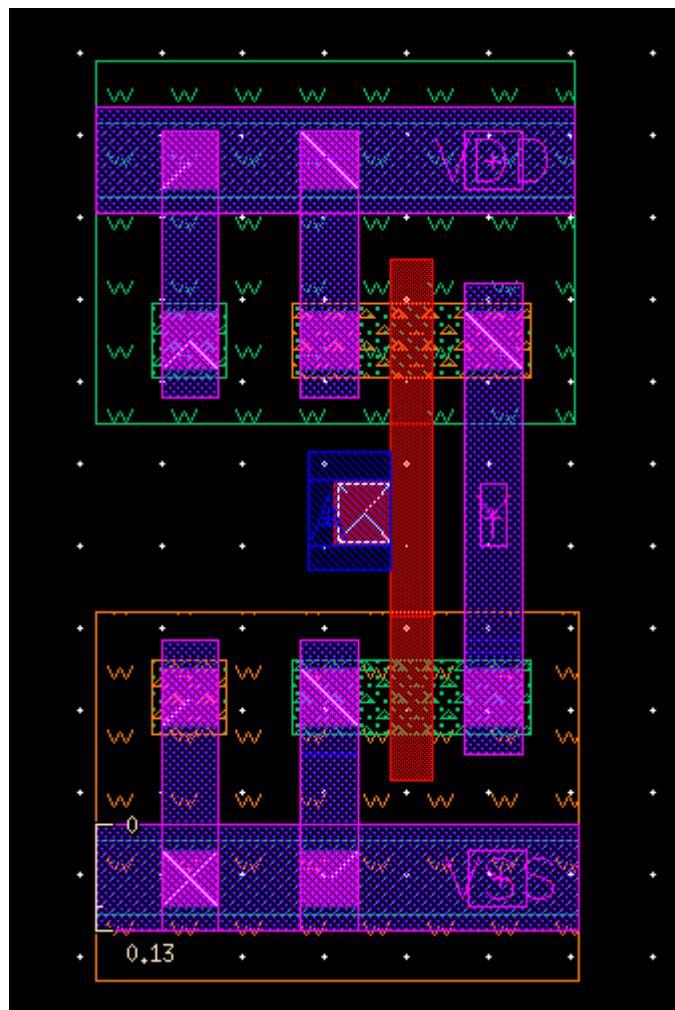
Hình 1.5. Sơ đồ mô phỏng đáp ứng Transient cổng NOT



Hình 1.6. Mô phỏng Transient của cổng NOT

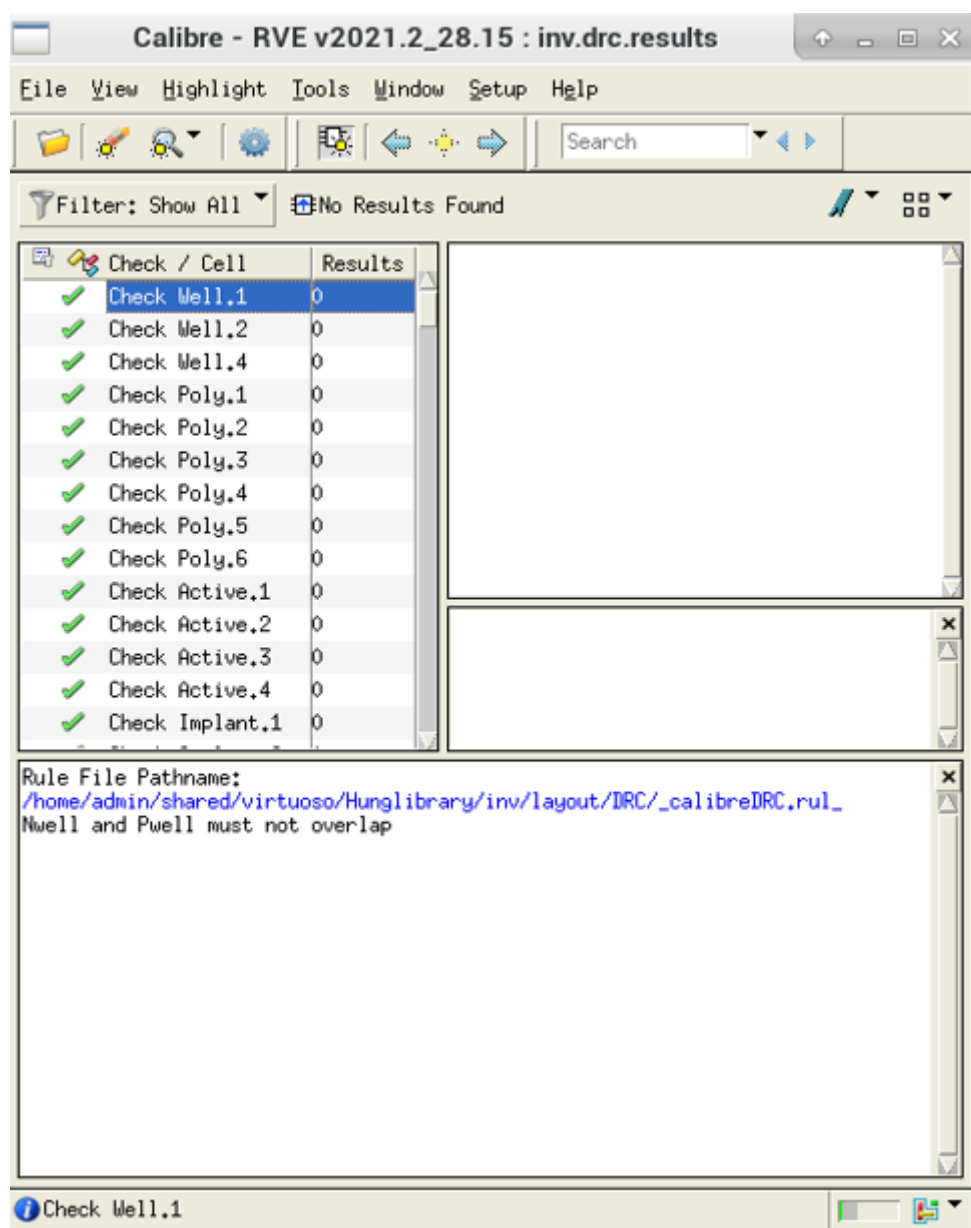
1.6 Layout

1.6.1 Vẽ Layout cho cổng NOT



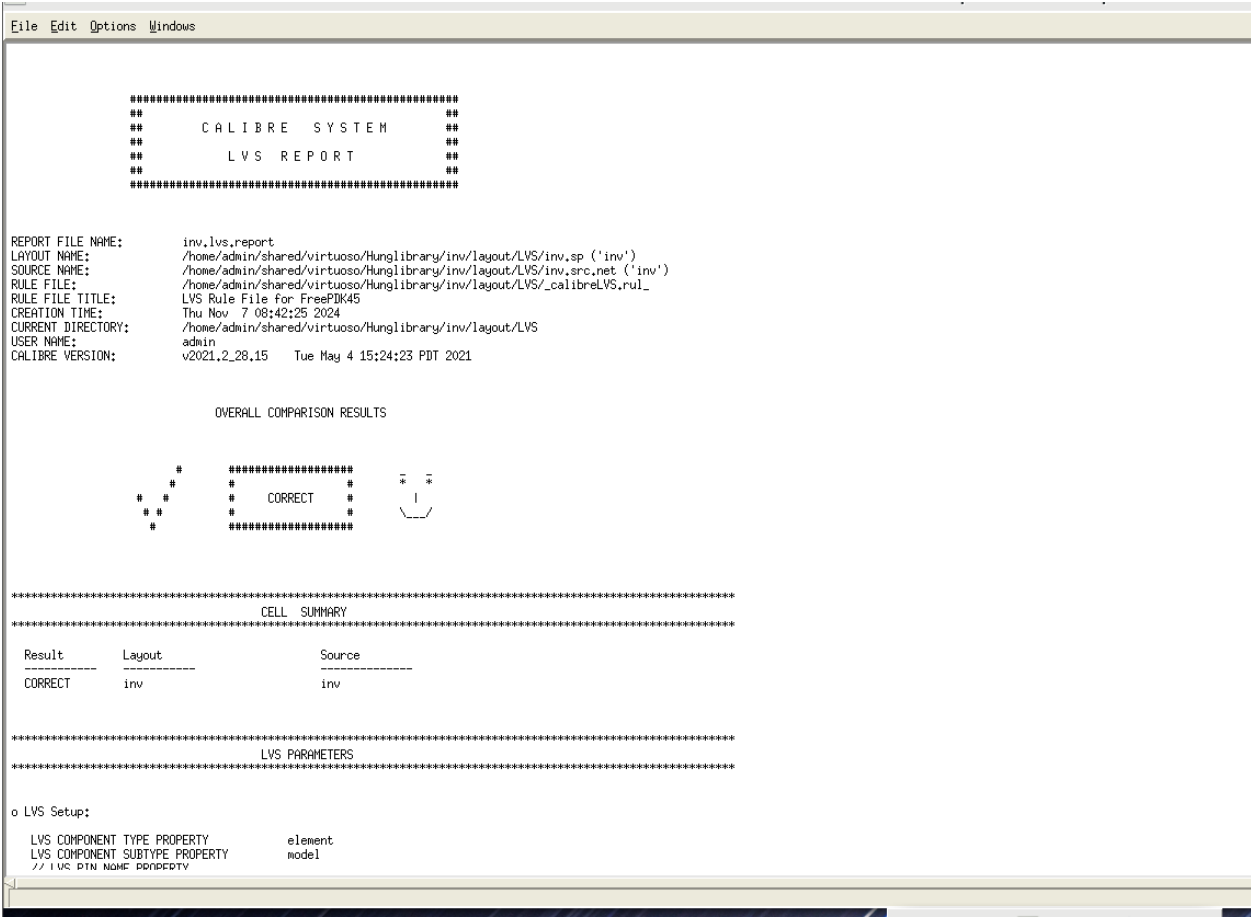
Hình 1.7. Layout của cổng NOT

1.4.1 Check DRC



Hình 1.8 Check DRC cổng NOT

1.6.3. Check LVS



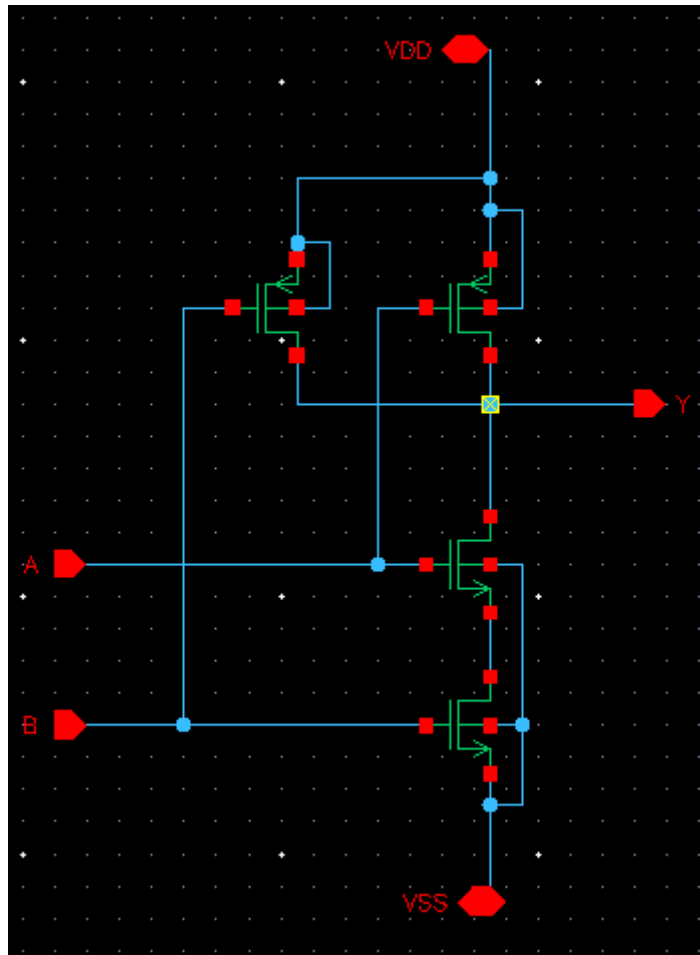
Hình 1.9 Check LVS cổng NOT

2. NAND2

2.1 Bảng sự thật

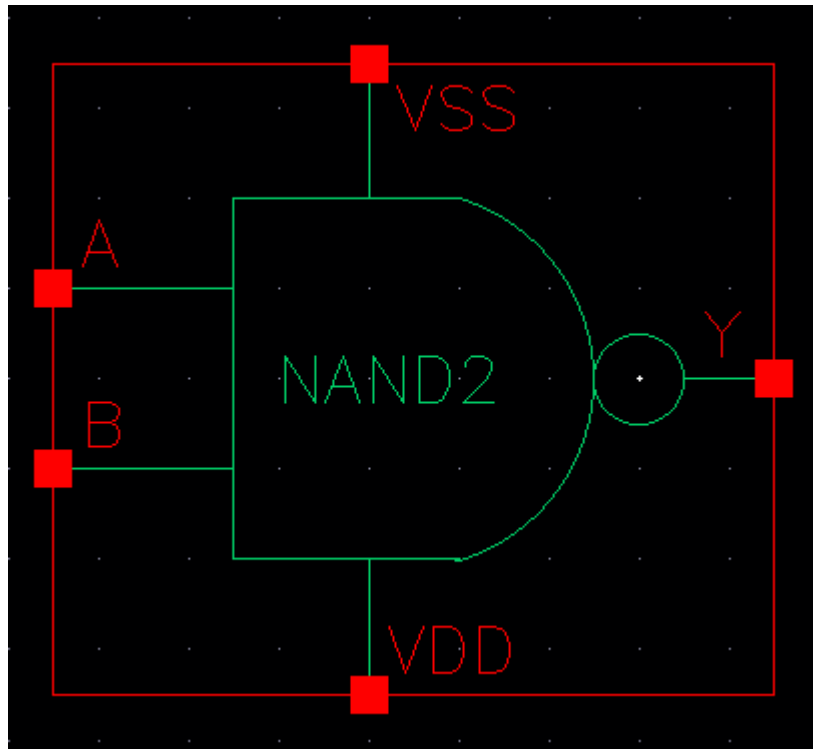
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

2.2 Schematic



Hình 2.1: Sơ đồ nguyên lý cổng NAND2

2.3 Symbol



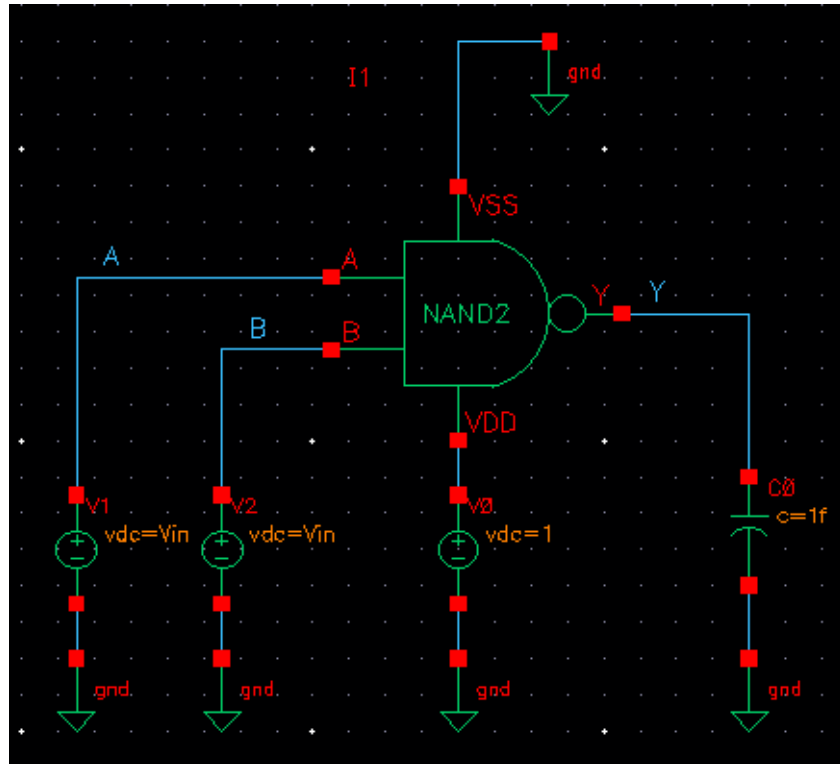
Hình 2.2: Ký hiệu cổng NAND2

2.4 MÔ PHỎNG ĐÁP ỨNG DC CỔNG NAND2

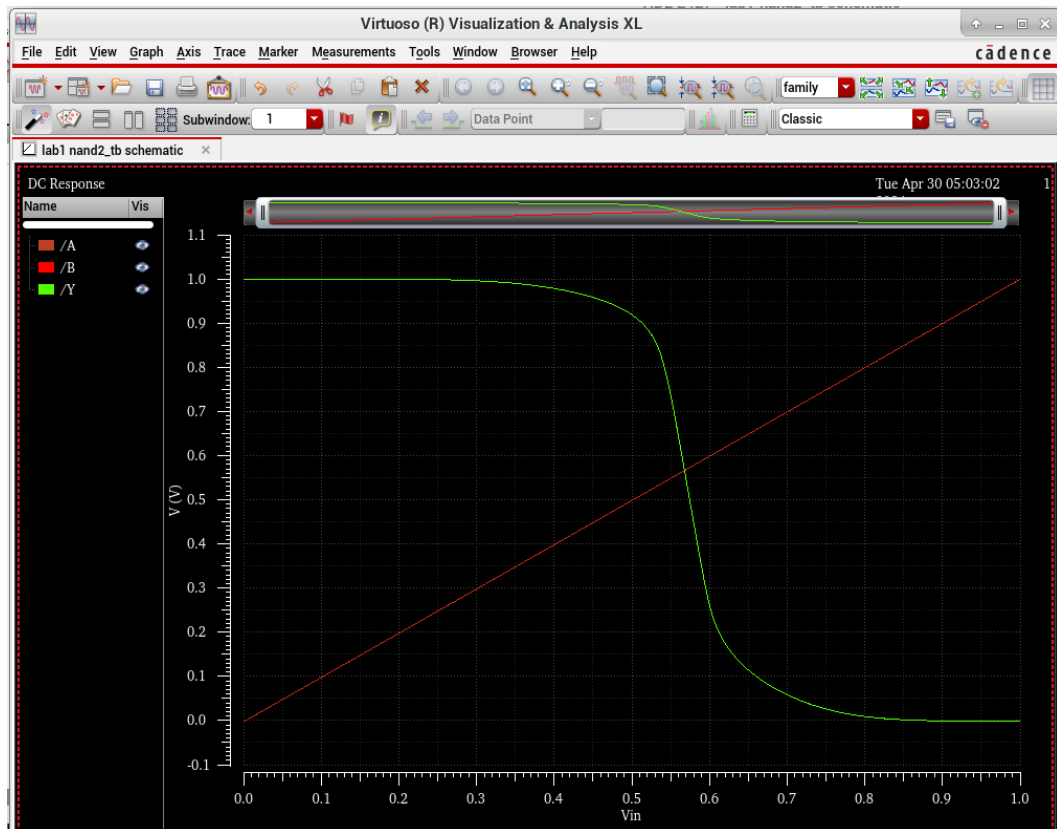
Sử dụng ADEL để thực hiện mô phỏng đáp ứng DC của cổng NAND2, thực hiện cấp tín hiệu input dạng xung RAMP tầm điện áp thay đổi từ 0 đến 1V và khảo sát đáp ứng ngõ ra.

Thông số	Giá trị
V_{dd}	1V
C_{load}	1 fF
V_{in1}	0V-1V
V_{in2}	0V-1V

2.4.1 Thực hiện đo điện áp ngõ ra tại các giá trị V_{in} sau:



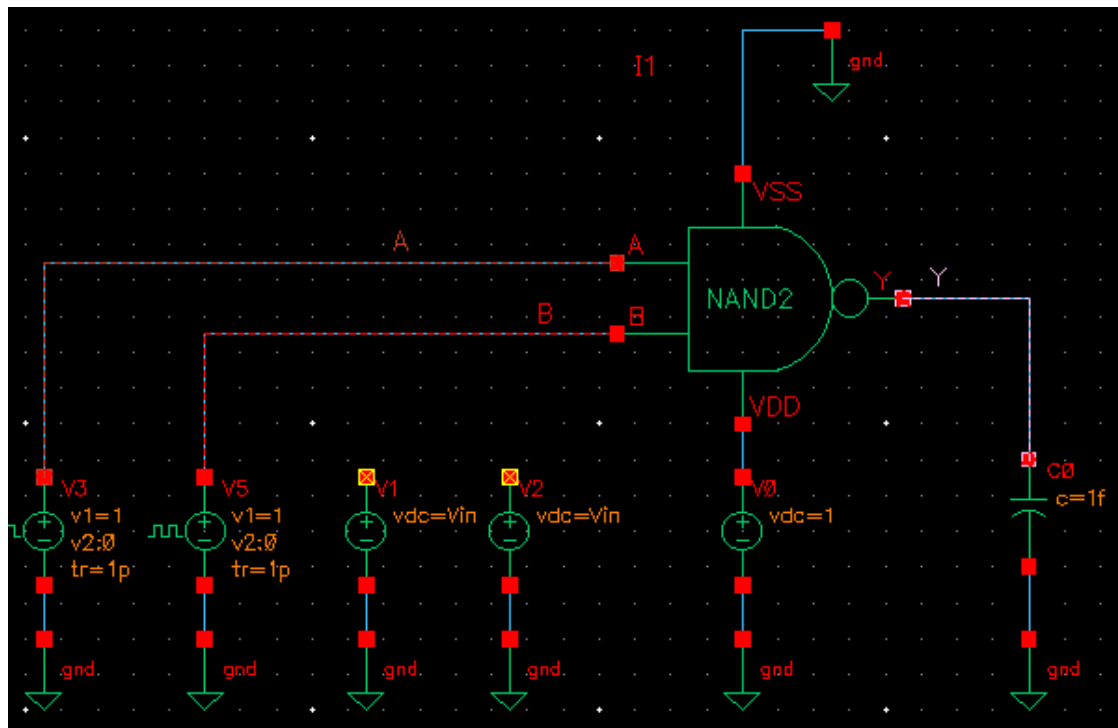
Hình 2.3: Sơ đồ mô phỏng DC cổng NAND2



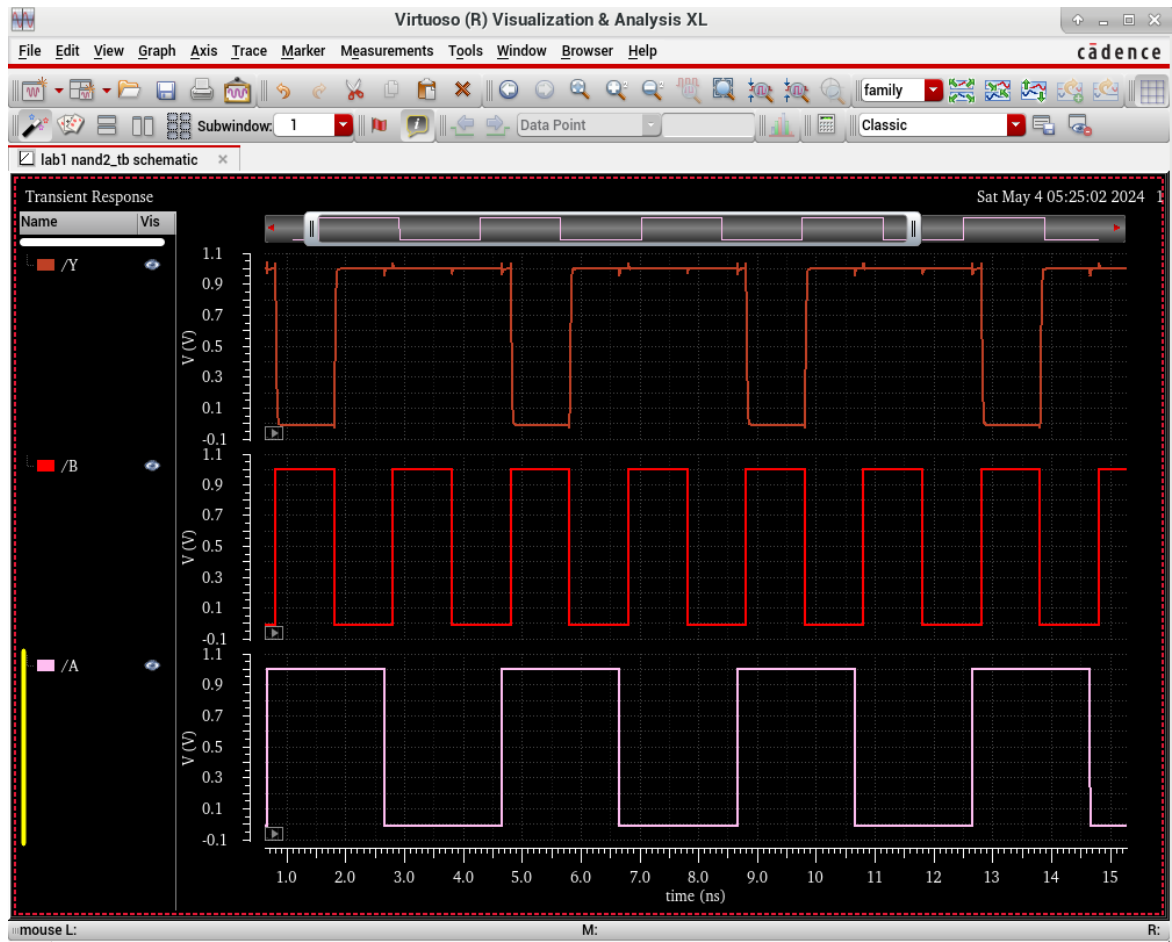
Hình 2.4: Dạng sóng Vout đáp ứng DC

2.5 MÔ PHỎNG ĐÁP ỨNG TRANSIENT CÔNG NAND2

	In1	In2
Voltage 1	0	0
Voltage 2	1	1
Period	4n	2n
Delay time	0.65n	0.8n
Rise time	1p	1p
False time	1p	1p
Pulse width	2n	1n

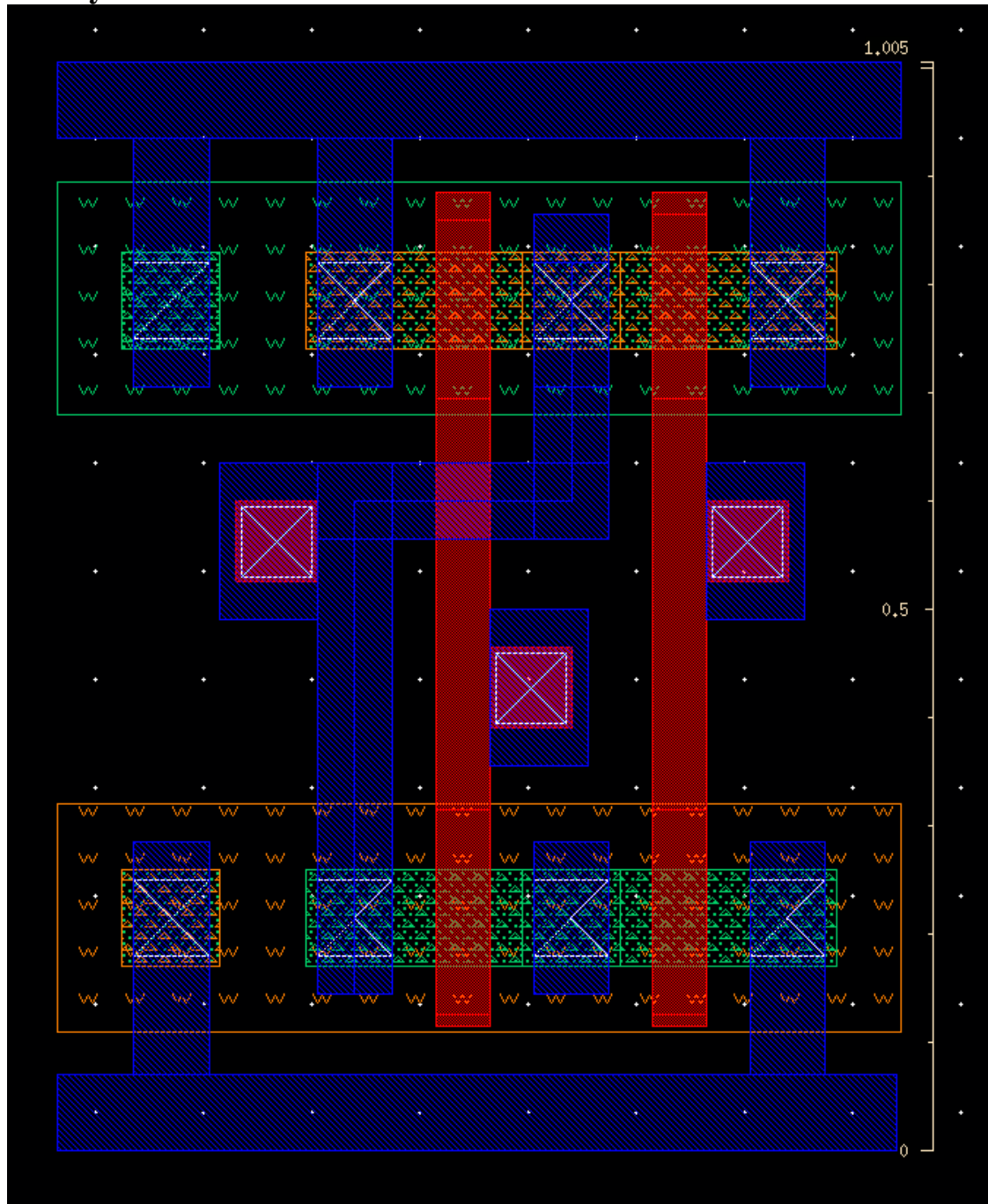


Hình 2.5: Sơ đồ mô phỏng đáp ứng Transient cổng NAND2

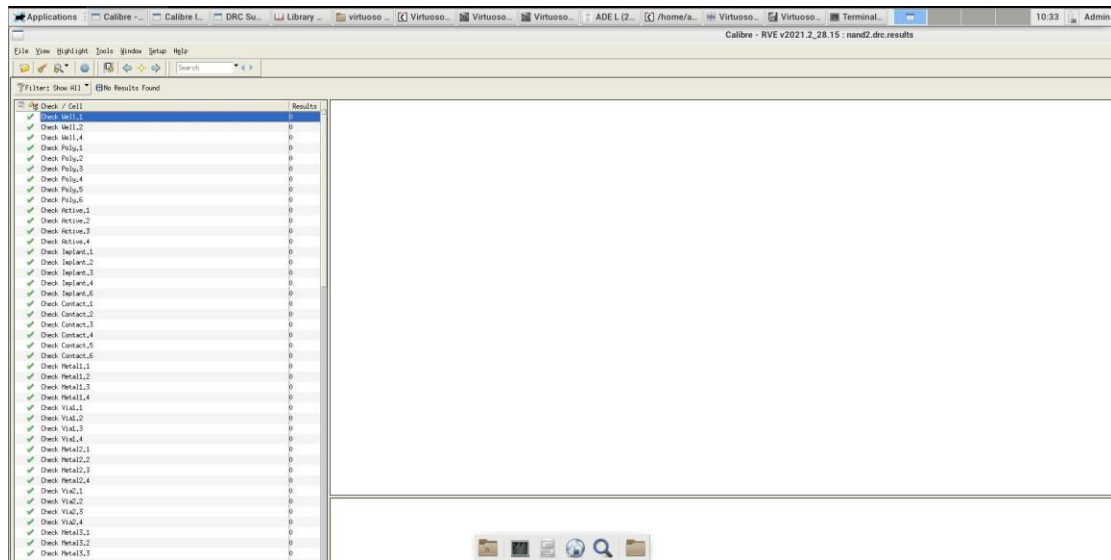


Hình 2.6: Mô phỏng Transient của cổng NAND2

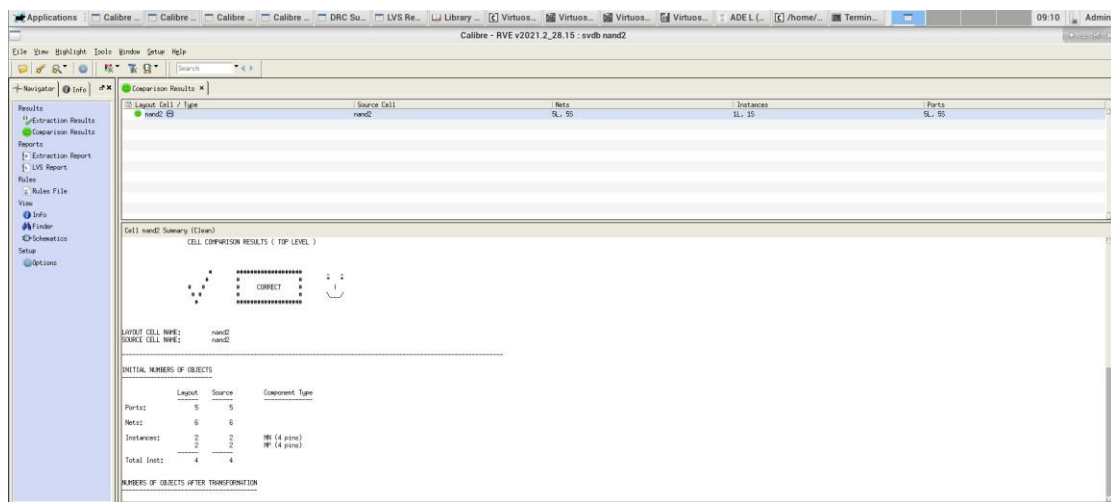
2.6 Layout



Hình 2.7: Layout cổng NAND2



Hình 2.8 Check DRC



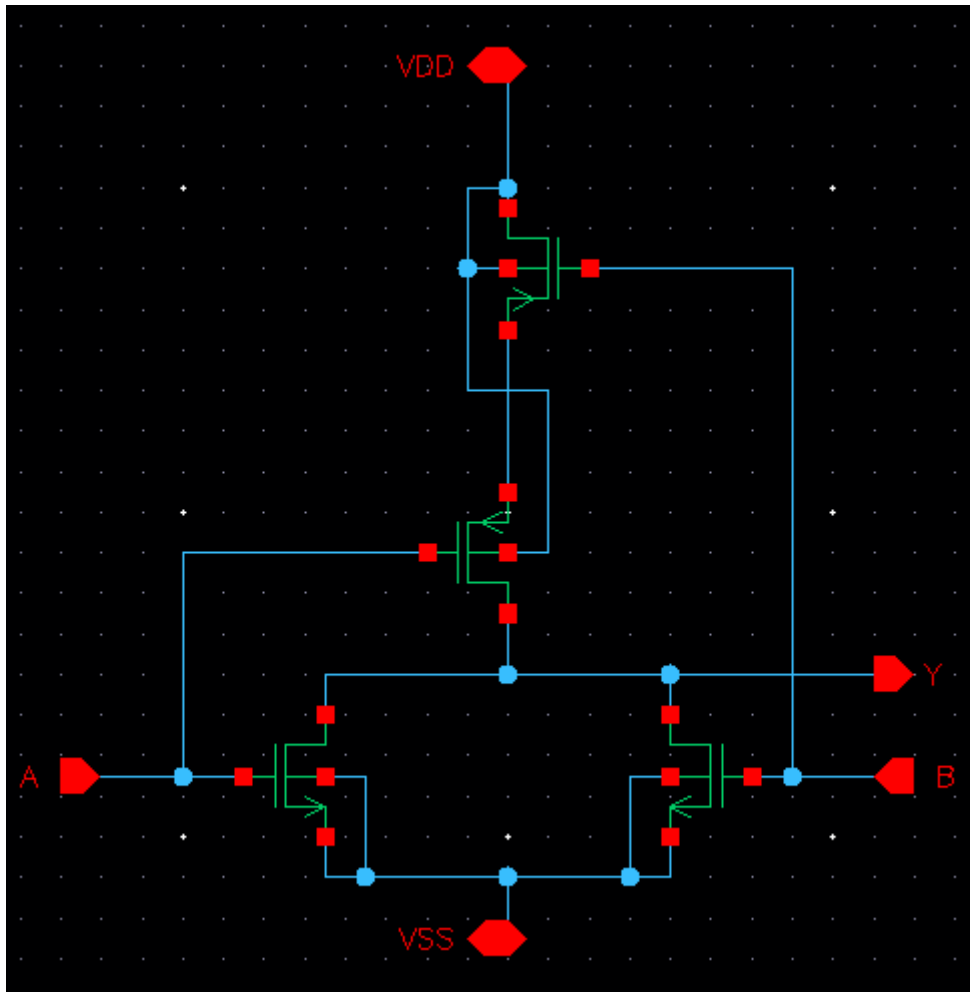
Hình 2.9: Check LVS

3. NOR2

3.1 Bảng sự thật

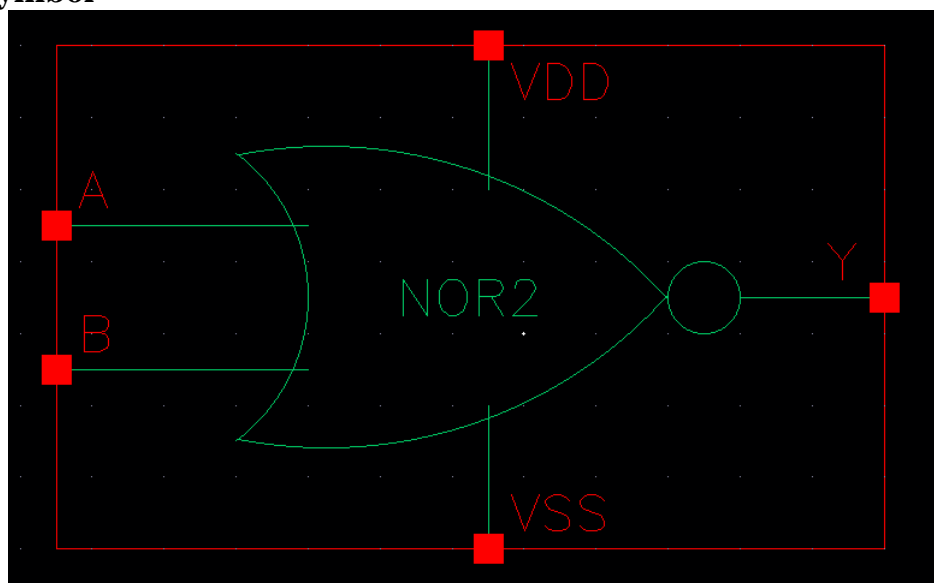
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

3.2 Schematic



Hình 3.1: Sơ đồ nguyên lý cổng NOR2

3.5 Symbol



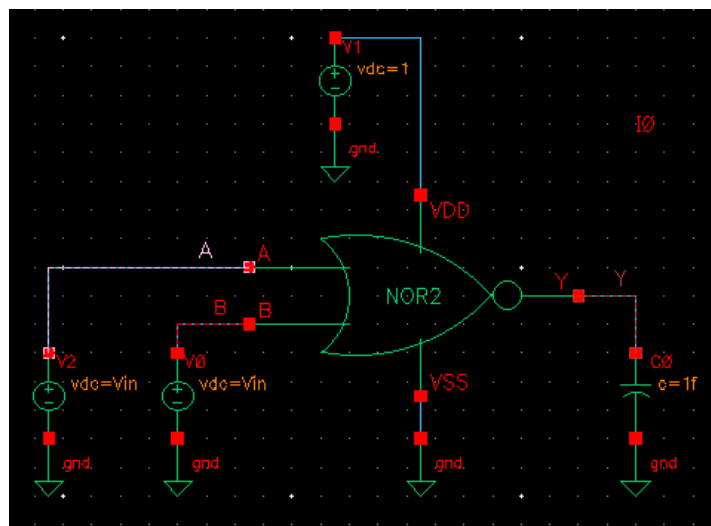
Hình 3.2: Ký hiệu cổng NOR2

3.5 MÔ PHỎNG ĐÁP ỨNG DC CỔNG NOR2

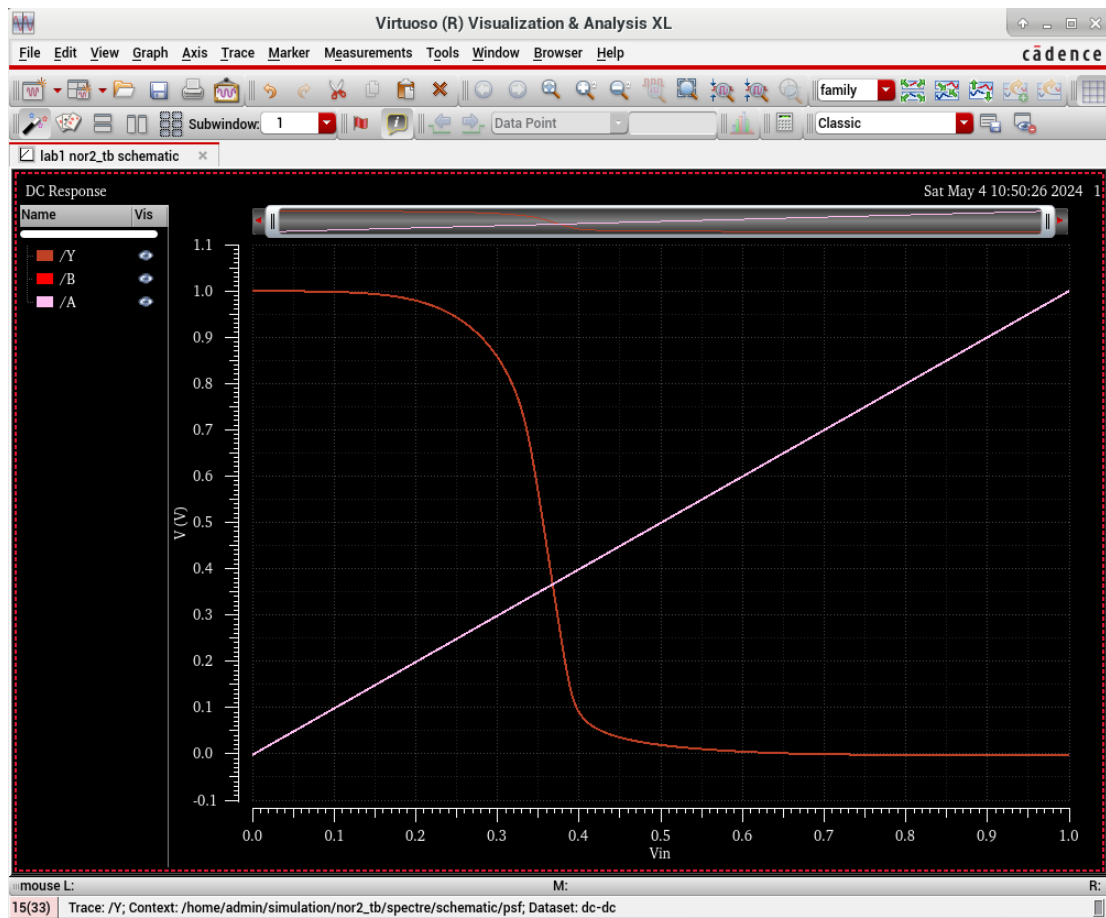
Sử dụng ADEL để thực hiện mô phỏng đáp ứng DC của cổng NOR2, thực hiện cấp tín hiệu input dạng xung RAMP tầm điện áp thay đổi từ 0 đến 1V và khảo sát đáp ứng ngõ ra.

Thông số	Giá trị
V_{dd}	1V
C_{load}	1 fF
V_{in1}	0V-1V
V_{in2}	0V-1V

- Thực hiện đo điện áp ngõ ra tại các giá trị V_{in} sau:



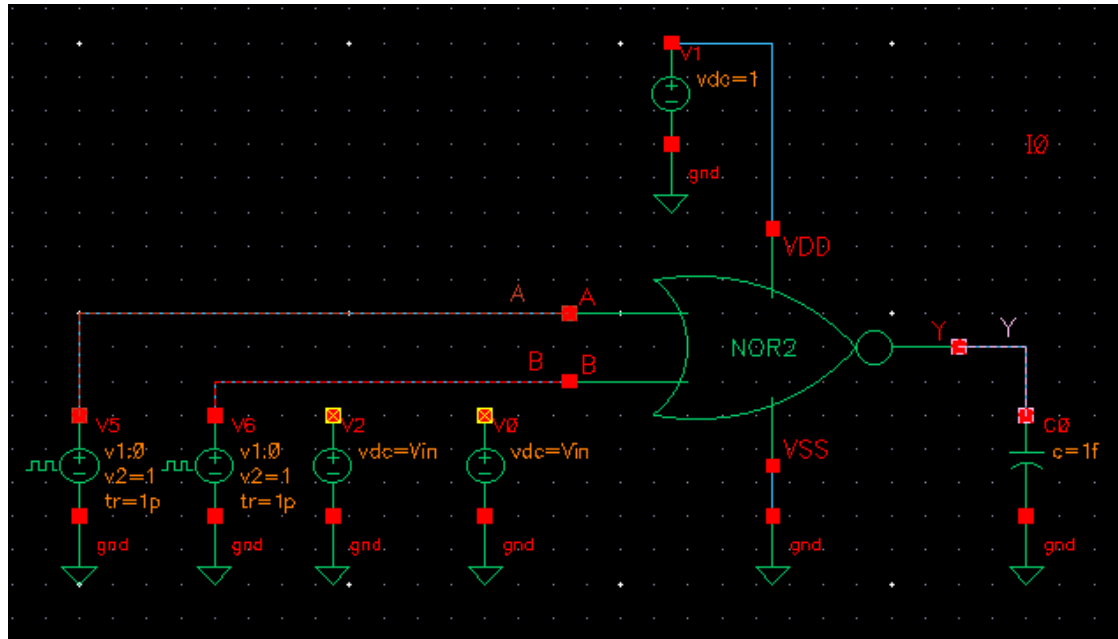
Hình 3.3: Sơ đồ mô phỏng DC cổng NOR2



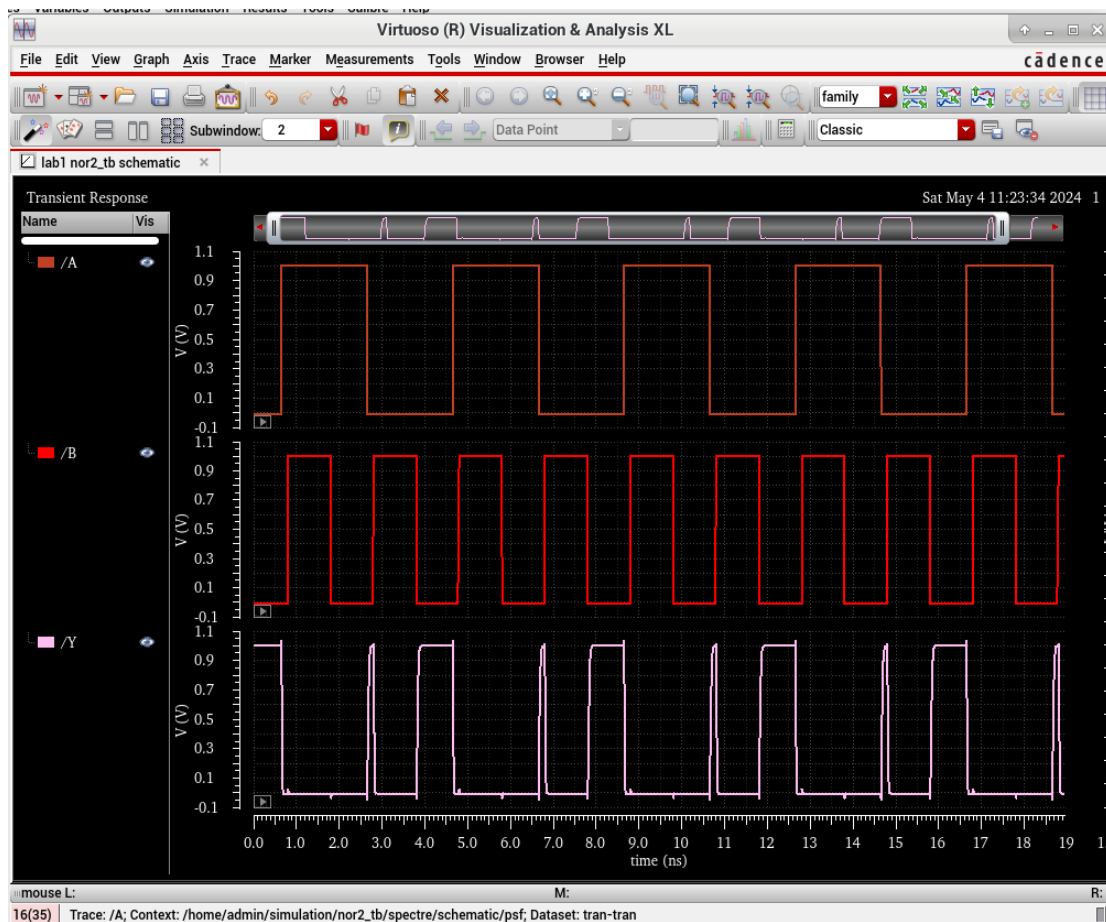
Hình 3.4: Dạng sóng Vout đáp ứng DC

3.5 MÔ PHỎNG ĐÁP ỨNG TRANSIENT CÔNG NOR2

	In1	In2
Voltage 1	0	0
Voltage 2	1	1
Period	4n	2n
Delay time	0.65n	0.8n
Rise time	1p	1p
False time	1p	1p
Pulse width	2n	1n

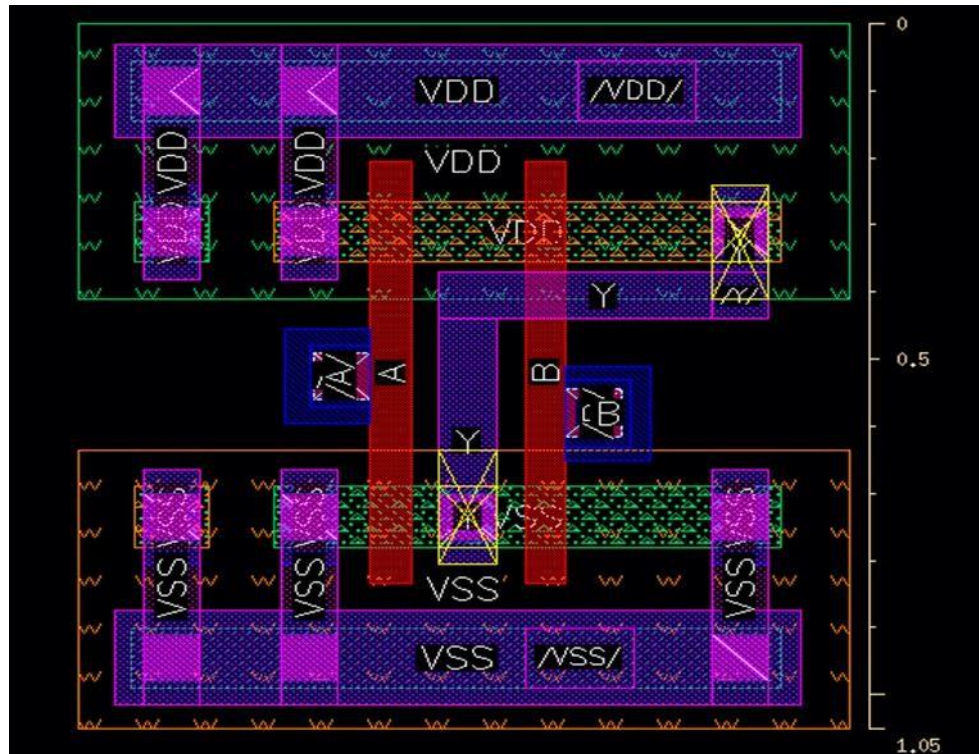


Hình 3.5: Sơ đồ mô phỏng đáp ứng Transient cổng NOR2

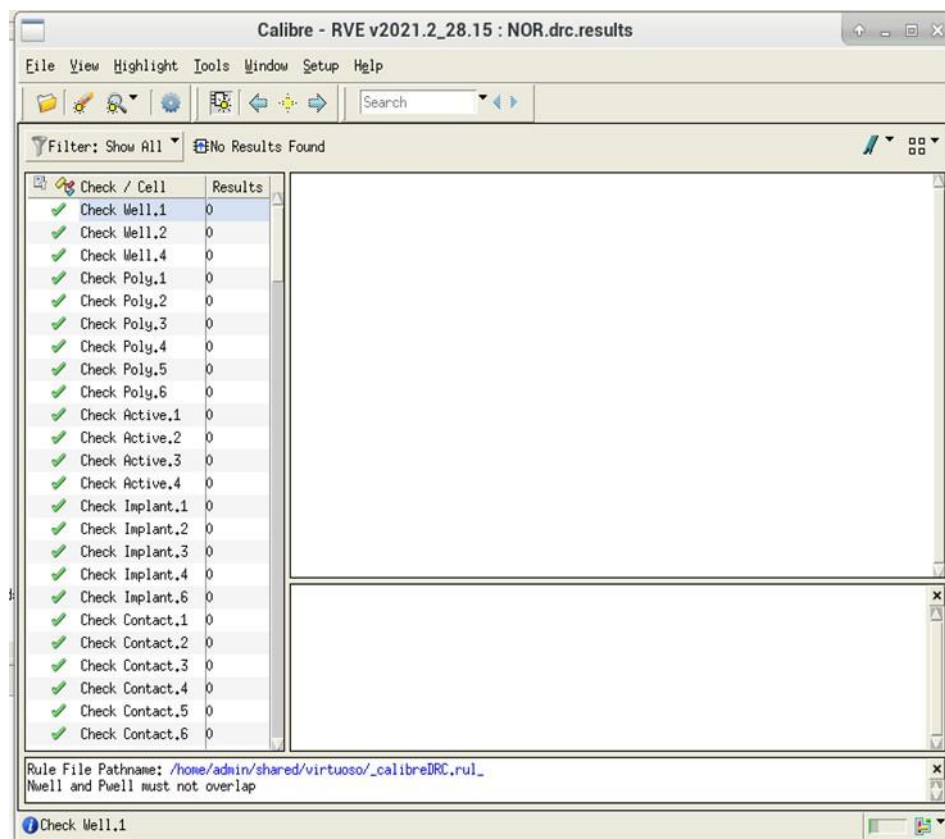


Hình 3.6: Mô phỏng Transient của cổng NOR2

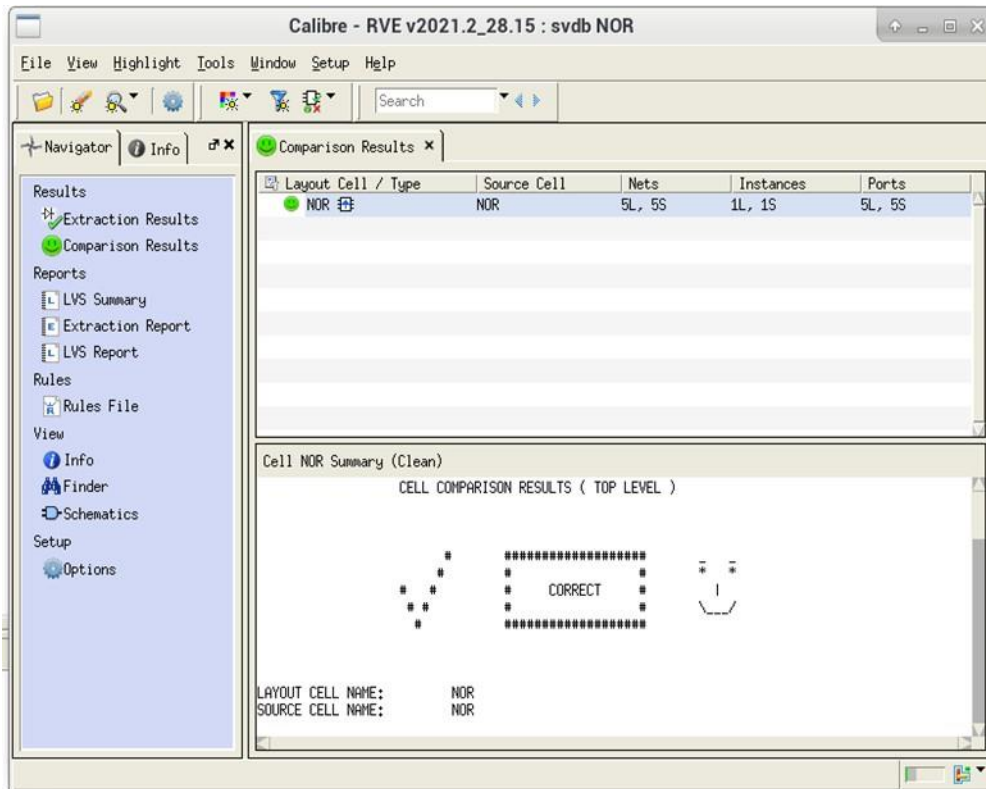
3.6 LAYOUT



Hình 3.7: Layout của cổng NOR2



Hình 3.8: Check DRC cổng NOR2



Hình 3.9: Check LVS cổng NOR2

