

Circuitos Sequenciais

Registradores

Prof. Roberto de Matos

roberto.matos@ifsc.edu.br



**INSTITUTO
FEDERAL**
Santa Catarina

Câmpus
São José

Objetivo

- Entender o conceito básico de circuitos sequencias
- Entender como bits de memória são implementados a partir de portas lógicas
- Empregar registradores em circuitos lógicos



Introdução

- **Circuito combinacional:** saída depende exclusivamente de suas entradas atuais.
 - 1 Circuitos lógicos: portas, multiplexadores, de/codificadores de endereço etc.
 - 2 Circuitos aritméticos: somadores, subtratores, multiplicadores e divisores.



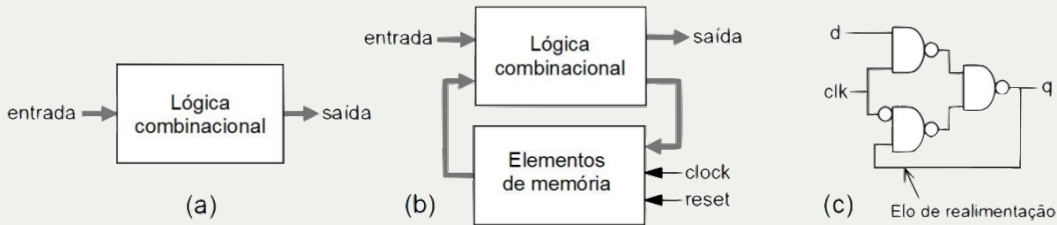
Lógica Combinacional versus Lógica Sequencial

■ **Circuito combinacional:** saída depende exclusivamente de suas entradas atuais.

1 Circuitos lógicos: portas, multiplexadores, de/codificadores de endereço etc.

2 Circuitos aritméticos: somadores, subtratores, multiplicadores e divisores.

■ **Circuito sequencial:** o valor das saídas pode depender das entradas e de valores anteriores das saídas.



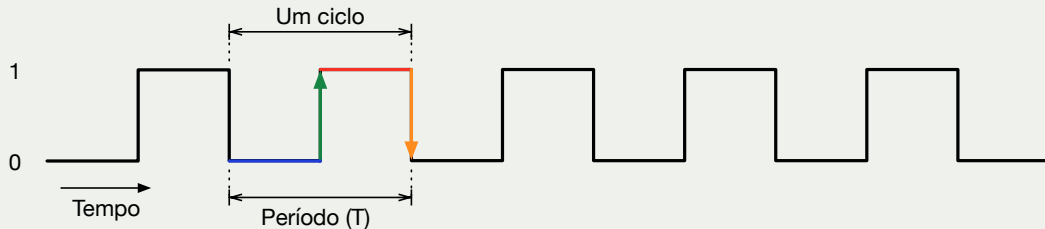
- **Estado:** É uma combinação dos valores das saídas do circuito.
- **Transição:** Quando as entradas do circuito mudam o seu valor, os valores das saídas podem mudar em consequência disso, dizendo-se então que houve uma *transição* de estado.
- **Clock:** É um sinal periódico extremamente importante em circuitos sequenciais, pois permite condicionar o ritmo em que as operações evoluem.

O termo “sequencial” deriva do fato do estado para o qual um circuito transita poder depender não apenas da variação ocorrida nas entradas como também do estado anterior e até mesmo da sequência de estados, ou seja, do histórico dos estados, pela qual o circuito transitou.



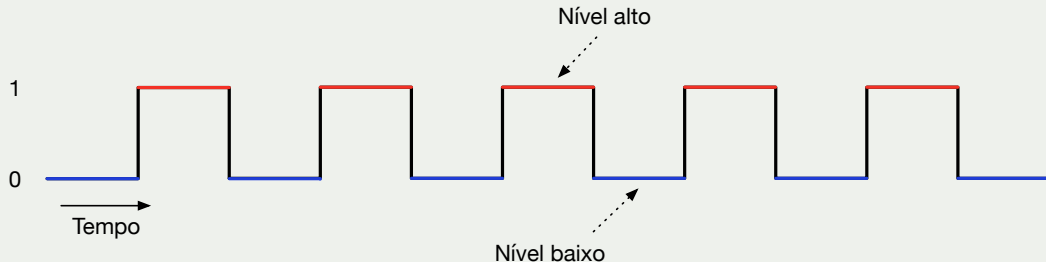
Clock: Maestro dos sistemas digitais

- **Um ciclo de clock:** É uma oscilação única de todos os valores possíveis do sinal.
- **Período:** Intervalo de tempo de um ciclo de *clock*, medido em unidades de tempo.
- **Frequência:** Quantidade de ciclos por segundo, medido em Hertz (Hz).
 - O período é o inverso da frequência, ou seja, $F = \frac{1}{T}$.



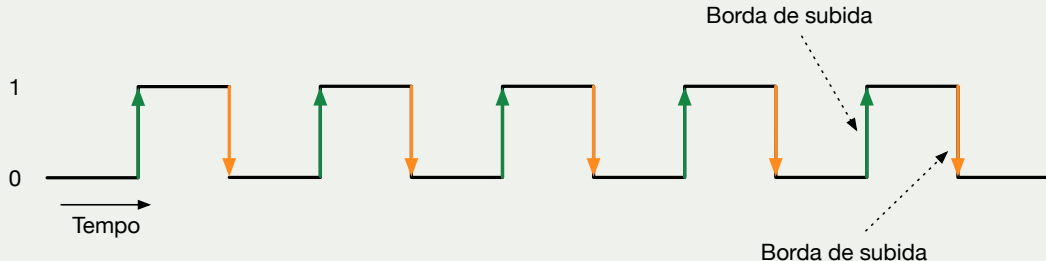
Clock – Nível 0 ou 1

- **Nível:** É o tempo em que o sinal está em alto (1) ou baixo (0)
- Alguns blocos digitais são sensíveis a nível, ou seja, reagem ao nível baixo ou alto.



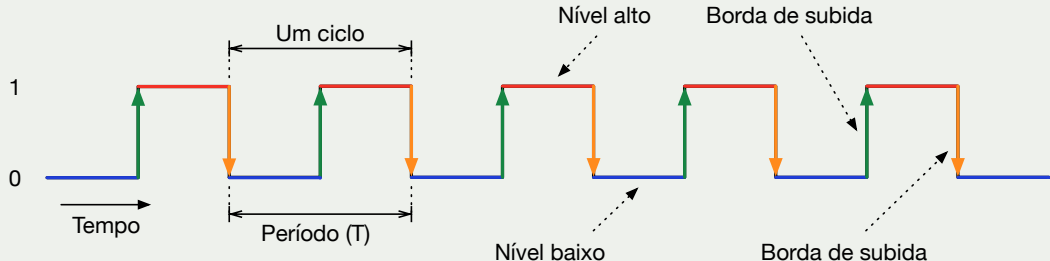
Clock – Borda de subida ou descida

- **Borda de subida:** Transição do nível baixo para o alto.
- **Borda de descida:** Transição do nível alto para o baixo.
- Forma de sincronização mais fina dos circuitos digitais. Alguns blocos são sensíveis à borda, de subida ou descida.



Clock – Resumo

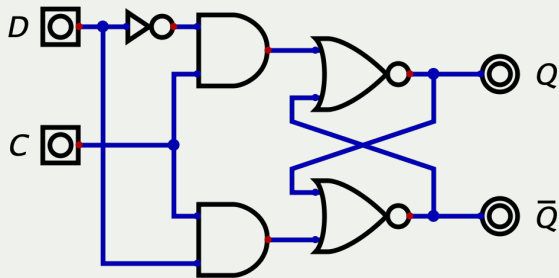
Na prática, o *clock* é um sinal síncrono que flutua entre dois níveis de tensão em um intervalo fixo, formando, idealmente, uma onda quadrada que é utilizada como entrada para sincronizar todas as ações dos componentes internos de um sistema. Os níveis de tensão podem ser abstraídos para o valor alto (nível 1) e o valor baixo (nível 0).



Latch D

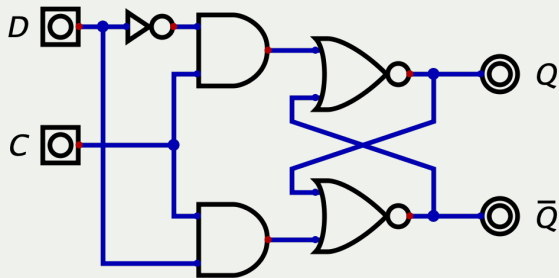
Latch D – Circuito

- Circuito do Latch D:



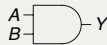
Latch D – Circuito

■ Circuito do Latch D:



■ Portas lógicas:

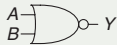
AND



$$Y = AB$$

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

NOR



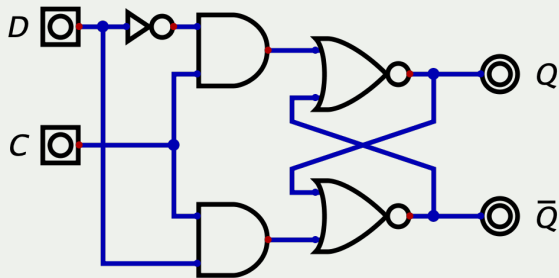
$$Y = \overline{A+B}$$

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

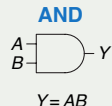


Latch D – Circuito

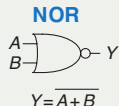
■ Circuito do Latch D:



■ Portas lógicas:



A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

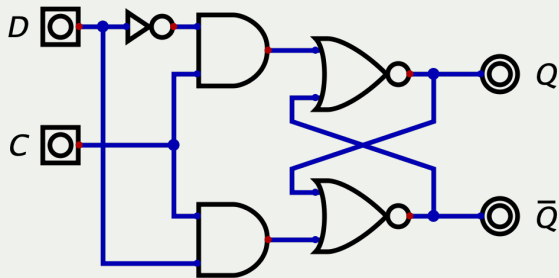
■ Tabela verdade extraída:

C	D	Q
0	0	Q_{prev}
0	1	Q_{prev}
1	0	0
1	1	1

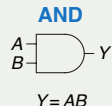


Latch D – Circuito

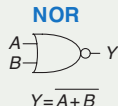
■ Circuito do Latch D:



■ Portas lógicas:



A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

■ Tabela verdade extraída:

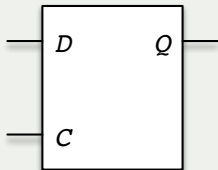
C	D	Q
0	0	Q_{prev}
0	1	Q_{prev}
1	0	0
1	1	1

Obs:

A saída \bar{Q} pode ser omitida por simplificação.



■ Latch D:



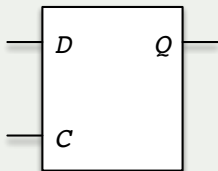
C	Q
0	Q_{prev}
1	D

■ Funcionamento:

- Quando a entrada C está em 1, o *latch* fica transparente, ou seja, deixa passar a informação que está na entrada D para a saída Q .
- Quando a entrada C está em 0, o *latch* tranca a passagem e mantém memorizado o valor de Q .



■ Latch D:

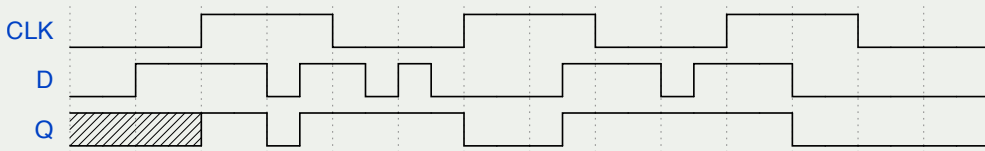


C	Q
0	Q_{prev}
1	D

■ Funcionamento:

- Quando a entrada C está em 1, o *latch* fica transparente, ou seja, deixa passar a informação que está na entrada D para a saída Q .
- Quando a entrada C está em 0, o *latch* tranca a passagem e mantém memorizado o valor de Q .

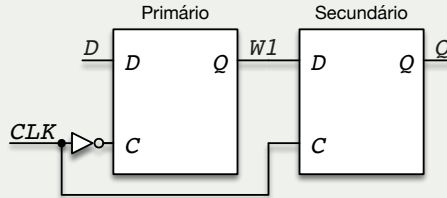
■ Sensível a nível alto:



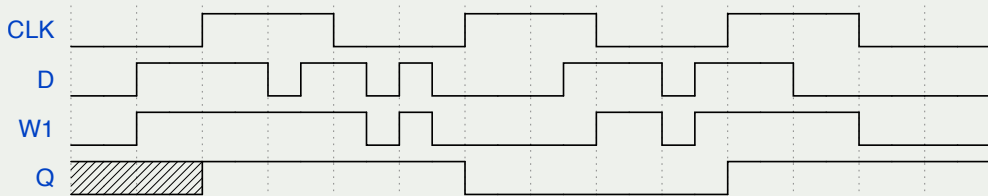
Flip-flop D

Flip-flop D – Circuito

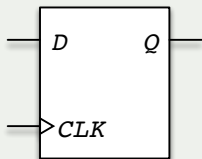
■ Circuito do Flip-flop D:



■ Funcionamento:



■ Flip-flop D:



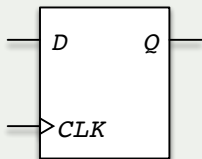
CLK	Q
0	Q_{prev}
1	Q_{prev}
	D

■ Funcionamento:

- Somente na borda de subida do *clock* (CLK), o *flip-flop* permite a passagem de informação da entrada D para a saída Q .
- Em todos os outros momentos do ciclo de *clock*, o *flip-flop* mantém o valor de Q .



■ Flip-flop D:

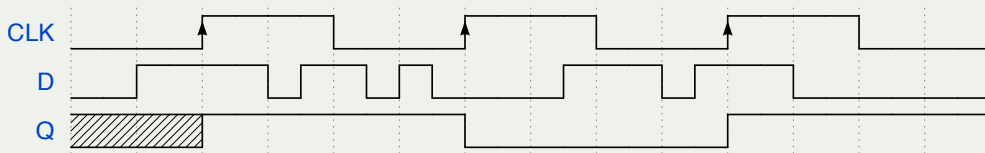


CLK	Q
0	Q_{prev}
1	Q_{prev}
	D

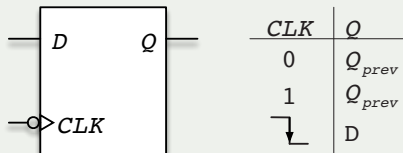
■ Funcionamento:

- Somente na borda de subida do *clock* (CLK), o *flip-flop* permite a passagem de informação da entrada *D* para a saída *Q*.
- Em todos os outros momentos do ciclo de *clock*, o *flip-flop* mantém o valor de *Q*.

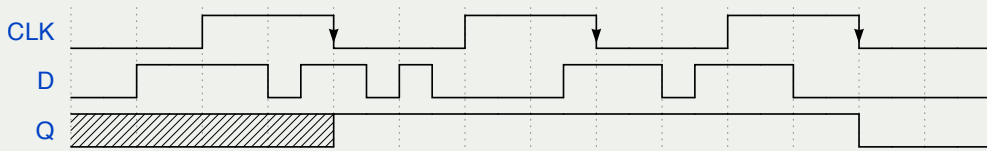
■ Sensível à borda de subida:



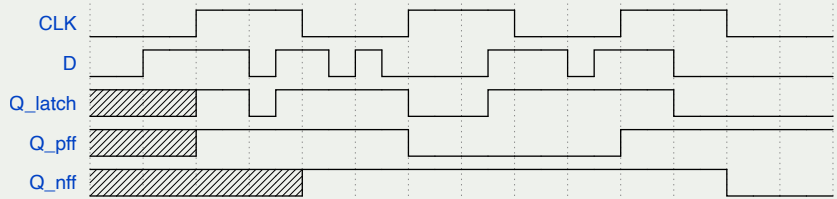
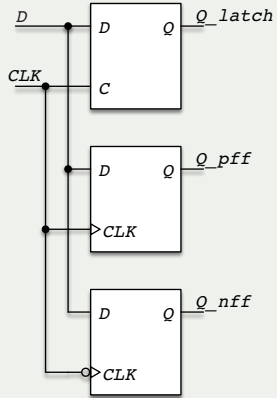
- É possível criar um *flip-flop* sensível a borda de descida:



- Funcionamento:

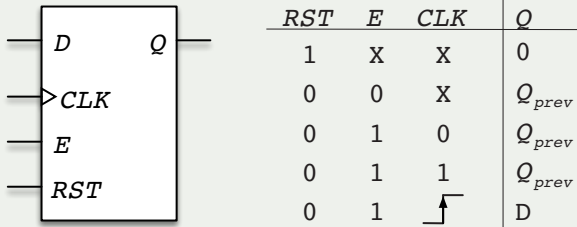


Flip-Flop vs. Latch



Flip-flop – Opcionais

- É possível adicionar mais alguns sinais de controle no *flip-flop*:
 - **Reset assíncrono**: zera a saída Q independente do *clock*. Utilizado na inicialização do sistema.
 - **Enable**: Habilita ou desabilita a escrita no *flip-flop*. Pode ser ativo em alto ou baixo.
- Exemplo: *Flip-flop* sensível à borda de subida com *enable* ativo alto e *reset* assíncrono.



Registrador

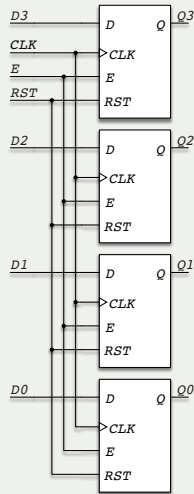
- Um registrador é um conjunto de elementos de memória.
- Um registrador de N bits é um banco de N *flip-flops* que compartilham uma mesma entrada de *clock*. Assim, todos os bits do registrador são atualizados ao mesmo tempo.
- Registrador é o bloco de construção chave para a maioria dos circuitos sequenciais.



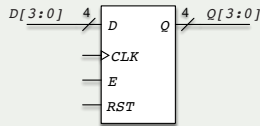
Registrador

- Um registrador é um conjunto de elementos de memória.
- Um registrador de N bits é um banco de N *flip-flops* que compartilham uma mesma entrada de *clock*. Assim, todos os bits do registrador são atualizados ao mesmo tempo.
- Registrador é o bloco de construção chave para a maioria dos circuitos sequenciais.

■ Registrador de 4 bits:



(a) Circuito



(b) Símbolo

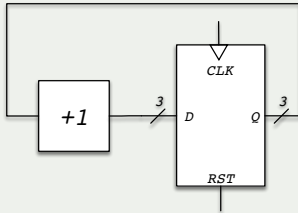


Contadores

- Contador binário de 3 bits:

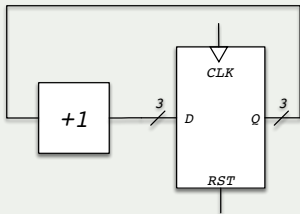


■ Contador binário de 3 bits:

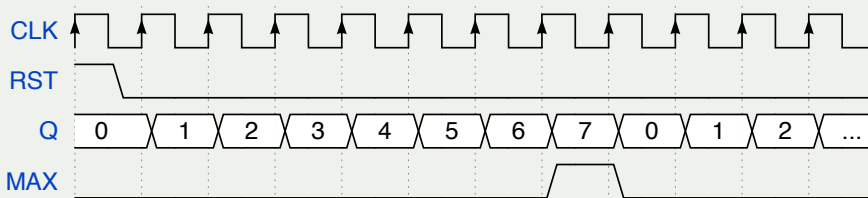
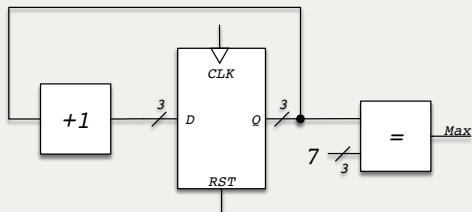


Contador

■ Contador binário de 3 bits:



■ Com pulso de máximo:



FIM!